

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет
информатики и радиоэлектроники»

УДК 621.311.6:004.3

На правах рукописи

БОГДАНОВИЧ
Александр Анатольевич

**МЕТОДЫ И СРЕДСТВА СНИЖЕНИЯ ЭНЕРГОПОТРЕБЛЕНИЯ
В ЭЛЕКТРОННЫХ СРЕДСТВАХ**

АВТОРЕФЕРАТ

диссертации на соискание степени
магистра техники и технологий

по специальности 1-39 81 01 – Компьютерные технологии
проектирования электронных систем

Минск 2017

Работа выполнена на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Научный руководитель: **ГОНОВ Александр Николаевич**,
кандидат технических наук, доцент, доцент кафедры проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Рецензент: **БОНДАРИК Василий Михайлович**,
кандидат технических наук, доцент, заместитель декана по учебно-методической работе факультета непрерывного и дистанционного образования учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Защита диссертации состоится «26» января 2017 г. года в 11⁰⁰ часов на заседании Государственной экзаменационной комиссии по защите магистерских диссертаций в учреждении образования «Белорусский государственный университет информатики и радиоэлектроники» по адресу: 220013, Минск, ул. П.Бровки, 6, копр. 1, ауд. 415, тел. 293-20-80, e-mail: kafpiks@bsuir.by

С диссертацией можно ознакомиться в библиотеке учреждения образования «Белорусский государственный университет информатики и радиоэлектроники».

СОГЛАСОВАНО:
научный руководитель
кандидат технических наук,
доцент

А.Н. Гонов

ВВЕДЕНИЕ

В ходе развития информационного общества и технологий в повседневную жизнь все больше проникают портативные носимые электронные устройства. К этому классу устройств можно отнести устройства мобильной связи и глобальной навигации, ноутбуки, карманные компьютеры, мультимедийные аксессуары, беспроводные датчики состояния здоровья спортсменов и многие другие.

Число разрабатываемых приложений удваивается с каждым годом, удовлетворяя запросы потребителей инновационных решений. Различные новшества требуют все больше и больше энергии, что напрямую сказывается на длительности автономной работы портативных устройств. Высокие требования к качеству передаваемого голоса, скорости обработки и передачи аудио- и видеосигналов привели к необходимости увеличения объемов памяти, а также рабочей частоты процессора. Это, конечно же, отражается на потребляемой энергии, а ее уровень становится одним из самых важных факторов при создании портативной техники. В частности, в некоторых современных приложениях требования к эффективности энергопотребления становятся жизнеопределяющими.

Очевидны тенденции к непрерывному росту сложности данных устройств и, соответственно, повышению потребностей в обеспечении их достаточным количеством энергии. Удовлетворение современных требований к компактности, надежности и продолжительности непрерывной работы напрямую зависит от уровня энергопотребления электронных компонентов описанного класса устройств.

Учитывая непрерывное, хотя и относительно медленное, усовершенствование технологий создания энергоемких элементов питания, а также, с другой стороны, увеличение энергетических потребностей сложных портативных устройств можно предположить, что данные устройства всегда будут иметь конечное время непрерывной работы, которое необходимо будет продлять за счет различных методов оптимизации энергопотребления (повышения энергоэффективности). Также с уменьшением габаритов должны уменьшаться и источники питания (миниатюрные аккумуляторы, солнечные батареи с небольшой площадью и т.п.), что при прочих равных условиях снижает их емкость или мощность. Помимо всего прочего, необходимость продления времени работы практически любых портативных автономных устройств между процессами зарядки, вероятно, не исчезнет никогда, даже с учетом успешного развития технологий источников питания.

Методы снижения потребляемой мощности позволят устройствам работать без специального термального обслуживания, что приведет к более дешевым корпусам и малым размерам. Поскольку высокое энергопотребление влияет на надежность КМОП-схем, то соответственно снижение мощности повысит их запас прочности.

Реализация всех функциональных модулей вычислительных систем с

использованием энергосберегающих технологий позволит создавать на одном кристалле функционально законченные устройства с высокой степенью интеграции. Это значительно увеличит функциональную насыщенность кристалла, снизит массогабаритные параметры конечного продукта, увеличит его производительность.

В таких условиях энергопотребление становится одним из ограничивающих факторов, сдерживающих дальнейшее развитие портативной электронной техники.

Задачу проектирования вычислительных микроэлектронных систем с малым энергопотреблением возможно эффективно решить с применением методов снижения потребления энергии на всех уровнях иерархии проекта. Ошибка на любом из уровней иерархии может свести к минимуму все успешные результаты на остальных.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы исследования

Промышленные предприятия были и остаются основными потребителями энергоресурсов: на долю электротехнического оборудования приходится около 80 % от общего количества используемой электрической энергии. Постоянный рост цен на электроэнергию вызывает повышение себестоимости производимой продукции, что снижает ее конкурентоспособность. Современные требования к проблеме энергосбережения значительно возросли, что требует проведения на промышленных предприятиях существенного анализа используемых методов оценки параметров удельных норм расхода электроэнергии.

Степень разработанности проблемы

Исследование современных методов оптимизации энергоэффективности на различных уровнях на основе построения теоретических моделей с использованием работ российских и белорусских ученых: Л.П. Ануфриева, А.Н. Гонова, И.А. Мурашко, А.В. Ковалева, а так же зарубежных авторов: J. Rabaey, K. Roy, V. Yarmolik и др.

Одним из недостатков исследований, представленных в современной технической литературе, является неполное рассмотрение особенностей и условий для снижения энергопотребления.

Предложенное исследование направлено на устранение этого недостатка на основе модификации методов моделирования процессов снижения.

Цель и задачи исследования

Целью диссертации является разработка и исследование методов повышения энергоэффективности микроэлектронных систем на различных уровнях проектной иерархии – на схемотехническом, архитектурном, про-

граммном и технологическом, что позволит снизить их энергопотребление и, соответственно, увеличить длительность автономной работы.

Для достижения поставленной цели в работе решались следующие основные задачи по разработке и исследованию:

1. Исследование аналитических моделей для оценки энергопотребления и задержек сигналов асинхронными элементами и функциональными блоками.

2. Разработка и исследование аналитических моделей для оценки энергопотребления и задержек сигналов асинхронными элементами и функциональными блоками.

3. Разработка метода повышения энергоэффективности микроэлектронных систем на архитектурном уровне.

Область исследования

Содержание диссертации соответствует образовательному стандарту высшего образования второй ступени (магистратуры) ОСВО 1-39 81 01-2012 специальности 1-39 81 01 «Компьютерные технологии проектирования электронных систем».

Теоретическая и методологическая основа исследования

В основу диссертации легли работы белорусских и зарубежных ученых в области исследования методов оптимизации энергоэффективности микроэлектронных систем на различных уровнях.

Информационная база исследования сформирована на основе литературы, открытой информации, технических нормативно-правовых актов, сведений из электронных ресурсов, а также материалов научных конференций и семинаров.

Научная новизна

Научная новизна предложена методология построения цифровых асинхронных компонентов систем-на-кристалле, включая схемотехнические основы создания асинхронных функциональных блоков. Получены аналитические модели для оценки энергопотребления и задержек сигналов асинхронными элементами и функциональными блоками, разработана методика нахождения оптимальных ширин каналов транзисторов для максимизации энергоэффективности. Представлен метод повышения энергоэффективности микроэлектронных систем на архитектурном уровне. Разработан метод оптимизации межблочных транзакций и распределения задач в системах-на-кристалле для повышения их энергоэффективности.

Теоретическая значимость работы заключается в детальном анализе протекающих процессов воздействия при работе устройств с учетом оптимизации энергопотребления.

Практическая значимость диссертации состоит в разработке алгоритмов и программ схемотехнического синтеза асинхронных функциональных

блоков, конструкции элементов цифровых функциональных блоков, а также элементов асинхронной логики на основе квантовых клеточных автоматов, алгоритм и программа оценки энергоэффективности синтезированных блоков, конструкции элементов цифровых функциональных блоков на основе квантовых клеточных автоматов, конструкции элементов асинхронной логики на основе квантовых клеточных автоматов.

Основные положения, выносимые на защиту

1. Исследование аналитических моделей для оценки энергопотребления и задержек сигналов асинхронными элементами и функциональными блоками, основанное на анализе существующих подходов, позволяющее системно представить используемые модели.

2. Методика разработки и исследование аналитических моделей для оценки энергопотребления и задержек сигналов асинхронными элементами и функциональными блоками, позволяющий достигнуть минимизации объемов необходимой статической памяти.

3. Метод повышения энергоэффективности на архитектурном уровне, основанный на исследовании методологии построения цифровых асинхронных компонентов систем-на-кристалле и особенностей их протокольного взаимодействия, позволяющий снизить потребляемую энергию.

Апробация диссертации и информация об использовании ее результатов

Результаты исследований, вошедшие в диссертацию докладывались и обсуждались на республиканской конференции УО «Белорусский государственный университет информатики и радиоэлектроники».

Публикации

Изложенные в диссертации основные положения и выводы опубликованы в 6 печатных работах на научной конференции.

Общий объем публикаций по теме диссертации составляет 6 листов.

Структура и объем работы

Диссертация состоит из введения, общей характеристики работы, трех глав с краткими выводами по каждой главе, заключения, библиографического списка и приложений.

В первой главе приведена классификация источников рассеиваемой мощности и обзор методов снижения энергопотребления.

Во второй главе описана разработка методологии схемотехнического проектирования асинхронных элементов, позволяющей повысить энергоэффективность вычислительных систем-на-кристалле.

В третьей главе исследована методика снижения энергопотребления в цифровых устройствах на архитектурном уровне рассмотрены в главе.

Общий объем диссертационной работы составляет 78 страниц. Из них 70 страниц основного текста, 32 иллюстраций на 28 страницах, 2 таблицы на 2 странице, библиографический список из 119 наименований на 8 страницах.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во **введении** обоснована актуальность темы, сформулированы цель и задачи исследования, определены методы исследования, выделены научная новизна, основные защищаемые положения, приведены другие общие характеристики работы.

В **общей характеристике работы** показана актуальность проводимых исследований, степень разработанности проблемы, сформулированы цель и задачи диссертации, обозначена область исследований, научная (теоретическая и практическая) значимость исследований, а также апробация работы.

В **первой** главе приведена классификация источников рассеиваемой мощности и обзор методов снижения энергопотребления. Анализируются преимущества и недостатки существующих методов проектирования заказных СБИС с малым энергопотреблением.

В результате проведенного анализа существующих методов снижения энергопотребления были выбраны основные направления разработок и исследований, позволяющих повысить энергоэффективность на различных уровнях проектной иерархии микроэлектронных систем.

Асинхронная логика представляется одним из перспективных направлений развития цифровой микроэлектроники. В связи с этим основное внимание уделяется разработке эффективных методов, маршрутов и средств проектирования асинхронных цифровых систем.

Выбор асинхронных систем в качестве объекта исследования и разработки обусловлен несколькими факторами, влияющими на снижение энергопотребления:

Автоматическая остановка работы неиспользуемых компонентов. Асинхронная система является полностью реактивной и представляет собой ансамбль коммуникационных процессов (модулей), которые находятся в неактивном состоянии до тех пор пока они не получают запрос – информационное сообщение и данные для обработки. Существуют синхронные системы с возможностью отключения тактового сигнала в отдельных блоках, однако они не достигают такого снижения энергопотребления как у асинхронных схем, поскольку определение моментов отключения блоков это сама по себе сложная задача, требующая дополнительных аппаратных ресурсов.

Автоматическое устранение паразитных переключений. Потери энергии на нежелательные переключения в комбинационных синхронных схемах (например, арифметических блоках) могут достигать 30-40% от общей величины рассеиваемой мощности.

Сигналы, генерируемые в асинхронной схеме по определению являются корректными в любой момент времени и промежуточные неконтролируемые переключения недопустимы.

Отсутствие глобального тактирования. В синхронных системах обеспечение глобального тактирования рассеивает до 50% общего уровня мощности. Напротив, в асинхронных системах глобальное тактирование заменено локальными сигналами взаимного подтверждения транзакций между соседними модулями. При этом, цена увеличения числа транзакций и аппаратных затрат не настолько высока, чтобы нивелировать эффект снижения потребляемой мощности. И этот эффект значителен.

Изменение напряжения питания. Асинхронные схемы (независимые от задержек) автоматически подстраивают скорость вычислений под сильно изменяющиеся операционные параметры, в частности, под напряжение питания.

Также, помимо описанных свойств, у асинхронных схем нет проблем с рассогласованием фронтов («гонок сигналов»). Асинхронные схемы позволяют разрабатывать системы нечувствительные к задержкам в цепях и не требующие тщательной подгонки временных характеристик. Вкупе с этим легкость повторного использования делает применение асинхронных схем перспективным для различных технологий (с разными параметрами и проектными нормами).

Во второй главе проведена разработка и исследования методологии построения цифровых асинхронных компонентов систем-на-кристалле, включая схемотехнические основы создания асинхронных функциональных блоков, позволяющих снизить энергопотребление.

Проведен анализ работы асинхронных систем и особенностей протокольного взаимодействия. Разработано семейство методов схемотехнического построения асинхронных функциональных блоков для четырех различных способов реализации (динамической, статической основной, статической со «слабой» обратной связью и статической симметричной) для КМОП-технологии. В каждой схемотехнической реализации информационный сигнал является парафазным.

Функциональные блоки, в отличие от метода минтермного синтеза, формируются не на основе пороговых элементов, а с помощью оптимизированных комбинаций транзисторных цепочек.

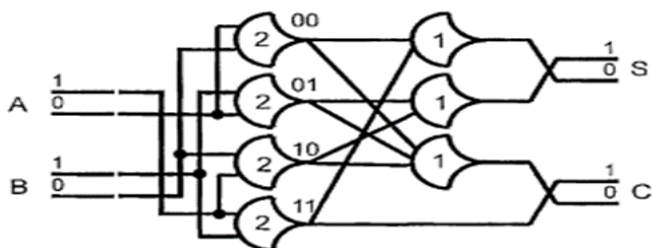
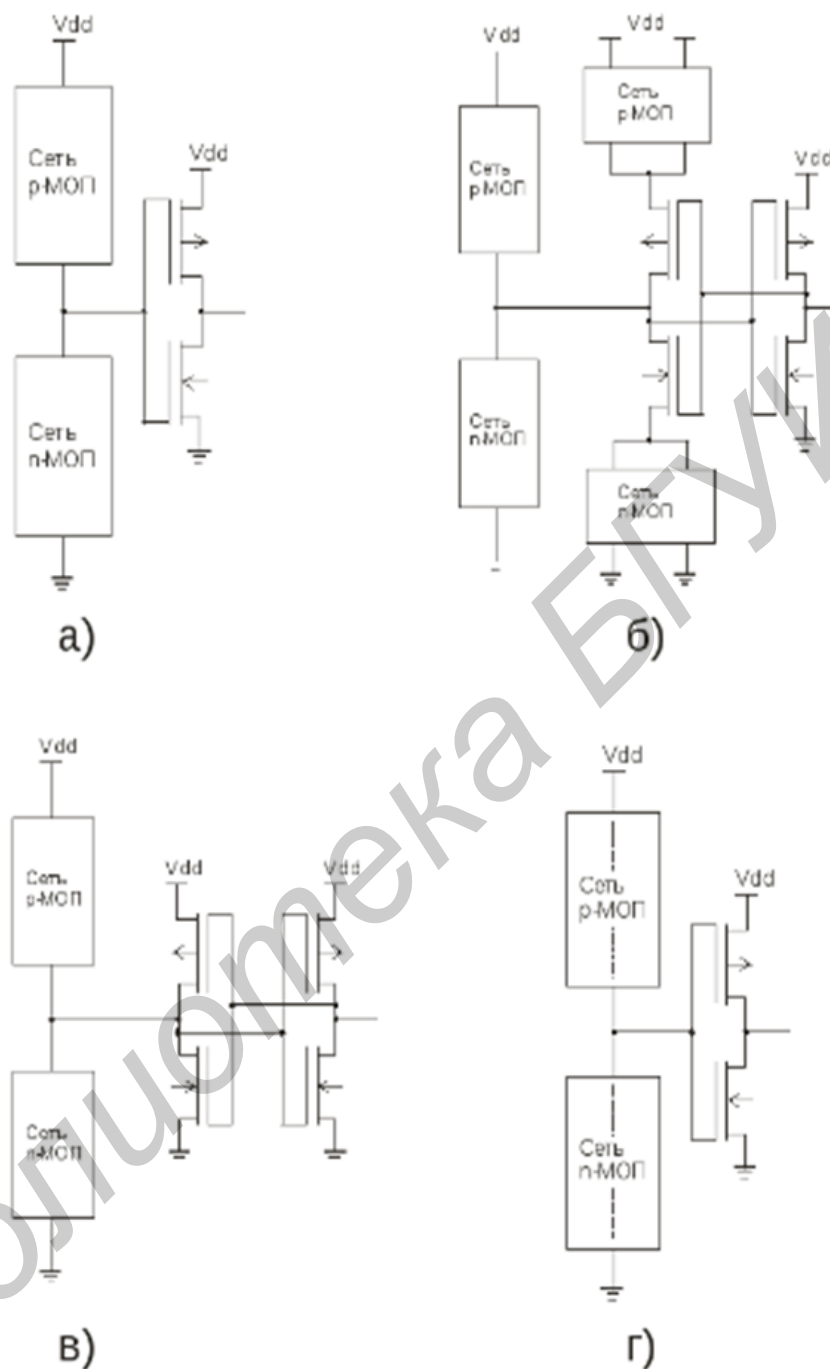


Рисунок 1 – Схема NLC- полусумматора

На рисунке 2 показаны типы реализации С-элементов, для которых разработаны методы схемотехнического построения.



*а) динамическая; б) статические основные;
 в) статические со «слабой» обратной связью; г) статические симметричные*

Рисунок 2 – Способы схемной реализации С-элементов

Предлагается отдельно синтезировать схемы двух компонент формирования сигналов информационного выхода $Q1$ и $Q0$ представленного на ри-

сунке. 3, на основе таблицы истинности, описывающей функцию блока. Асинхронные блоки, построенные по предложенному методу, могут иметь множество информационных входов и только один информационный выход.

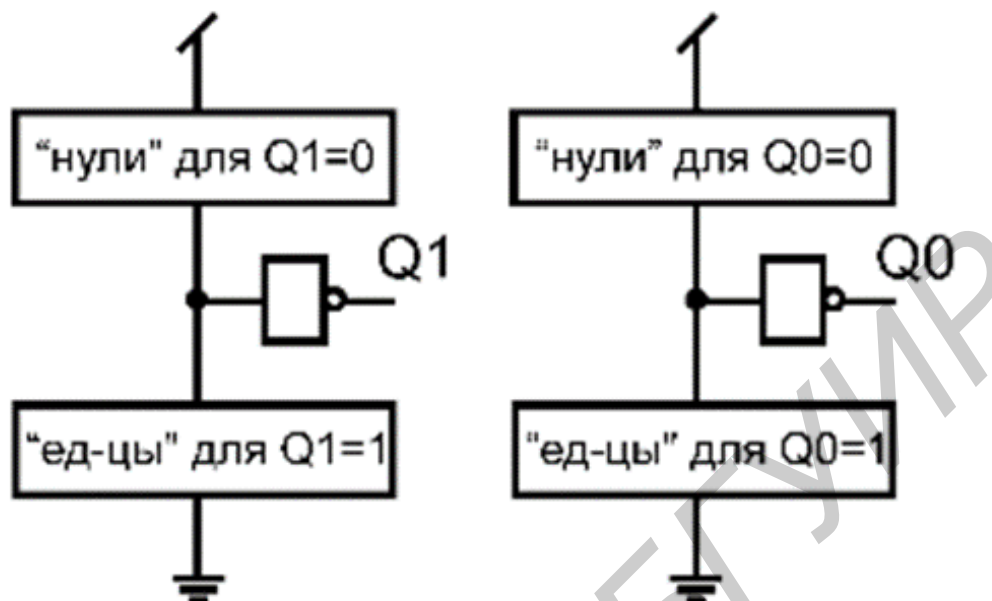


Рисунок 3 – Структурная схема двухпроводных динамических асинхронных элементов

Основные этапы методов построения схем функциональных блоков:

- на основе исходной таблицы истинности, описывающей тристабильные состояния информационных сигналов блока составляется расширенная таблица истинности с бистабильными состояниями пары выводов информационных сигналов;

- формируются цепочки последовательно соединенных р-канальных транзисторов, устанавливающих сигналы $Q1$ и $Q0$ в состояние 0. На данном этапе строятся части схемы с именами «нули» для $Q1 = 0$ и $Q0 = 0$. В последовательные цепочки включаются транзисторы, входы которых по расширенной таблице истинности находятся в состоянии 0 при нахождении $Q1$ и $Q0$ в состоянии 0. Далее последовательные цепочки транзисторов соответствующих компонент объединяются параллельно;

- составляются цепочки последовательно соединенных n-канальных транзисторов, устанавливающих сигналы $Q1$ и $Q0$ в состояние 1. На данном этапе строятся части схемы с именами «нули» для $Q1 = 1$ и $Q0 = 1$. В последовательные цепочки включаются транзисторы, входы которых по расширенной таблице истинности находятся в состоянии 1 при нахождении $Q1$ и $Q0$ в состоянии 1. Далее последовательные цепочки транзисторов соответствующих компонент объединяются параллельно;

- производится оптимизация полученных транзисторных цепочек, которые представляются соответствующим орграфом. Ребра орграфа направляются в одну выбранную сторону. Из графа, путем анализа путей из направ-

ленных ребер, удаляются петли и объединяются дублирующие друг друга узлы (рисунок 4).

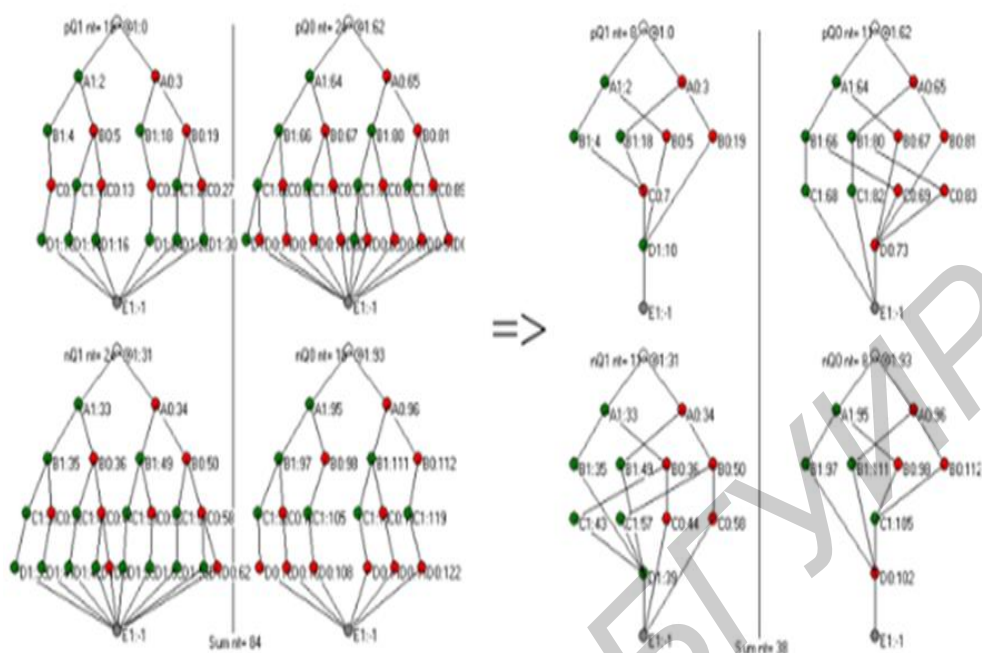


Рисунок 4 – Пример оптимизации транзисторных цепочек

Сделан вывод о том, что предлагаемые методы построения асинхронных блоков позволяют, по сравнению с традиционными методами проектирования на основе *NCL*-логики, сократить число используемых транзисторов (в среднем до 60%) и снизить энергопотребление. Анализ эффективности процедур оптимизации транзисторных цепочек показал, что при возрастании числа входов суммарное число транзисторов в блоке сокращается более чем вдвое (для 5 входов и более). Дана рекомендация о том, что построение асинхронных логических блоков с количеством входов больше 5-6 делать нецелесообразно из-за резко возрастающей их логической сложности и заметному влиянию паразитных параметров.

С учетом схемотехнических особенностей проектируемых асинхронных блоков, разработаны аналитические модели оценки энергопотребления и задержки сигналов для всех рассматриваемых типов реализации. Параметрами моделей являются ширины транзисторов анализируемого, управляющего и нагрузочного элементов, а также технологические и топологические параметры МОП-транзисторов. Оговорены границы применимости данных моделей.

Предложенные модели позволяют на основе введенного интегрального критерия относительно быстро и с приемлемой точностью оценить энергоэффективность проектируемых асинхронных КМОП-элементов без применения ресурсозатратного моделирования.

На рисунке 5 показана зависимость задержки динамического асинхронного элемента от ширины *n*-канальных транзисторов и их соотношения к ширине *p*-канальных (для длины канала 0,18 мкм)

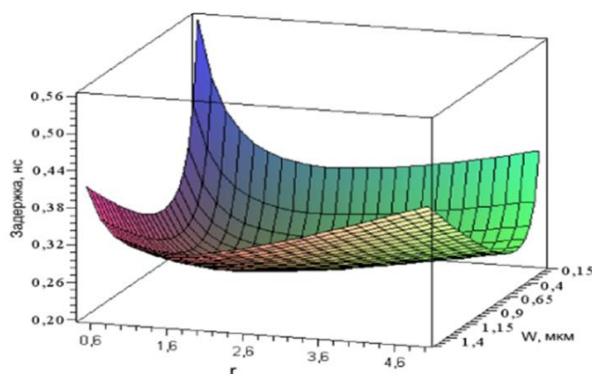


Рисунок 5 – Зависимость задержки динамического элемента от ширины n -канальных транзисторов и их соотношения к ширине p -канальных

В третьей главе предлагаются методы снижения энергопотребления в цифровых устройствах на архитектурном уровне.

Разработан метод снижения энергопотребления в цифровых системах на кристалле за счет минимизации объемов необходимой оперативной статической памяти. На первом этапе метода производится анализ реализуемого алгоритма и выявляются циклы и контейнеры для промежуточного хранения данных.

На втором этапе определяются возможности замены контейнеров промежуточного хранения данных на схемы, вычисляющие и выдающие результат к необходимому моменту времени. В большинстве случаев это целесообразно делать, т.к. энергозатраты на обращение к большому массиву памяти оказываются выше, чем на расчет нужных (производных промежуточных) данных.

На заключительном этапе метода производится формирование тел циклов в аппаратном виде, а управление их итерациями – в программном.

В качестве иллюстрации и с целью анализа эффективности разработанного метода показана минимизация энергопотребления асинхронной системы, реализующей алгоритм турбодекодирования. Энергопотребление процесса турбодекодирования является одним из важнейших факторов при разработке носимых портативных коммуникационных устройств, работающих, например, по одному из популярных стандартов передачи данных, таких как: *W-CDMA (3GPP)*, *CDMA2000 (3GPP2)*, *UMTS/cemu 3G*, *B3G/4G*, *DVB-RCS*, *IEEE 802.16/WiMAX*, *IEEE 802.11n*.

ЗАКЛЮЧЕНИЕ

Основные научные результаты диссертации

1. Проведено исследование существующих аналитических моделей для оценки энергопотребления и задержек сигналов асинхронными элементами и функциональными блоками, позволившее системно представить используе-

мые модели.

2. Разработан метод повышения энергоэффективности на архитектурном уровне, который строится на основании проведенных исследований методологии построения цифровых асинхронных компонентов систем-на-кристалле и особенностей их протокольного взаимодействия. Данный метод позволяет снизить потребляемую энергию.

3. Разработан метод проектирования вычислительных устройств с малым энергопотреблением, в котором используются способы построения квантовых клеточных автоматов, что позволило достигнуть минимизации объемов необходимой статической памяти.

Рекомендации по практическому использованию результатов

Полученные результаты внедрены в учебный процесс на кафедре проектирования информационно-компьютерных систем учреждения образования “Белорусский государственный университет информатики и радиоэлектроники в учебные курсы: “Физические основы проектирования радиоэлектронных средств” и “Конструирование радиоэлектронных устройств”.

СПИСОК ПУБЛИКАЦИЙ СОИСКАТЕЛЯ

1. Богданович, А.А. Информационная безопасность мобильных сетей / А.А. Богданович, Д.С. Колесникович, А.Н. Гонов // Репозиторий БГУИР, 2017. – Режим доступа: <https://libelddoc.bsuir.by/handle/123456789/11459>

2. Колесникович, Д.С. Оптимизация алгоритмов безопасности передачи голосовых данных / Д.С. Колесникович, А.Н. Гонов // Репозиторий БГУИР, 2017. – Режим доступа: <https://libelddoc.bsuir.by/handle/123456789/11460>

3. Богданович, А.А. Основные концепции и методы защиты компьютерных сетей от несанкционированного доступа / Д.С. Колесникович, А.А. Богданович, А.Н. Гонов // Репозиторий БГУИР, 2017. – Режим доступа: <https://libelddoc.bsuir.by/handle/123456789/114>

4. Богданович, А.А. Инновационные методы защиты информации от утечки по техническим каналам / Д.С. Колесникович, А.А. Богданович, А.Н. Гонов // Репозиторий УО «БГУИР», 2017. – Режим доступа: <https://libelddoc.bsuir.by/handle/123456789/11470>

5. Колесникович, Д.С. Актуальные проблемы построения частных виртуальных сетей на базе IP / Д.С. Колесникович, А.Н. Гонов // Репозиторий БГУИР, 2017. – Режим доступа: <https://libelddoc.bsuir.by/handle/12345678/11489>

6. Колесникович, Д.С. Основные критерии качества защиты информации / Д.С. Колесникович, А.А. Богданович, А.Н. Гонов // Репозиторий УО «БГУИР», 2017. – Режим доступа: <https://libelddoc.bsuir.by/handle/123456/11564>

РЭЗІЮМЭ
Багдановіч Аляксандр Анатольевіч
Метады і сродкі зніжэння электраспажывання
ў электронных сродках

Ключавыя словы: энергаспажыванне, напружанне.

Мэта працы: Распрацоўка і даследаванні метадаў аптымізацыі энергаэфектыўнасці на розных узроўнях праектнай іерархіі (на схематэхнічным, архітэктурным, праграмным і тэхналагічным), што дазволіць знізіць энергаспажыванне і, адпаведна, павялічыць працяглы-насць аўтаномнай працы мікраэлектронных прылад.

Атрыманыя вынікі і іх навізна: прапанаваная метадалогія пабудовы лічбавых асінхронных кампанентаў сістэм-на-крышталі, уключаючы схематэхнічныя асновы стварэння асінхронных функцыянальных блокаў. Атрыманы аналітычныя мадэлі для ацэнкі энергопотреблення і затрымак сігналаў асінхроннымі элементамі і функцыянальнымі блокамі, распрацавана метадыка знаходжання аптымальных шырын каналаў транзістараў для максімізацыі энергаэфектыўнасці. Прадстаўлены метады павышэння энергаэфектыўнасці мікраэлектронных сістэм на архітэктурна-узроўні. Распрацаваны метады аптымізацыі межблочных транзакцый і размеркавання задач у сістэмах-на-крышталі для павышэння іх энергетычна-гоэфектывнасці. Прапанаваны метады праектавання вылічальных прылад з малым энергаспажываннем на аснове квантавых клеткавых аўтаматаў. Створана метадалогія аўтаматызацыі праектавання асінхронных мікраэлектронных сістэм-на-крышталі. Распрацаваны метады праектавання асінхронных функцыянальных блокаў з выкарыстаннем мовы C ++.

Ступень выкарыстання: вынікі ўкаранёны ў навучальны працэс на кафедры праектавання інфармацыйна-камп'ютэрных сістэм універсітэта адукацыі "Беларускі дзяржаўны ўніверсітэт інфарматыкі і радыёэлектронікі" у навучальны курс «Фізічныя асновы праектавання радыёэлектронных сродкаў».

Вобласць ужывання: паўправадніковая прамысловасць, мікропроцэсорныя сістэмы.

РЕЗЮМЕ

Богданович Александр Анатольевич Методы и средства снижения электропотребления в электронных средствах

Ключевые слова: энергопотребление, напряжение.

Цель работы: Разработка и исследования методов оптимизации энергоэффективности на различных уровнях проектной иерархии (на схемотехническом, архитектурном, программном и технологическом), что позволит снизить энергопотребления и, соответственно, увеличить длительность автономной работы микроэлектронных устройств.

Полученные результаты и их новизна: предложена методология построения цифровых асинхронных компонентов систем-на-кристалле, включая схемотехнические основы создания асинхронных функциональных блоков. Получены аналитические модели для оценки энергопотребления и задержек сигналов асинхронными элементами и функциональными блоками, разработана методика нахождения оптимальных ширин каналов транзисторов для максимизации энергоэффективности. Представлен метод повышения энергоэффективности микроэлектронных систем на архитектурном уровне. Разработан метод оптимизации межблочных транзакций и распределения задач в системах-на-кристалле для повышения их энергоэффективности. Предложен метод проектирования вычислительных устройств с малым энергопотреблением на основе квантовых клеточных автоматов. Создана методология автоматизированного проектирования асинхронных микроэлектронных систем-на-кристалле. Разработан метод проектирования асинхронных функциональных блоков с использованием языка C++.

Степень использования: результаты внедрены в учебный процесс на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» в учебный курс «Физические основы проектирования радиоэлектронных средств».

Область применения: полупроводниковая промышленность, микропроцессорные системы.

SUMMARY

Alexander A. Bogdanovich

Methods and means for reducing power consumption in the electronic media

Keywords: power, voltage.

The object of study: Development and research of methods of optimization of energy efficiency at different levels of the project hierarchy (in the scheme-motekhnicheskoy, architectural, software and technology), which will reduce energy consumption and, consequently, increase the duration of autonomous operation of microelectronic devices.

The results and their novelty: proposed methodology for building asynchronous components of digital systems-on-chip, including the basics of asynchronous circuit design functional blocks. The analytical model for assessing the power-of-delay and signal asynchronous elements and function blocks, developed a method of finding the optimal channel widths of transistors in order to maximize energy efficiency. A method for increasing the energy efficiency of microelectronic systems Architect Turnu level. A method for optimizing interconnect transactions and the distribution of tasks in the system-on-chip to improve their energy-efficient,. A method of designing computing devices with low power consumption on the basis of quantum cellular automata. Created aided design methodology for asynchronous microelectronic systems-on-chip. A method of designing asynchronous function blocks using the C ++ .

Degree of use: the results implemented in the educational process at the department of design information and computer systems, Suppress uchre-education "Belarusian State University of informatics and Radio" in the course "Physical fundamentals of projection-tirovanie radio-electronic means."

Sphere of application: semiconductor industry, micro-roprotsessornye system.