

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет
информатики и радиоэлектроники»

УДК 621.3.049.77

На правах рукописи

ШЕШКО
Павел Павлович

**ИССЛЕДОВАНИЕ ВРЕМЕНИ НАРАБОТКИ НА ОТКАЗ ПОДЗАТВОР-
НОГО ДИЭЛЕКТРИКА СУБМИКРОННЫХ МИКРОСХЕМ ПРИЛО-
ЖЕНИЕМ СТУПЕНЧАТО-НАРАСТАЮЩЕГО НАПРЯЖЕНИЯ**

АВТОРЕФЕРАТ

диссертации на соискание степени
магистра техники и технологий

по специальности 1-39 81 01 – Компьютерные технологии
проектирования электронных систем

Минск 2019

Работа выполнена на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Научный руководитель: **ЧИГИРЬ Григорий Григорьевич**,
кандидат технических наук, доцент, заместитель
директора ГЦ «Белмикроанализ» НТЦ «Белмикросистемы» ОАО «ИНТЕГРАЛ»

Рецензент: **ПАВЛОВИЧ Александр Эдуардович**,
кандидат технических наук, доцент

Защита диссертации состоится «28» июня 2019 года в 9⁰⁰ на заседании Государственной экзаменационной комиссии по защите магистерских диссертаций в учреждении образования «Белорусский государственный университет информатики и радиоэлектроники» по адресу: 220013, Минск, ул. П.Бровки, 6, корп. 1, ауд. 408, тел. 293-20-80, e-mail: kafpiks@bsuir.by

С диссертацией можно ознакомиться в библиотеке учреждения образования «Белорусский государственный университет информатики и радиоэлектроники».

ВВЕДЕНИЕ

Основная тенденция развития современной микроэлектроники – постоянное и стремительное уменьшение проектных норм (минимального размера элемента). Стремительное освоение субмикронной технологии в мировой практике позволяет резко увеличить количество элементов на кристалле, и современная субмикронная схема уже рассматривается как система, выполняющая сложную законченную функцию.

Уровень микроэлектроники в Республике Беларусь в настоящее время характеризуется серийным производством интегральных микросхем (ИМС) с проектными нормами 0.35 мкм. Дальнейшее развитие микроэлектроники в РБ настоятельно требует перехода к перспективным нормам субмикронного размера 0.18 мкм. Современные технологии интегральных микросхем предъявляют высокие требования к подзатворному и туннельному диэлектрикам, толщина которых составляет менее 10 нм. Обеспечить надежность тонкого диэлектрика на большой площади является сложной технологической задачей.

В ОАО «ИНТЕГРАЛ», а также на предприятиях и организациях СНГ, осуществляющих разработку и производство изделий микроэлектроники, существует проблема отсутствия эффективных методов оценки надёжности тонких подзатворных диэлектриков. Это снижает воспроизводимость технологических процессов и процент выхода годных, не позволяет отбраковывать потенциально ненадежные пластины в процессе технологического цикла, не позволяет оптимизировать процессы и обеспечить высокий уровень надёжности корпусированных микросхем. Применение методов оценки надёжности подзатворного диэлектрика интегральных микросхем позволит своевременно обнаруживать дефекты в диэлектрических слоях и обеспечит поддержание надёжности микросхем на требуемом уровне. Важнейшим требованием к методике надёжности является возможность оценки показателей надёжности интегральных микросхем с расчетом времени наработки микросхемы на отказ. Имея такой параметр, появляется реальная возможность устанавливать эффективные критерии забракования интегральных микросхем на этапе изготовления пластин и передавать на сборку потенциально надежные микросхемы.

Разработка и использование в производственном процессе экспрессного и эффективного метода оценки надёжности подзатворного диэлектрика, способствующего повышению качества выпускаемых микросхем, является современной и актуальной.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы исследования

Современные технологии интегральных микросхем предъявляют высокие требования к подзатворному диэлектрику, толщина которого составляет менее 10 нм. Он во многом определяет надёжность микросхем. В процессе эксплуатации микросхемы к диэлектрику приложено электрическое поле и через диэлектрик протекает ток. Под действием протекающего тока происходит деградация структуры диэлектрика и через определенное время диэлектрик пробивается. Наличие скрытых дефектов существенно снижает надёжность диэлектрика. Отсутствие эффективных методов оценки надёжности тонких подзатворных диэлектриков снижает воспроизводимость технологических процессов, не позволяет отбраковывать потенциально ненадежные пластины в процессе технологического цикла и обеспечить высокий уровень надёжности корпусированных микросхем.

На основе вышесказанного, работы по исследованиям и разработке эффективного метода оценки надёжности подзатворного диэлектрика, позволяющего определять время наработки на отказ и отбраковывать потенциально ненадежные пластины в процессе технологического цикла изготовления ИМС, является весьма актуальным.

Степень разработанности проблемы

Анализ показателей надёжности тонких подзатворных диэлектриков осуществлялся на основе построения теоретических моделей с использованием работ белорусских ученых А.И.Белоус, А.С.Турцевич, Г.Г.Чигирь, а также зарубежных авторов *R.Degraeve, J.L. O.Ogier, R.Bellens, Ph.Roussel, G.Groeseneken, H.E.Maes*

Существенным недостатком исследований, представленных в современной технической литературе, является отсутствие публикаций по разработке экспрессных методов и недостаточное количество результатов, полученных при помощи ускоренных испытаний применительно для микросхем с проектными нормами 1.0 – 0.35 мкм.

Предложенное исследование направлено на устранение этого недостатка на основе разработки экспрессного метода определения времени наработки на отказ подзатворного диэлектрика с применением его в технологическом процессе изготовления серийных субмикронных микросхем.

Цель и задачи исследования

Целью диссертации является разработка экспрессной методики определения времени наработки на отказ подзатворного диэлектрика серийно выпускаемых КМОП субмикронных интегральных микросхем приложением ступенчато-нарастающего напряжения.

Поставленная цель работы определяет следующие основные задачи:

1. Проанализировать существующие методы оценки надёжности тонких подзатворных диэлектриков в технологическом процессе изготовления серийных микросхем.
2. Установить закономерности процесса отказа подзатворного диэлектрика и построить модель для реализации экспрессного определения времени наработки на отказ.
3. Разработать методику определения времени наработки на отказ подзатворного диэлектрика исходя из требований серийного производства микросхем.
4. Провести анализ показателей надёжности на серийно выпускаемых КМОП интегральных микросхемах.

Область исследования

Содержание диссертации соответствует образовательному стандарту высшего образования второй ступени (магистратуры) ОСВО 1-39 81 01-2012 специальности 1-39 81 01 «Компьютерные технологии проектирования электронных систем».

Теоретическая и методологическая основа исследования

В основу диссертации легли работы белорусских и зарубежных ученых в области исследования показателей надёжности подзатворного диэлектрика в технологическом процессе изготовления серийных субмикронных микросхем, а также анализ технических нормативных правовых актов по рассматриваемой тематике.

Информационная база исследования сформирована на основе литературы, открытой информации, технических нормативно-правовых актов, сведений из электронных ресурсов, а также материалов научных конференций и семинаров.

Научная новизна

Научная новизна работы заключается в разработке экспрессной методики определения времени наработки на отказ подзатворного диэлектрика серийно

выпускаемых субмикронных интегральных микросхем приложением ступенчато-нарастающего напряжения.

Теоретическая значимость работы заключается в анализе закономерностей процесса отказа подзатворного диэлектрика и построении теоретической модели для реализации экспрессного метода определения времени наработки на отказ.

Практическая значимость диссертации состоит в использовании разработанной методики для анализа показателей надежности серийно выпускаемых КМОП интегральных микросхемах и возможности оптимизации технологических процессов.

Основные положения, выносимые на защиту

1. Теоретическая модель определения времени наработки на отказ подзатворного диэлектрика на основе проведения испытаний тестовой МДП-структуры подачей на затвор структуры ступенчато-нарастающего напряжения до пробоя структуры и расчете времени наработки на отказ.

2. Экспрессная методика эффективной оценки времени наработки на отказ подзатворного диэлектрика МДП-микросхем, позволяющая оценивать показатели надежности на отдельной пластине микросхем в широком диапазоне изменения технологических факторов.

3. Результаты анализа показателей надежности микросхем с проектными нормами 0.35 мкм и возможность проведения оптимизации технологических процессов.

Апробация и внедрение результатов исследования

Результаты работы по теме диссертации были представлены на 55-й научной конференции аспирантов, магистрантов и студентов БГУИР (г. Минск, Республика Беларусь, 2019 г.), публиковались в международном электронном научном журнале «Вестник Науки и Творчества» (Выпуск №6, 2019 г.), международном электронном научном журнале «Научное знание современности» (Выпуск №6, 2019 г.), международном электронном научном журнале «Science Time» (Выпуск №6, 2019 г.), международном научном журнале «Научные вести» (Выпуск №2, 2019 г.).

Публикации

Изложенные в диссертации основные положения и выводы опубликованы в восьми печатных работах. В их числе две статьи в сборнике материалов научной конференции, шесть статей в научных журналах.

Общий объем публикаций по теме диссертации составляет 25 страниц.

Структура и объем работы

Диссертация состоит из введения, общей характеристики работы, трех глав с краткими выводами по каждой главе, заключения, библиографического списка и приложения.

В первой главе приведен обзор современных моделей и методов оценки показателей надёжности тонких подзатворных диэлектриков интегральных микросхем, которые используются в научно-исследовательских лабораториях и научно-практических институтах, описаны закономерности процесса отказа подзатворного диэлектрика.

Во второй главе приведены результаты построения теоретической модели и разработки экспрессной методики определения времени наработки на отказ подзатворного диэлектрика МДП-микросхем, позволяющей оценивать показатели надежности на отдельной пластине микросхем в широком диапазоне изменения технологических факторов.

В третьей главе представлены экспериментальные результаты анализа микросхем с проектными нормами 0.35 мкм в условиях серийного производства и показана возможность оптимизации технологических процессов.

В приложении представлены публикации автора, акт внедрения, Методика определения времени наработки на отказ подзатворного диэлектрика субмикронных микросхем приложением ступенчато-нарастающего напряжения.

Общий объем диссертации составляет 94 страницы. Из них 45 страниц основного текста, 20 иллюстраций на 6 страницах, 9 таблиц на 2 страницах, библиографический список из 52 наименований на 5 страницах, список собственных публикаций соискателя из 8 наименований на 1 странице, 4 приложения на 36 страницах.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении рассмотрено современное состояние проблемы исследования показателей надёжности тонких подзатворных диэлектриков интегральных микросхем, указаны основные направления исследований.

В общей характеристике работы показана актуальность проводимых исследований, степень разработанности проблемы, сформулированы цель и задачи диссертации, обозначена область исследований, научная (теоретическая и практическая) значимость исследований, а также апробация работы.

В первой главе приведен обзор современных моделей и методов оценки показателей надёжности тонких подзатворных диэлектриков интегральных микросхем. В процессе эксплуатации микросхемы к диэлектрику приложено

электрическое поле и через диэлектрик протекает ток. Под действием протекающего тока происходит деградация структуры диэлектрика и через определенное время диэлектрик пробивается. Чем больше величина заряда пробоя, тем более надежным будет диэлектрик и тем больше будет время наработки на отказ. Однако, данный метод позволяет лишь косвенно оценивать величину времени наработки на отказ. Большая величина заряда пробоя является необходимым условием для большой величины наработки на отказ, но не достаточным.

Наиболее эффективным методом определения времени наработки на отказ подзатворного диэлектрика МДП-микросхемы является метод испытания тестовой МДП-структуры при температуре, превышающей температуру эксплуатации микросхемы, напряжении на затворе и стоке, превышающие напряжения эксплуатации микросхемы. Проведение испытаний в таких форсированных режимах приводит к существенному ускорению деградационных процессов. В результате время контроля (время до отказа) значительно уменьшается и для годных микросхем может составлять около одной минуты. Существенным недостатком данного способа является необходимость проведения специальных экспериментальных работ для определения величины коэффициента ускорения $K_{уск}$ и других констант с достаточной точностью.

Процедура определения констант является достаточно трудоемкой и длительной. Учитывая изменчивость параметров технологических процессов, данную процедуру требуется повторять достаточно часто для обеспечения необходимой точности определения времени наработки на отказ. Данный метод базируются на использовании длительных испытаний и не пригоден для экспрессного контроля. Это приводит к тому, что данный способ можно использовать как аттестационный, например один раз в полугодие. В условиях серийного производства возникает задача оценки надежности каждой партии пластин. В пределах одной партии параметры надежности кристаллов ИМС примерно одинаковы. Проведя оценку надежности кристаллов ИМС на одной пластине, можно сделать заключение о надежности всей партии и принять решение о целесообразности передачи партии пластин с кристаллами на сборку в дорогостоящие корпуса.

Анализ закономерностей процессов деградации подзатворного диэлектрика показал, что для создания экспрессного метода определения времени наработки на отказ в условиях серийного производства микросхем необходимо построение специальной теоретической модели.

Во второй главе описаны результаты построения теоретической модели и разработки экспрессной методики определения времени наработки на отказ подзатворного диэлектрика МДП-микросхем.

В основу метода положена задача повышения экспрессности определения времени наработки на отказ подзатворного диэлектрика МДП-микросхем за счет применения ступенчато-нарастающего напряжения. Для обеспечения экспрессности контроля целесообразно использовать для ускорения испытаний только один из факторов. В нашем случае удобно использовать величину напряжения, прикладываемого к затвору. При этом испытания проводятся при температуре эксплуатации микросхемы и пересчетов или поправок на температуру испытаний не требуется.

Предложенная модель расчета времени наработки до отказа тонких диэлектриков базируется на результатах проведения испытаний тестовых МДП-структур подачей на затвор ступенчато-нарастающего напряжения до пробоя структуры при разных скоростях развертки. При этом испытания проводятся при температуре эксплуатации микросхемы и пересчетов или поправок на температуру испытаний не требуется. Модель основана на экспоненциальной зависимости времени до отказа от приложенного напряжения.

Для обеспечения экспрессности контроля предложено использовать в процессе испытаний ступенчато-нарастающее напряжение.

Использование режима ступенчато-нарастающего напряжения в процессе испытаний позволяет:

- за короткое время (от нескольких десятков секунд до одной минуты) контролируемо приложить к структуре напряжение от небольшого начального значения до величины, приводящей к пробоя структуры. Это обусловлено тем, что в режиме ступенчато-нарастающего напряжения за счет использования короткой длительности импульса от 10 мс до 1 с величина напряжения быстро нарастает до больших значений и пробой любой МДП-структуры неизбежен;

- при использовании длительности импульса менее 10 мс точность определения времени наработки на отказ подзатворного диэлектрика существенно снижается. Это обусловлено тем, что в начале каждого импульса происходят переходные процессы, в частности, происходит зарядка емкости диэлектрика. На это затрачивается часть заряда импульса. Этот заряд не протекает через диэлектрик и не создает вклада в деградацию диэлектрика, что приводит к увеличению погрешности измерений. С уменьшением длительности импульса величина погрешности возрастает и при длительности импульса менее 10 мс точность измерений становится недопустимо низкой;

- при использовании длительности импульса более 1 с существенно возрастает время испытаний и нарушается экспрессность контроля. Время испы-

таний увеличивается до нескольких минут и более, что не позволяет оперативно набрать статистику измерений (например, произвести измерения 50 шт. МДП-структур) и сделать заключение о надежности диэлектрика;

– выбор величины шага ступеньки величиной 0.1 В обусловлен обеспечением необходимой точности измерений. Погрешность контроля во многом определяется последней ступенькой напряжения, завершающей испытания. Перед началом последней ступеньки диэлектрик является годным, а по окончании ступеньки диэлектрик становится пробитым.

– использование в качестве критерия пробоя структуры и условия прекращения испытаний, определяемого по величине измеренного тока, обусловлено резким возрастанием тока после пробоя диэлектрика и данный критерий позволяет уверенно определить момент пробоя. При пробое диэлектрика еще не наступает.

Предложенная модель позволяет реализовать экспрессный контроль времени наработки до отказа тонких диэлектриков микросхем за счет значительного уменьшения времени испытаний и обработки данных. Контроль является эффективным для оперативного выявления потенциально ненадежной продукции и поддержания технологического процесса на требуемом уровне.

В третьей главе представлены экспериментальные результаты применения разработанной методики на субмикронных микросхемах.

Опробование метода проведено на серийно-выпускаемой МДП-микросхеме памяти емкостью 1 Мбит, изготовленной по 0.35 мкм проектной норме с толщиной подзатворного диэлектрика 7 нм. Напряжение эксплуатации (питания) 3.3 В. Микросхема изготовлена по КМОП-технологии и содержит как *n*-канальные, так и *p*-канальные МОП-транзисторы.

Испытания проводились на МОП конденсаторах площадью $S = 2.1E-4$ см² (размер сторон 70 и 300 мкм):

– поликремний, легированный бором;
– подзатворный диэлектрик (двуокись кремния) толщиной 7 нм;
– карман *n*- типа проводимости в *Si*. Структура данного конденсатора соответствует *p*-канальному МОП-транзистору.

Максимальная температура эксплуатации данной микросхемы составляет 70 °С. Анализ проводился на пластине диаметром 200 мм. Испытания проводились при температуре 70 оС и скорости развертки напряжения в диапазоне от 0.02 до 2.00 В/с.

Время до отказа подзатворного диэлектрика экспоненциально увеличивается с увеличением величины константы β . В то же время, величина константы β увеличивается с уменьшением разницы пробивных напряжений, из-

меренных при двух различных скоростях развертки. Это означает, что для диэлектриков с высокой надежностью эта разница пробивных напряжений должна быть достаточно мала и не должна превышать определенное, заранее рассчитанное значение исходя из требований надежности. Контроль сводится к определению разницы пробивных напряжений при двух скоростях развертки напряжения. Если измеренная разница пробивных напряжений меньше установленного допустимого значения, то показатели надежности будут удовлетворительны. Это позволяет принять решение о надежности подзатворного диэлектрика непосредственно после проведения напряжения пробоя диэлектрика при двух скоростях развертки.

Таким образом, предложенная модель позволяет реализовать экспрессный контроль времени наработки до отказа подзатворных диэлектриков микросхем за счет значительного уменьшения времени испытаний и обработки данных. Контроль является эффективным для оперативного выявления потенциально ненадежной продукции и поддержания технологического процесса на требуемом уровне. Существенным достоинством предложенного метода также является возможность оценки надёжности подзатворного диэлектрика микросхем в диапазоне температур эксплуатации от минус 60 до плюс 125 °С путем непосредственных измерений характеристик тестовых структур при соответствующей температуре. При этом не требуется проведения сложной процедуры интерполяции измеренных данных. Разработанная методика оценки показателей надежности подзатворного диэлектрика является экспрессной и эффективной для использования в производственном процессе изготовления кристаллов интегральных микросхем, способствует повышению качества выпускаемых микросхем, является современной и актуальной.

ЗАКЛЮЧЕНИЕ

Основные научные результаты диссертации

1. Проанализированы существующие методы оценки показателей надёжности тонких подзатворных диэлектриков, выбран метод оценки на основе экспоненциальной зависимости от напряжения на затворе, потенциально подходящий для экспрессного определения времени наработки [1,2].

2. Теоретически обоснована и построена модель определения времени наработки на отказ подзатворного диэлектрика на основе проведения испытания тестовой МДП-структуры подачей на затвор структуры ступенчато-растущего напряжения до пробоя структуры и расчета времени наработки [3].

3. Сформулированы требования к тестовым структурам, предложен цикл стрессового воздействия, процедуры проведения ускоренных испытаний, измерений параметров и анализа полученных данных [4,5].

4. Разработана методика экспрессного определения времени наработки на отказ подзатворного диэлектрика МДП-микросхем, применимая для условий серийного производства и позволяющая проводить оценку показателей надежности на отдельной пластине микросхем [6].

5. Предложенная методика позволяет определить:

- пробивное напряжение подзатворного диэлектрика;
- величину заряда пробоя;
- время наработки на отказ подзатворного диэлектрика на этапе изготовления кристаллов микросхем. Это позволяет обеспечить поступление на сборку потенциально надежных кристаллов и является гарантией надежности корпусированных микросхем.

6. Определено время наработки до отказа подзатворного диэлектрика толщиной 7 нм серийно выпускаемой микросхемы памяти статического ОЗУ с проектными нормами 0.35 мкм, и оно составляет 20 лет, что удовлетворяет требованиям документации [7].

7. Существенным достоинством предложенной методики является возможность оценки надёжности подзатворного диэлектрика в диапазоне температур эксплуатации от минус 60 до плюс 125 °С путем непосредственных измерений характеристик тестовых структур при соответствующей температуре эксплуатации. При этом не требуется сложной процедуры интерполяции измеренных данных, как в известных методах, существенно снижающей точность и увеличивающей время получения результата.

Рекомендации по практическому использованию результатов

Полученные результаты внедрены в учебный процесс на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» в лекционный курс «Проектирование и системы автоматизированного проектирования интегральных микросхем».

СПИСОК ПУБЛИКАЦИЙ СОИСКАТЕЛЯ

1. Бондарев, А.А. Анализ метода ускоренных испытаний «отношение тока затвора/стока» деградации параметров p -МОП-транзисторов/ А.А. Бондарев, П.П. Шешко // Science Time. – 2019. – №6 – принято в печать.

2. Бондарев, А.А. Применение ускоренных испытаний для анализа деградации параметров p -МОП-транзисторов/ А.А. Бондарев, П.П. Шешко // Международный научный журнал «Science Time». – 2019. – №6 – принято в печать.

3. Шешко, П.П. Построение теоретической модели определения времени наработки на отказ подзатворного диэлектрика подачей на затвор ступенчато-нарастающего напряжения / П.П. Шешко // материалы 55-ой науч. конф. аспирантов, магистрантов и студентов «Проектирование информационно-компьютерных систем», Минск, Республика Беларусь, 22–26 апреля 2019 г. / УО «БГУИР». – Минск, 2019. – в печати.

4. Бондарев, А.А. Процедура проведения испытаний процессов деградации параметров p -МОП-транзисторов / Бондарев А.А., Шешко П.П. // материалы 55-ой науч. конф. аспирантов, магистрантов и студентов «Проектирование информационно-компьютерных систем», Минск, Республика Беларусь, 22–26 апреля 2019 г. / УО «БГУИР». – Минск, 2019. – в печати.

5. Шешко, П.П. Моделирование времени наработки до отказа подзатворного диэлектрика микросхемы по результатам измерения тестовых структур/ А.А. Бондарев, П.П. Шешко // Международный научный журнал « Научное знание современности». – 2019. – №6 – принято в печать.

6. Шешко, П.П. Разработка методики определения времени наработки на отказ подзатворного диэлектрика исходя из требований серийного производства микросхем/ А.А. Бондарев, П.П. Шешко // Международный научный журнал «Научное знание современности». – 2019. – №6 – принято в печать.

7. Шешко, П.П. Экспериментальные результаты анализа показателей надежности подзатворного диэлектрика микросхем с проектными нормами до 0.35 мкм в условиях серийного производства/ А.А. Бондарев, П.П. Шешко // Международный научный журнал «Вестник Науки и Творчества». – 2019. – №6 – принято в печать.

8. Бондарев, А.А. Разработка методики эффективной оценки деградации параметров p -МОП-транзисторов под влиянием «горячих» носителей / Бондарев А.А., Загорский А.В., Шешко П.П.// Международный научный журнал «Научные вести». – 2019. – №2(7). – С. 128–135.

РЭЗІЮМЭ

Шэшко Павел Паўлавіч

Даследаванне часу напрацоўкі на адмову падзатворнага дыэлектрыка субмікронных мікрасхем дадаткам ступеніста-нарастальнага напружання

Ключавыя словы: падзатворны дыэлектрык, напрацоўка на адмову, субмікронныя мікрасхемы.

Мэта працы: распрацоўка і выкарыстанне ў вытворчым працэсе экспрэснага і эфектыўнага метаду ацэнкі надзейнасці падзатворнага дыэлектрыка, які спрыяе павышэнню якасці выпускаюцца мікрасхем.

Атрыманыя вынікі і іх навізна: прааналізаваны існуючыя метады ацэнкі паказчыкаў надзейнасці тонкіх падзатворных дыэлектрыкаў, абраны метады ацэнкі на аснове экспанентнай залежнасці ад напружання на засаўцы, патэнцыйна які падходзіць для экспрэснага вызначэння часу напрацоўкі. Тэарэтычна абгрунтавана і пабудавана мадэль вызначэння часу напрацоўкі на адмову падзатворнага дыэлектрыка на аснове правядзення выпрабаванняў тэставай МДП-структуры. Распрацавана метадыка экспрэснага вызначэння часу напрацоўкі на адмову падзатворнага дыэлектрыка МДП-мікрасхем, якая ўжываецца для ўмоў серыйнай вытворчасці і якая дазваляе праводзіць ацэнку паказчыкаў надзейнасці на асобнай пласціне мікрасхем.

Ступень выкарыстання: вынікі ўкаранёны ў навучальны працэс на кафедры праектавання інфармацыйна-кампутарных сістэм установы адукацыі «Беларускі дзяржаўны ўніверсітэт інфарматыкі і радыёэлектронікі» у навучальны курс «Праектаванне інтэгральных мікрасхем».

Вобласць ужывання: серыйная вытворчасць ІМС, ацэнка надзейнасці падзатворных дыэлектрыкаў ва ўмовах вытворчасці.

РЕЗЮМЕ

Шешко Павел Павлович

Исследование времени наработки на отказ подзатворного диэлектрика субмикронных микросхем приложением ступенчато-нарастающего напряжения

Ключевые слова: подзатворный диэлектрик, наработка на отказ, субмикронные микросхемы.

Цель работы: разработка и использование в производственном процессе экспрессного и эффективного метода оценки надежности подзатворного диэлектрика, способствующего повышению качества выпускаемых микросхем.

Полученные результаты и их новизна: проанализированы существующие методы оценки показателей надёжности тонких подзатворных диэлектриков, выбран метод оценки на основе экспоненциальной зависимости от напряжения на затворе, потенциально подходящий для экспрессного определения времени наработки. Теоретически обоснована и построена модель определения времени наработки на отказ подзатворного диэлектрика на основе проведения испытания тестовой МДП-структуры. Разработана методика экспрессного определения времени наработки на отказ подзатворного диэлектрика МДП-микросхем, применимая для условий серийного производства и позволяющая проводить оценку показателей надежности на отдельной пластине микросхем.

Степень использования: результаты внедрены в учебный процесс на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» в лекционный курс «Проектирование и системы автоматизированного проектирования интегральных микросхем».

Область применения: серийное производство ИМС, оценка надежности подзатворных диэлектриков в условиях производства.

SUMMARY

Sheshko Pavel Pavlovich

The study of time to failure the gate dielectric of submicron microcircuits through the application of the stepwise-rising voltage

Keywords: gate dielectric, MTBF, sub-micron chips..

The object of study: The development and use in the production process of Express and effective method of assessing the reliability of the substructure dielectric, contributing to the improvement of the quality of the produced chips.

The results and novelty: The existing methods of assessing the reliability of thin sub-gate dielectrics are analyzed, the method of evaluation based on the exponential dependence on the gate voltage is chosen, which is potentially suitable for Express determination of the operating time. Theoretically grounded and built model to determine time between failures of the gate di-electrics on the basis of the test the test MOS-structures. The developed method rapid determination of time to failure of the gate dielectric of MOS-circuits, applicable for batch production and allow the assessment of reliability indicators on a separate plate of chips.

Degree of use: the results are introduced into the educational process at the Department of information and computer systems design of the educational institution "Belarusian state University of Informatics and Radioelectronics" in the course "Design of integrated circuits".

Sphere of application: mass production of ICS, assessment of reliability of sub-gate dielectrics in production conditions.