

# Математическая модель цифровой системы фазовой синхронизации

Шилин Д.Л.; Шилин Л.Ю.; Свито И.Л.; Бусько В.Л.  
ТОЭ, ВМиП, ФИТиУ

Белорусский государственный университет информатики и радиоэлектроники  
Республика Беларусь, Минск, ул. П. Бровки, 6  
e-mail: dimashilin@gmail.com

**Аннотация** – Производится классификация цифровых систем фазовой дискриминации в зависимости от расположения аналого-цифрового преобразователя. Исследуется влияние формы дискриминационной характеристики цифрового фазового детектора на точность и быстродействие цифровых систем фазовой синхронизации. Предлагается математическая модель цифровых систем фазовой синхронизации, имеющая общие принципы описания всех видов систем фазовой синхронизации.

**Ключевые слова:** цифровые системы фазовой синхронизации, цифровой фазовый детектор, устройство управления, объект управления, дискриминационная характеристика фазового детектора, математическая модель ЦСФС

## I. ВВЕДЕНИЕ

Цифровые системы фазовой синхронизации (ЦСФС) в соответствии с принятой классификацией можно различать по признаку нахождения аналого-цифрового преобразователя (АЦП).

Если АЦП расположен на входе системы до фазового детектора (рис. 1), то цифровой фазовый детектор (ЦФД) представляет собой устройство сравнения двух цифровых последовательностей, результатом которого является цифровой сигнал  $\varepsilon(t)$ , несущий информацию о фазовом рассогласовании входного сигнала и сигнала обратной связи. Устройство управления (УУ) осуществляет формирование сигнала воздействия на объект управления, при этом необходимо преобразование цифрового сигнала в аналоговый  $e(t)$ , для чего служит цифро-аналоговый преобразователь (ЦАП). Выходной сигнал  $\omega(t)$  после прохождения цепи обратной связи преобразуется в цифровой сигнал  $u(t)$  с помощью АЦП2.

## II. МАТЕМАТИЧЕСКАЯ МОДЕЛЬ

Основными недостатками данного варианта являются: наличие запрещенных частот на входе (частоты, выходящие за диапазон преобразования АЦП1); увеличение ошибки всего устройства, из-за того, что АЦП1 не охвачен обратной связью системы.

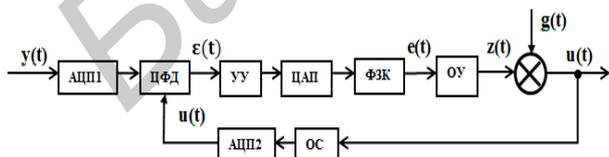


Рис.1. Структурная схема ЦСФС с АЦП до петли фазовой автоподстройки частоты

При расположении АЦП внутри петли системы на входы фазового детектора поступают аналоговые или импульсные сигналы  $y(t)$  и  $u(t)$ .

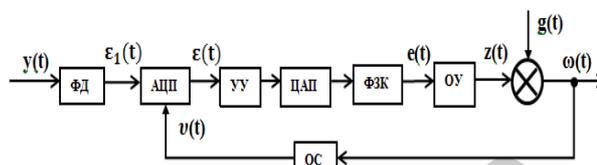


Рис. 2. Структурная схема ДСФС с АЦП внутри петли фазовой автоподстройки частоты

Сигнал фазового рассогласования преобразуется к цифровому виду с помощью АЦП, расположенного внутри петли. Такая архитектура ЦСФС не имеет недостатков, присущих предыдущему варианту, и поэтому получила большее распространение.

При математическом описании ЦСФС следует обратить внимание на вид дискриминационной характеристики фазового детектора (рис. 3, а, б).

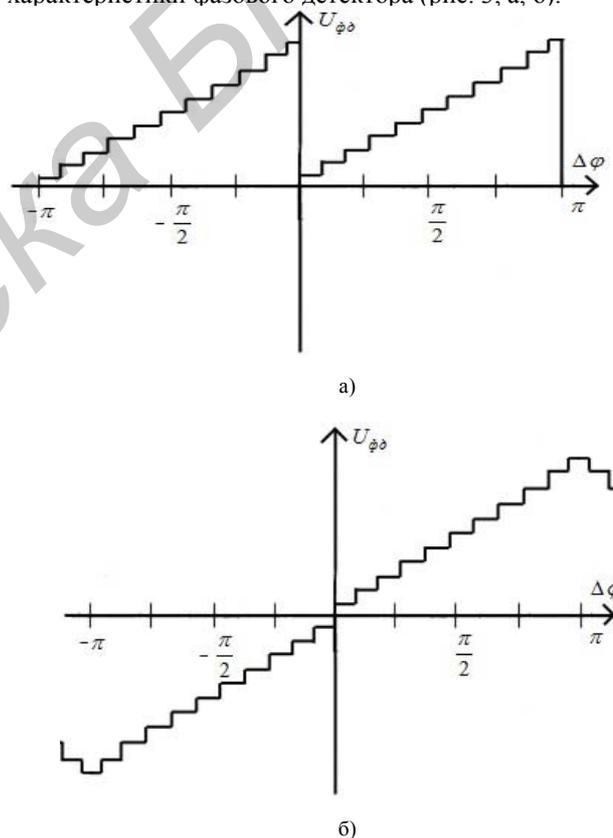


Рис. 3,а б. Дискриминационные характеристики ЦФД

Из рисунков видно, что форма характеристик может быть различной и она формируется при проектировании ЦСФС. Наилучшей дискриминационной формой характеристики, с точки зрения обеспечения точности и быстродействия, для обоих вариантов расположения АЦП является ступенчато-синусоидальная зависимость.

В качестве примера рассмотрим один из вариантов организации ЦСФС. Выберем ЦФД с внешним сигналом синхронизации (рис.4,а), где  $\Phi_1$  и  $\Phi_2$  -

формирователи импульсов;  $T$  - RS – триггер;  $f_c$  - частота стробирования, которая диктуется требованиями к точности системы.

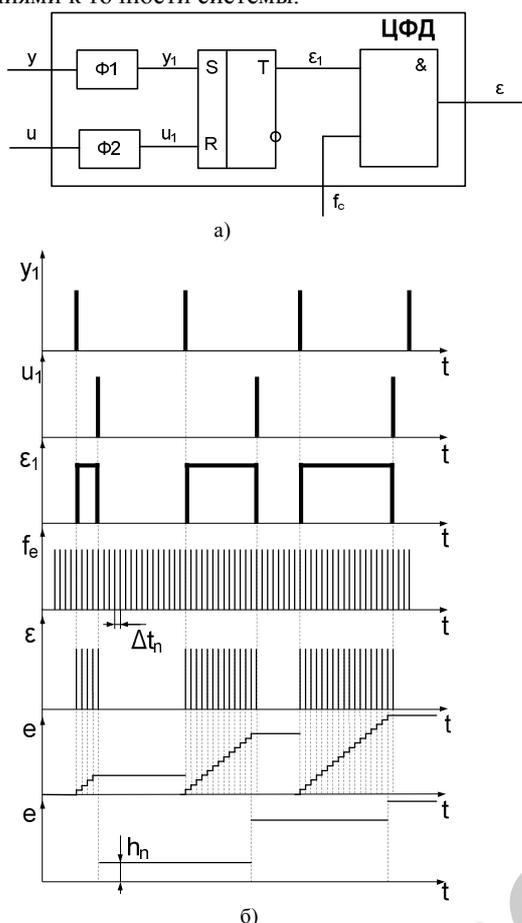


Рис. 4, а, б. Принципиальная схема и временные диаграммы работы ЦФД

На рис. 4, б показаны временные диаграммы работы ЦФД. Сигналы  $e^*(t)$  и  $e(t)$  - управляющие сигналы, которые могут быть использованы в том или ином виде. На рис. 2 устройство управления (УУ) позволяет производить преобразование сигнала на цифровом уровне, включая микроконтроллерные устройства.

Таким образом, если частота стробирования в АЦП-ЦАП выше в 10 и более раз, чем максимальная рабочая частота сигналов  $y(t)$  и  $u(t)$ , то при описании фазового детектора, УУ и ЦАП нет необходимости усложнять математическую модель вводить дополнительное описание работы этих блоков.

Для вывода разностных уравнений, описывающих поведение ЦСФС, определим выходную координату  $Z(t)$ . Будем считать, что часть прямой цепи – звенья фильтрации и коррекции, объект управления (ОУ) – это непрерывная линейная часть (НЛЧ) (рис. 1 и 2). Прохождение сигнала через НЛЧ описывается уравнениями состояния.

Для определенности примем характеристику ЦФД линейной, тогда

$$Z(t) = h_n = \Delta h_n \cdot \text{int} \left[ \frac{\varphi_n}{\Delta \varphi_n} \right],$$

где  $\Delta \varphi_n = 2\pi / L$ , где  $L$  - разрядность преобразования АЦП,  $\varphi_n$  - набег фазы выходного сигнала за время квантования  $\Delta t_n$ . Уравнение разомкнутого контура на интервале времени  $\Delta t_n$ :

$$X(t) = \Phi(t-nT) \left( X(nT) + A^{-1} B h_n \right) - A^{-1} B h_n.$$

На каждом шаге квантования производится расчет набег фазы выходного сигнала

$$\varphi_n = \frac{1}{N_{oc}} \int_{nT}^{nT+\Delta t_n} \omega(t) dt,$$

где  $\omega(t) = Z(t) + g(t) = M(e(t)) + g(t)$ ,  $M(e(t))$  - модуляционная характеристика объекта управления.

Далее производится определение значения начальной фазы выходного сигнала  $\omega(t)$ , для чего от значения времени  $t_0$ , при котором  $\varphi_0 = 0$  происходит суммирование значений набег фазы сигнала за расчетное количество тактов квантования. При этом проверяется неравенство:

$$\sum_{\theta=1}^n \varphi_n \leq 2\pi N_{oc},$$

где  $\theta$  - первый шаг квантования, при котором  $\varphi_n = 0$ ;  $n$  - текущий шаг квантования.

При выполнении

$$\sum_{\theta=1}^n \varphi_n \geq 2\pi N_{oc}$$

делается вывод о величине фазового рассогласования входного и выходного сигнала. После чего определяется значение  $h_n$  на последующий такт. При этом в зависимости от организации ЦФД возможны различные алгоритмы изменения  $h_n$  по времени.

Установившийся режим в ЦСФС характеризуется неизменностью  $\varphi_n, Z_n$ .

Таким образом, авторами предлагается математическая модель ЦСФС, которая имеет общие принципы описания для всех видов устройств фазовой синхронизации.

[1] Жодзишский М.И., Сила-Новицкий С.Ю., Праслов С.Ю. и др. Цифровые системы фазовой синхронизации // Под ред. М.И. Жодзишского. М., 1986.

[2] Шилин Л.Ю., Олиферович Д.С., Шилин Д.Л. Проектирование цифровых систем фазовой синхронизации // Мн.: Доклады БГУИР, 2007 №4 с. 79.