

Союз Советских
Социалистических
Республик



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 547040

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 20.03.75 (21) 2115157/09

с присоединением заявки № —

(23) Приоритет —

Опубликовано 15.02.77. Бюллетень № 6

Дата опубликования описания 03.03.77

(51) М. Кл.² Н 04В 1/10
Н 04L 7/02

(53) УДК 621.394.62
(088.8)

(72) Автор
изобретения

Л. Л. Ключев

(71) Заявитель

Минский радиотехнический институт

(54) ПРИЕМНИК ДИСКРЕТНОЙ ИНФОРМАЦИИ

1

Изобретение относится к радиотехнике и может использоваться в системах радиосвязи и радиолокации.

Известен приемник дискретной информации, содержащий последовательно соединенные первый перемножитель и блок фазовой автоподстройки частоты (ФАП), выход которого через второй перемножитель подключен к блоку слежения за задержкой (БСЗ), второй и третий входы которого соединены с соответствующими выходами генератора опорной последовательности, подключенного к первому перемножителю, сигнальный вход которого соединен с сигнальным входом второго перемножителя [1].

Однако известное устройство имеет низкую точность приема информации.

Целью изобретения является повышение точности приема информации.

Для этого в предлагаемый приемник дискретной информации введены блок управления, блок выделения информации, состоящий из последовательно соединенных третьего перемножителя, фильтра нижних частот и усилителя-формирователя, четвертый перемножитель, формирователь и блок обнаружения, состоящий из последовательно соединенных пятого перемножителя, интегратора и пороговой схемы, выход которой подключен к блоку управления, второй вход которого соединен

2

с БСЗ, а выход — с генератором опорной последовательности, выход которого через четвертый перемножитель подключен к входам формирователя и третьего перемножителя, второй вход которого соединен со вторым выходом генератора опорной последовательности, третий выход которого подключен к пятому перемножителю, второй и третий входы которого соединены соответственно с сигнальным входом первого перемножителя и выходом усилителя-формирователя, а к четвертому входу пятого перемножителя подключен блок ФАП, соединенный со вторым входом четвертого перемножителя, третий вход которого соединен с сигнальным входом первого перемножителя, ко второму входу которого подключен формирователь.

На чертеже приведена структурная электрическая схема предложенного приемника дискретной информации.

Приемник дискретной информации содержит последовательно соединенные первый перемножитель 1 и блок фазовой автоподстройки частоты (ФАП) 2, выход которого через второй перемножитель 3 подключен к блоку слежения за задержкой (БСЗ) 4, второй и третий входы 5, 6 которого соединены с соответствующими выходами генератора 7 опорной последовательности, подключенного к первому перемножителю 1, сигнальный вход 8 которого

соединен с сигнальным входом второго перемножителя 3, блок управления 9, блок выделения информации 10, состоящий из последовательно соединенных третьего перемножителя 11, фильтра нижних частот 12 и усилителя-формирователя 13, четвертый перемножитель 14, формирователь 15 и блок обнаружения 16, состоящий из последовательно соединенных пятого перемножителя 17, интегратора 18 и пороговой схемы 19, выход которой подключен к блоку управления 9, второй и третий входы 20, 21 которого соединены с блоком слежения 4, а выход — с генератором 7 опорной последовательности, выход которого через четвертый перемножитель 14 подключен к входам формирователя 15 и третьего перемножителя 11, второй вход 22 которого соединен со вторым выходом 23 генератора 7 опорной последовательности, третий выход 24 которого подключен к пятому перемножителю 17, второй и третий входы 25, 26 которого соединены соответственно с сигнальным входом 8 первого перемножителя 1 и выходом усилителя-формирователя 13, а четвертому входу 27 пятого перемножителя 17 подключен блок ФАП 2, соединенный со вторым входом 28 четвертого перемножителя 14, третий вход 29 которого соединен с сигнальным входом 8 первого перемножителя 1, ко второму входу которого подключен формирователь 15.

Приемник дискретной информации работает следующим образом.

При поступлении входной D -последовательности с периодом 2^n ($n=1, 2, 3, 4, \dots$) блок ФАП 2 и БСЗ 4 вводятся в синхронизм по отрезку последовательности с периодом 2^k ($k < n$). В процессе синхронизации опорная D -последовательность с периодом 2^k от периода к периоду сдвигается на величину одного дискрета входной последовательности.

При совпадении опорной D -последовательности с периодом 2^k с одним из отрезков входной D -последовательности на выходе формирователя 15 появляются разнополярные импульсы, которые являются оценкой произведения D_0^{n-k+1} -последовательности и информационных посылок.

Длительность видеопульсов равна $2^{k-1}\tau_u$. На выходе первого перемножителя 1 появляется синусоидальное напряжение, а на выходе второго перемножителя 3 — периодически повторяющаяся последовательность с периодом 2^k и с длительностью дискрета τ_u . На второй вход 20 блока управления 9 из БСЗ 4 поступает напряжение. На выходе блока обнаружения 16 сигнал отсутствует. С появлением напряжения на втором входе 20 блока управления 9 поиск по задержке видоизменяется так, что от периода к периоду входной D -последовательности опорная D -последовательность с периодом 2^k сдвигается на время $2^k\tau_u$ до тех пор, пока входная D -последовательность не окажется в фазе с опорной, действующей на входе блока обнаружения 16. Тогда на выходе пороговой схемы 19 появляется постоянное

напряжение, которое, поступая на блок управления 9, переводит приемник в режим слежения.

Движение опорных последовательностей относительно принимаемой прекращается. Если используется шаговый поиск, время, затрачиваемое на поиск, равно

$$2^{2k-1}\tau_u + 2^{2n-k-1}\tau_u.$$

В режиме слежения производится слежение за фазой входящего сигнала и за его задержкой.

Выделение дискретной информации производится следующим образом.

На третий перемножитель 11 поступают напряжения с выхода четвертого перемножителя 14 и с выхода генератора 7. Напряжение на выходе четвертого перемножителя 14 представляет D -последовательность с периодом 2^{n-k+1} и длительностью дискрета $2^{k-1}\tau_u$, знак которой изменяется по закону D^{n-k+1} -кода, и дополнительно манипулированной информационными посылками. При умножении этого напряжения на опорную D^{n-k+1} -последовательность на выходе блока информации 10 образуются информационные посылки.

Вероятность ошибки, определяющая точность приема информации, равна

$$P_e = 1 - \Phi\left(\sqrt{\frac{2E}{N_0}}\right),$$

где $E = 2^n U_c^2 \tau_u$ — энергия сигнала, определяемая амплитудой U_c , длительностью дискрета последовательности τ_u и ее периодом 2^n .

$$\Phi(x) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^x e^{-1/2 x^2} dx.$$

При приеме D -последовательности с периодом 2^k вероятность ошибки равна

$$P_{e_1} = 1 - \Phi\left(\sqrt{\frac{2E_1}{N_0}}\right),$$

где $E_1 = 2^k U_c^2 \tau_u$ — энергия сигнала, причем ее величина меньше в 2^{n-k} раз.

За счет увеличения энергии сигнала увеличивается точность приема дискретной информации.

Формула изобретения

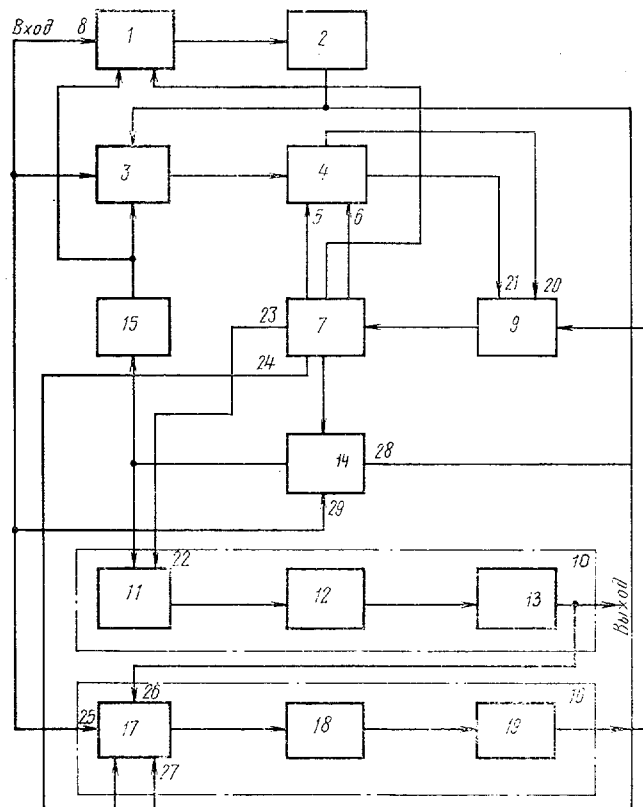
Приемник дискретной информации, содержащий последовательно соединенные первый перемножитель и блок фазовой автоподстройки частоты, выход которого через второй перемножитель подключен к блоку слежения за задержкой, второй и третий входы которого соединены с соответствующими выходами генератора опорной последовательности, подключенного к первому перемножителю, сигнальный вход которого соединен с сигнальным входом второго перемножителя, отличающийся тем, что, с целью повышения точности приема информации, в него введены блок управления, блок выделения информации, состоящий из последовательно соединенных третьего перемножителя, фильтра нижних частот и уси-

лителя-формирователя, четвертый перемножитель, формирователь и блок обнаружения, состоящий из последовательно соединенных пятого перемножителя, интегратора и пороговой схемы, выход которой подключен к блоку управления, второй вход которого соединен с блоком слежения за задержкой, а выход — с генератором опорной последовательности, выход которого через четвертый перемножитель подключен к входам формирователя и третьего перемножителя, второй вход которого соединен со вторым выходом генератора опорной последовательности, третий выход которого подключен к пятому перемножителю, второй и третий входы которого соединены соответ-

венно с сигнальным входом первого перемножителя и выходом усилителя-формирователя, а к четвертому входу пятого перемножителя подключен блок фазовой автоподстройки частоты, соединенный с вторым входом четвертого перемножителя, третий вход которого соединен с сигнальным входом первого перемножителя, ко второму входу которого подключен формирователь.

Источник информации, принятый во внимание при экспертизе.

И. А. И. Алексеев и др. «Теория и применение псевдослучайных сигналов», М., «Наука», 1969, с. 216 (прототип).



Составитель Е. Любимова

Редактор И. Шейкин

Техред Л. Котова

Корректор А. Степанова

Заказ 333/10

Изд. № 203

Тираж 869

Подписное

ЦНИИПИ Государственного комитета Совета Министров СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Типография, пр. Сапунова, 2