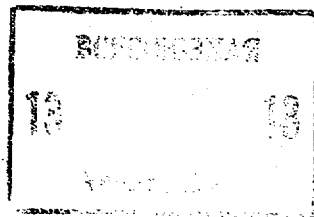




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3654663/24-24
 (22) 29.08.83
 (46) 28.02.85. Бюл. № 8
 (72) В.И.Новиков, Е.В.Супрун,
 В.К.Мельников и Ю.И.Ерофеев
 (71) Минский радиотехнический инсти-
 тут
 (53) 681.333(088.8)
 (56) 1. Авторское свидетельство СССР
 № 879594, кл. G 06 F 15/20, 1980.
 2. Авторское свидетельство СССР
 № 1034048, кл. G 06 G 7/122, 1982
 (прототип).

(54)(57) УСТРОЙСТВО ДЛЯ МОДЕЛИРОВАНИЯ
ГРАФОВ, содержащее генератор импуль-
сов, выход которого соединен со счет-
ным входом счетчика, блок моделей
вершин, включающий n последовательно
соединенных моделей вершин, блок фор-
мирования топологии, первый выход ко-
торого подключен к адресному входу
первого блока памяти и к информацион-
ному входу второго блока памяти, ин-
формационный выход которого соединен
с входом регистра, выход которого
подключен к первому входу блока фор-
мирования топологии, выход первого
блока памяти соединен с входом датчи-
ка случайных чисел, группа выходов
блока моделей вершин подключена к со-
ответствующим адресным входам второ-
го блока памяти, первый выход блока
моделей вершин соединен с входом
генератора импульсов, выход которого
подключен к первому информационному
входу блока моделей вершин, причем в
блоке моделей вершин каждая модель
вершины содержит первый и второй
триггеры, два элемента И, три эле-

мента ИЛИ, первый формирователь им-
пульсов и счетчик, первый и второй
информационные входы которого яв-
ляются первым и вторым информаци-
онными входами модели вершины и соеди-
нены соответственно с первым и вто-
рым информационными входами блока
моделей вершин, первые входы уста-
новки в "0" первого и второго триг-
геров объединены и являются первым
управляющим входом модели вершины и
соединены с первым управляющим вход-
ом блока моделей вершин, единичный
выход первого триггера подключен к
первому управляющему входу счетчика,
выход которого соединен со счетным
входом второго триггера, единичный
выход которого соединен с первым
входом первого элемента ИЛИ и с пря-
мым входом первого элемента И, выход
которого подключен к вторым входам
установки в "0" первого и второго
триггеров и входу первого формирова-
теля импульсов модели вершины, нуле-
вой выход первого триггера соединен
с первым входом второго элемента ИЛИ
и первым прямым входом второго эле-
мента И, выход которого подключен к
счетному входу первого триггера, вто-
рому управляющему входу счетчика и
первому входу третьего элемента ИЛИ,
второй вход которого соединен с вы-
ходом первого формирователя импуль-
сов, второй прямой вход второго эле-
мента И является вторым управляющим
входом модели вершины и соединен с
вторым управляющим входом блока моде-
лей вершин, первый инверсный вход
первого элемента И и второй вход пер-
вого элемента ИЛИ объединены и явля-

ются третьим управляющим входом модели вершины, второй вход второго элемента ИЛИ и инверсный вход второго элемента И объединены и являются четвертым управляющим входом модели вершины, выход третьего элемента ИЛИ является первым выходом модели вершины и соединен с соответствующим выходом группы выходов блока моделей вершин, выход первого элемента ИЛИ является вторым выходом модели вершины и соединен с третьим управляющим входом предыдущей модели вершины, выход второго элемента ИЛИ является третьим выходом модели вершины и соединен с четвертым управляющим входом предыдущей модели вершины, третий и четвертый управляющие входы n -й модели вершины объединены и подключены к шине нулевого потенциала, второй выход первой модели вершины соединен с первым входом блока моделей вершин, блок формирования топологии содержит первый и второй блоки памяти и счетчик, причем выход первого блока памяти соединен с информационным входом счетчика, выход которого подключен к адресному входу второго блока памяти блока формирования топологии, первым входом которого является адресный вход первого блока памяти, управляющий вход которого является вторым входом блока формирования топологии, первым выходом которого является первый информационный выход второго блока памяти блока формирования топологии, отличающееся тем, что, с целью повышения быстродействия, в устройство введены третий блок памяти и блок синхронизации, а в каждую модель вершины введены третий элемент И, четвертый элемент ИЛИ, третий и четвертый триггеры, причем в каждой модели вершины единичный выход четвертого триггера подключен к прямому входу третьего элемента И и первому входу четвертого элемента ИЛИ, инверсный вход третьего элемента И и второй вход четвертого элемента ИЛИ объединены и являются пятым управляющим входом модели вершины, выход четвертого элемента ИЛИ является четвертым выходом модели вершины и соединен с пятым управляющим входом предыдущей модели вершины блока моделей вершин, пятый управляющий вход n -й модели вершины подключен к шине нулевого потенциала,

четвертый выход первой модели вершины соединен с вторым выходом блока моделей вершин, первые входы установки в "0" третьего и четвертого триггеров объединены, являются шестым управляющим входом модели вершины и соединены с третьим управляющим входом блока моделей вершин, выход третьего элемента И подключен к вторым входам установки в "0" третьего и четвертого триггеров и входу второго формирователя импульсов модели вершины, выход которого соединен с третьим входом третьего элемента ИЛИ модели вершины, выход второго элемента И подключен к входу установки в "1" третьего триггера, единичный выход которого соединен с первым входом установки в "1" четвертого триггера, второй вход установки в "1" которого является третьим информационным входом модели 1 вершины и соединен с первым выходом блока моделей вершин, третий вход первого элемента И является четвертым информационным входом модели вершины и соединен с вторым выходом блока моделей вершин, блок синхронизации включает три элемента И, два элемента ИЛИ и два генератора импульсов, причем в блоке синхронизации выход первого элемента И подключен к первому входу первого элемента ИЛИ и к входу запуска первого генератора импульсов, выход которого соединен с первыми входами второго элемента ИЛИ и второго элемента И, выход второго генератора импульсов подключен к второму входу второго элемента ИЛИ и к первому входу третьего элемента И, второй вход первого элемента ИЛИ, вход запуска второго генератора импульсов и инверсный вход первого элемента И объединены и являются первым входом блока синхронизации, прямой вход первого элемента И является вторым входом блока синхронизации, вторые входы второго и третьего элементов И объединены и являются третьим входом блока синхронизации, выходы первого элемента ИЛИ и третьего элемента И являются соответственно первым и вторым выходами блока синхронизации, выходы второго генератора импульсов и второго элемента ИЛИ являются соответственно третьим и четвертым выходами блока синхронизации, выходы второго элемента И и первого

генератора импульсов являются соответственно пятым и шестым выходами блока синхронизации, выход датчика случайных чисел подключен к информационному входу третьего блока памяти, выход которого соединен с вторым информационным входом блока моделей вершины, первый и второй выходы которого подключены соответственно к первому и второму входам блока синхронизации, первый выход которого соединен со вторым входом блока формирования топологии, второй выход которого подключен к адресному входу третьего блока памяти, вход управле-

ния записью которого соединен с третьим выходом блока синхронизации, четвертый выход которого соединен с третьим входом блока формирования топологии, третий выход которого подключен к третьему входу блока синхронизации, второй выход которого соединен с третьим управляющим входом блока моделей вершин, первый управляющий вход которого подключен к пятому выходу блока синхронизации, шестой выход которого соединен с вторым управляющим входом блока моделей вершин и входом управления записью второго блока памяти.

1

Изобретение относится к вычислительной технике, а именно к специализированным стохастическим моделям, и может быть использовано при исследовании сложных систем, решении задач сетевого планирования и управления, теории алгоритмов и других разделов кибернетики, при этом средства цифрового программного управления позволяют применять его в комплексах автоматизации научных исследований.

Известно устройство для моделирования графов, содержащее генератор импульсов, счетчик, блок моделей вершин, блок формирования топологии, блок памяти, датчик случайных чисел и дешифратор. Каждая модель вершины содержит блок памяти, коммутатор, триггер, элементы И, ИЛИ, ИЛИ-НЕ, первый и второй счетчики [1].

Недостатком этого устройства является низкое быстродействие, связанное с последовательным принципом функционирования.

Наиболее близким к изобретению является устройство для моделирования графов, содержащее генератор импульсов, верхний выход которого соединен с входом счетчика, блок моделей вершин, блок формирования топологии, первый управляющий выход которого соединен с первым управляющим входом блока моделей вершин, первый блок памяти, выход которого соединен с входом датчика случайных чисел, выход

2

которого подключен к первому информационному входу блока моделей вершин, второй информационный вход которого соединен с выходом генератора импульсов, регистр и второй блок памяти, информационный выход которого соединен с входом регистра, выход которого соединен с информационным входом блока формирования топологии, управляющий вход которого соединен с входом генератора импульсов и управляющим выходом блока моделей вершин, информационный выход блока формирования топологии соединен с адресным входом первого блока памяти и информационным входом второго блока памяти, второй управляющий выход блока формирования топологии соединен с управляющим входом второго блока памяти и вторым управляющим входом блока моделей вершин, группа управляющих выходов которого соединена с адресными входами второго блока памяти, кроме того, блок моделей вершин содержит n последовательно соединенных моделей вершин, каждая из которых содержит первый и второй триггеры, два элемента И, три элемента ИЛИ, формирователь и счетчик, первый и второй информационные входы которого являются первым и вторым информационными входами модели вершины и соединены соответственно с первым и вторым информационными входами блока вершин, первые входы

установки в "0" первого и второго триггеров объединены и являются первым управляющим входом модели вершины, который соединен с первым управляющим входом блока моделей вершин, 5
единичный выход первого триггера подключен к второму управляющему входу счетчика, выход которого соединен со счетным входом второго триггера, 10
единичный выход которого соединен с первыми входами первого элемента ИЛИ и первого элемента И, выход которого подключен к вторым входам установки в "0" первого и второго триггеров и входу формирователя, нулевой выход 15
первого триггера соединен с первыми входами второго элемента ИЛИ и второго элемента И, выход которого подключен к счетному входу первого триггера, первому управляющему входу 20
счетчика и первому входу третьего элемента ИЛИ, второй вход которого соединен с выходом формирователя, второй вход второго элемента И является вторым управляющим входом моде- 25
ли вершины и соединен с вторым управляющим входом блока моделей вершин, вторые входы первого элемента И и первого элемента ИЛИ объединены и являются третьим управляющим входом 30
модели вершины, второй вход второго элемента ИЛИ и третий вход второго элемента И объединены и являются четвертым управляющим входом модели вершины, выход третьего элемента ИЛИ 35
является первым выходом модели вершины и соединен с соответствующим выходом группы выходов блока моделей вершин, выход первого элемента ИЛИ является вторым управляющим выходом 40
модели вершины и соединен с третьим управляющим входом предыдущей модели вершины, выход второго элемента ИЛИ является третьим выходом модели вершины и соединен с четвертым управ- 45
ляющим входом предыдущей модели вершины, третий и четвертый управляющий входы n-й модели вершины объединены и подключены к шине логического нуля, а второй управляющий выход первой 50
модели вершины соединен с первым управляющим выходом блока моделей вершин [2].

Процесс функционирования устройства можно представить в виде цикла, 55
каждый шаг которого состоит из трех, последовательно выполняющихся этапов. На первом этапе находятся камера и

время выполнения вершин, которые должны получить активность. На втором этапе назначаются соответствующие модели вершин, на третьем - производится имитация выполнения вершин в моделях вершин. Первые два этапа производятся путем совместной работы всех узлов устройства, кроме генератора импульсов и счетчика. На третьем этапе работают лишь генератор импульсов, счетчик и блок моделей вершин. Таким образом, три этапа каждого шага цикла функционирования устройства производятся последовательно, причем на третьем этапе бесполезно простаивает большая часть узлов устройства, что снижает его быстродействие.

Цель изобретения - повышение быстродействия работы устройства за счет совмещения во времени процессов нахождения времен выполнения вершин, которые должны получить активность, и собственно имитации выполнения вершин.

Поставленная цель достигается тем, что в устройство для моделирования графов, содержащее генератор импульсов, выход которого соединен со счетным входом счетчика, блок моделей вершин, включающий последовательно соединенных моделей вершин, блок формирования топологии, первый выход которого подключен к адресному входу первого блока памяти и к информационному входу второго блока памяти, информационный выход которого соединен с входом регистра, выход которого подключен к первому входу блока формирования топологии, выход первого блока памяти соединен с входом датчика случайных чисел, группа выходов блока моделей вершин подключена к соответствующим адресным входам второго блока памяти, первый выход блока моделей вершин соединен с входом генератора импульсов, выход которого подключен к первому информационному входу блока моделей вершин, причем в блоке моделей вершин каждая модель вершины содержит первый и второй триггеры, два элемента И, три элемента ИЛИ, первый формирователь импульсов и счетчик, первый и второй информационные входы которого являются первым и вторым информационными входами модели вершины и соединены соответственно с первым и вторым ин-

формационными входами блока моделей
 вершин, первые входы установки в
 "0" первого и второго триггеров объ-
 единены и являются первым управляющим
 входом модели вершины и соединены
 с первым управляющим входом блока
 моделей вершин, единичный выход пер-
 вого триггера подключен к первому
 управляющему входу счетчика, выход
 которого соединен со счетным входом
 второго триггера, единичный выход ко-
 торого соединен с первым входом
 первого элемента ИЛИ и с прямым
 входом первого элемента И, выход ко-
 торого подключен к вторым входам ус-
 тановки в "0" первого и второго триг-
 геров и входу первого формирователя
 импульсов модели вершины, нулевой
 выход первого триггера соединен с
 первым входом второго элемента ИЛИ
 и первым прямым входом второго эле-
 мента И, выход которого подключен к
 счетному входу первого триггера,
 второму управляющему входу счетчика
 и первому входу третьего элемен-
 та ИЛИ, второй вход которого соеди-
 нен с выходом первого формирователя
 импульсов, второй прямой вход второ-
 го элемента И является вторым управ-
 ляющим входом модели вершины и сое-
 линен с вторым управляющим входом
 блока моделей вершин, первый инверс-
 ный вход первого элемента И и второй
 вход первого элемента ИЛИ объединены
 и являются третьим управляющим вхо-
 дом модели вершины, второй вход вто-
 рого элемента ИЛИ и инверсный вход
 второго элемента И объединены и явля-
 ются четвертым управляющим входом
 модели вершины, выход третьего эле-
 мента ИЛИ является первым выходом мо-
 дели вершины и соединен с соответст-
 вующим выходом группы выходов блока мо-
 делей вершин, выход первого элемен-
 та ИЛИ является вторым выходом модели
 вершины и соединен с третьим управ-
 ляющим входом предыдущей модели вер-
 шины, выход второго элемента ИЛИ яв-
 ляется третьим выходом модели вершины
 и соединен с четвертым управляющим
 входом предыдущей модели вершины,
 третий и четвертый управляющие входы
 n-й модели вершины объединены и под-
 ключены к шине нулевого потенциала,
 второй выход первой модели вершины
 соединен с первым входом блока моде-
 лей вершин, блок формирования тополо-
 гий содержит первый и второй блоки

памяти и счетчик, причем выход пер-
 вого блока памяти соединен с информа-
 ционным входом счетчика, выход кото-
 рого подключен к адресному входу вто-
 рого блока памяти блока формирования
 топологии, первым входом которого яв-
 ляется адресный вход первого блока
 памяти, управляющий вход которого
 является вторым входом блока формиро-
 вания топологии, первым выходом ко-
 торого является первый информационный
 выход второго блока памяти блока фор-
 мирования топологии, введены третий
 блок памяти и блок синхронизации, а
 в каждую модель вершины введены тре-
 тий элемент И, четвертый элемент ИЛИ,
 третий и четвертый триггеры, причем
 в каждой модели вершины единичный вы-
 ход четвертого триггера подключен к
 прямому входу третьего элемента И и
 первому входу четвертого элемента ИЛИ,
 инверсный вход третьего элемента И
 и второй вход четвертого элемента ИЛИ
 объединены и являются пятым управ-
 ляющим входом модели вершины, выход
 четвертого элемента ИЛИ является
 четвертым выходом модели вершины и
 соединен с пятым управляющим входом
 предыдущей модели вершины блока моде-
 лей вершин, пятый управляющий вход
 n-й модели вершины подключен к шине
 нулевого потенциала, четвертый выход
 первой модели вершины соединен с вто-
 рым выходом блока моделей вершин, пер-
 вые входы установки в "0" третьего
 и четвертого триггеров объединены,
 являются шестым управляющим входом
 модели вершины и соединены с третьим
 управляющим входом блока моделей вер-
 шин, выход третьего элемента И под-
 ключен к вторым входам установки в
 "0" третьего и четвертого триггеров и
 входу второго формирователя импуль-
 сов модели вершины, выход которого
 соединен с третьим входом третьего
 элемента ИЛИ модели вершины, выход
 второго элемента И подключен к входу
 установки в "1" третьего триггера,
 единичный выход которого соединен с
 первым входом установки в "1" чет-
 вертого триггера, второй вход уста-
 новки в "1" которого является третьим
 информационным входом модели верши-
 ны и соединен с первым выходом бло-
 ка моделей вершин, третий вход пер-
 вого элемента И является четвертым
 информационным входом модели верши-
 ны и соединен с вторым выходом блока

моделей вершин, блок синхронизации включает три элемента И, два элемента ИЛИ и два генератора импульсов, причем в блоке синхронизации выход первого элемента И подключен к первому входу первого элемента ИЛИ и к входу запуска первого генератора импульсов, выход которого соединен с первыми входами второго элемента ИЛИ и второго элемента И, выход второго генератора импульсов подключен к второму входу второго элемента ИЛИ и к первому входу третьего элемента И, второй вход первого элемента ИЛИ, вход запуска второго генератора импульсов и инверсный вход первого элемента И объединены и являются первым входом блока синхронизации, прямой вход первого элемента И является вторым входом блока синхронизации, вторые входы второго и третьего элементов И объединены и являются третьим входом блока синхронизации, выходы первого элемента ИЛИ и третьего элемента И являются соответственно первым и вторым выходами блока синхронизации, выходы второго генератора импульсов и второго элемента ИЛИ являются соответственно третьим и четвертым выходами блока синхронизации, выходы второго элемента И и первого генератора импульсов являются соответственно пятым и шестым выходами блока синхронизации, выход датчика случайных чисел подключен к информационному входу третьего блока памяти, выход которого соединен с вторым информационным входом блока моделей вершин, первый и второй выходы которого подключены соответственно к первому и второму входам блока синхронизации, первый выход которого соединен с вторым входом блока формирования топологии, второй выход которого подключен к адресному входу третьего блока памяти, вход управления записью которого соединен с третьим выходом блока синхронизации, четвертый выход которого соединен с третьим входом блока формирования топологии, третий выход которого подключен к третьему входу блока синхронизации, второй выход которого соединен с третьим управляющим входом блока моделей вершин, первый управляющий вход которого подключен к пятому выходу блока синхронизации, шестой выход которого соеди-

нен с вторым управляющим входом блока моделей вершин и входом управления записью второго блока памяти.

На фиг.1 приведена структурная схема предлагаемого устройства; на фиг.2 - функциональная схема модели вершин; на фиг.3 - структурная схема блока формирования топологии; на фиг.4 - функциональная схема блока синхронизации; на фиг.5 - граф, на примере которого рассматривается работа устройства.

Устройство содержит блок 1 моделей вершин, блок 2 формирования топологии, счетчик 3, являющийся таймером, генератор 4 импульсов, первый блок 5 памяти, датчик 6 случайных чисел, второй блок 7 памяти, регистр 8, блок 9 синхронизации, третий блок 10 памяти.

Блок моделей вершин содержит n моделей $(11-1)-(11-n)$ вершин в состав каждой из которых входят первый и второй триггеры (Т-триггеры) 12 и 13, третий и четвертый триггеры (RS-триггеры) 14 и 15, первый, четвертый, второй и третий элементы ИЛИ 16-19, первый, второй и третий элементы И 20, 21 и 22, формирователи 23 и 24 импульсов, счетчик 25.

Блок 2 формирования топологии содержит первый блок 26 памяти, счетчик 27, второй блок 28 памяти.

Блок 9 синхронизации содержит первый, третий и второй элементы И 29, 30 и 31, первый и второй элементы ИЛИ 32 и 33, второй и первый генераторы 34 и 35 импульсов.

Рассмотрим функции, выполняемые структурными компонентами устройства.

Блок 1 моделей вершин предназначен для имитации процесса выполнения вершин. В процессе моделирования графа, каждой активной вершине автоматически назначается некоторая модель 11.

При поступлении единичного импульса запроса на пятые входы моделей 11 среди них выбирается некоторая i -я модель 11, где i -наибольший номер среди всех свободных моделей 11.

На втором выходе i -й модели 11 появляется единичный импульс. По четвертому входу модели 11 поступает время выполнения назначенной ей вершины графа. Сигнал на шестых входах моделей 11 переводит их в состояние готовности к процессу имитации выполнения назначенных им вершин. Как только в течение этого процесса число

импульсов, поступивших на третий вход модели 11, становится равным времени выполнения назначенной ей активной вершины, на втором выходе этой модели 11 появляется сигнал - требование на 5 нахождение новых активных вершин и назначение им соответствующих моделей 11.

Как только некоторая модель 11 получает активность, она по своему второму выходу выдает требование на нахождение времен выполнения вершин последователей назначенной данной модели вершины, которая получает активность на одном из следующих шагов моделирования. Сигнал на седьмом входе модели 11, выставившей это требование, снимает его.

Связи между моделями 11 (первые и четвертые выходы, первые и восьмые входы), а также их девятые и десятые входы необходимы для осуществления дисциплины подачи рассмотренных требований. Приоритет при этом убывает в сторону моделей 11 с меньшими номерами. Требования одного вида выставляются моделями 11 только после обслуживания всех требований другого вида. Связь между моделями 11 по третьим выходам и вторым входам необходима при назначении активным вершинам свободных моделей 11 с наибольшими номерами.

Блок 2 формирования топологии предназначен для моделирования топологии графа. Для этого в блоке 28 памяти каждой i -й вершине графа отведена определенная i -я область ячеек, расположенных последовательно в порядке возрастания адресов. Число ячеек в i -й области соответствует числу дуг, выходящих из i -й вершины графа. Информация, характеризующая каждую дугу, записывается в одну ячейку блока 28 памяти и содержит номер вершины, в которую входит данная дуга, и признак, значение которого равно единице для последней ячейки каждой области и нулю для всех остальных ячеек области.

Уменьшенный на единицу начальный адрес i -й области блока 28 записан в ячейке с адресом i блока 26. В нулевой ячейке блока 26 записан уменьшенный на единицу начальный адрес области ячеек блока 28, в которой хранится информация о начальных вершинах графа.

Для графа, изображенного на фиг.5, структура загрузки блока 26 памяти приведена в табл.1, структура загрузки блока 28 памяти приведена в табл.2.

Т а б л и ц а 1

Адрес ячейки	Содержимое ячейки
0	0
1	1
2	3
3	5
4	7
5	10
6	14

Т а б л и ц а 2

Адрес ячейки	Содержимое ячейки	
	Номер вершины	Признак
1	1	1
2	2	0
3	3	1
4	4	0
5	5	1
6	1	0
7	6	1
8	4	0
9	7	0
10	8	1

Продолжение табл. 2

Адрес ячейки	Содержимое ячейки		
	Номер вершины	Признак	
11	2	0	10
12	9	0	
13	10	0	15
14	11	1	
15	12	1	20

Блок 2 формирования топологии работает при наличии управляющих сигналов на втором и третьем входах. По сигналу на втором входе и при наличии номера i на первом входе из блока 26 считывается начальный адрес i -й области ячеек в блоке 28. По сигналам на третьем входе из блока 28 считываются последовательно номера вершин, в которые входят дуги, выходящие из i -й вершины с признаками (второй и третий выходы).

Счетчик 3 является таймером модели.

Генератор 4 вырабатывает импульсы с фиксированным периодом следования только при нулевом сигнале на входе.

Блок 5 памяти предназначен для хранения значений вероятностей $\{F_i(t)\}$, настраивающих датчик 6 случайных чисел на формирование случайных времени t_i выполнения i -й вершины графа, подчиняющегося функции распределения $F_i(t)$.

Блок 7 памяти предназначен для хранения текущего значения моделей 11 вершины графа. Для этого i -й модели 11 ставится в соответствие i -я ячейка блока 7, в которой хранится номер вершины назначенной i -й модели 11.

Блок 7 памяти имеет информационный, управляющий и группу адресных входов. Запись информации в блок 7 осуществляется по сигналу на управляющем входе. При нулевом уровне на управляющем входе блок 7 памяти работает в режиме считывания информа-

ции. Адрес, по которому производится обращение к блоку 7, поступает на его адресные входы в унитарном коде.

Блок 9 синхронизации предназначен для управления работой всего устройства. Блок 10 памяти имеет адресный, информационный входы и вход управления записи, аналогичный соответствующему входу блока 7. Блок 10 памяти предназначен для хранения времен выполнения вершин, которые должны получить активность на одном из следующих шагов моделирования.

Счетчик 25 имеет два объединенных по И счетных вычитающих входов, вход разрешения записи, информационный вход и выход отрицательного переноса.

Блок 26 памяти имеет адресный и управляющий входы. Считывание информации из блока 26 производится только при наличии единичного сигнала на его управляющем входе.

Счетчик 27 имеет информационный и счетный суммирующий входы. Генераторы 34 и 35 выдают единичные импульсы только при наличии единичного потенциала на их входах.

В качестве всех узлов предложенного устройства могут быть использованы типовые узлы вычислительной техники соответствующего назначения.

Рассмотрим функционирование устройства на примере моделирования графа, приведенного на фиг. 5.

Перед началом моделирования сбрасываются триггеры и счетчики всех моделей 11 вершин, кроме модели с номером n , триггеры 12-15 которой устанавливаются в единичное состояние, сбрасывается также счетчик 3, содержимое ячейки с номером n блока 7 должно быть нулевым.

Так как триггер 15 модели 11 с номером n находится в единичном состоянии, то сигнал логической единицы, пройдя через элементы ИЛИ 17 всех моделей 11, появляется на четвертом выходе первой модели 11 и поступает на первый вход блока 9 синхронизации. Одновременно с этим, так как триггер 13 модели 11 с номером n находится в единичном состоянии, сигнал логической единицы, пройдя через элементы ИЛИ 16 всех моделей 11, поступает на первый выход первой из них, на второй вход блока 9 и за-прещает работу генератора 4. Сигнал логической единицы, пройдя через

элемент ИЛИ 32, запускает блок 26 памяти. Поскольку в n -й модели 11 на инверсном входе элемента И 22 присутствует сигнал логического нуля, а на прямом входе - единицы, то элемент И 22 срабатывает и запускает формирователь 24, с выхода которого снимается единичный сигнал малой длительности. Этот сигнал, пройдя через элемент ИЛИ 19, поступает на n -й адресный вход блока 7. Так как на управляющем входе блока 7 присутствует сигнал логического нуля (на инверсном входе элемента И 29 - единица, следовательно, на его выходе - ноль, и генератор 35, связанный по входу с выходом элемента И 29, а по выходу - с управляющим входом блока 7, не запускается), то оно работает в режиме "Чтение" и из его ячейки с адресом n считывается число "0", которое записывается в регистр 8 и поступает на адресный вход блока 26. Из ячейки с адресом "0" блока 26 считывается число "0" и записывается в счетчик 27. Единичный сигнал с первого входа блока 9 запускает генератор 34, сигнал с выхода которого, пройдя через элемент ИЛИ 33, увеличивает на единицу содержимое счетчика 27, и из ячейки с адресом "1" блока 28 считывается информация о начальной вершине графа. Номер "1" начальной вершины поступает на вход блока 5 памяти и вызывает считывание из него страницы значений $\{F_1(t)\}$. Датчик 6 вырабатывает случайное число t_1 (время выполнения первой вершины графа). Код t_1 поступает на информационный вход блока 10 памяти, на адресном входе которого присутствует число "1" с выхода счетчика 27. Сигнал логической единицы на управляющем входе устройства 10 с выхода генератора 34 приводит к записи в блок 10 величины t_1 по адресу "1".

Вместе с номером начальной вершины из блока 28 считывается единичный признак ячейки, который с третьего выхода блока 2 поступает на первый вход элемента И 30. На втором его входе - сигнал логической единицы с генератора 34. Единичный сигнал с выхода элемента И 30 поступает на первый вход сброса триггеров 14 и 15 модели 11 с номером n , на втором входе сброса которых присутствует единичный потенциал с выхода эле-

мента И 22. Триггеры 14 и 15 сбрасываются, и сигнал логического нуля поступает на первый вход элемента ИЛИ 17 и его состояние становится равным "0", обнуляются также элементы ИЛИ 17 всех моделей 11. Нулевой потенциал с четвертого выхода первой модели 11 поступает на первый инверсный вход элемента И 20 n -й модели 11 и приводит к его переключению (на прямом его входе единичный уровень с выхода триггера 13, а второй инверсный вход подключен к потенциалу логического нуля). Срабатывает формирователь 23, единичный импульс с выхода которого, пройдя через элемент ИЛИ 19, поступает на n -й адресный вход блока 7, и в регистр 8 считывается число 0. Одновременно с этим нулевой сигнал с четвертого выхода модели 11 поступает на инверсный вход элемента И 29, на прямом входе которого присутствует единичный потенциал. Единичный сигнал с выхода элемента И 29, пройдя через элемент ИЛИ 32 запускает на считывание устройство 26 по адресу "0", определяемому содержанием регистра 8. Из устройства 26 считывается число "0" и записывается в счетчик 27. Кроме того, запускается генератор 35, единичный сигнал с его выхода, пройдя через элемент 33, увеличивает на единицу содержимое счетчика 27, из блока 28 считывается номер "1" начальной вершины графа, из блока 10 - величина t_1 , так как на его управляющем входе - нулевой потенциал.

Единичный сигнал с выхода генератора 35 поступает на вторые входы элементов И 21 всех моделей 11. Однако в силу того, что триггер 12 модели 11 с номером n установлен в "1", а триггеры 14 всех остальных моделей 11 сброшены, срабатывает только элемент И 21 модели 11 с номером $n-1$, единичный сигнал с выхода которого устанавливает триггеры 12 и 14 этой модели 11, прием информации t_1 в счетчик 25, пройдя через элемент ИЛИ 19, поступает на $(n-1)$ -й адресный вход блока 7, на информационном входе которого присутствует номер "1" начальной вершины. Этот номер записывается в $(n-1)$ -ю ячейку блока 7, так как на его управляющем входе - единичный сигнал с

выхода генератора 35. Единичный признак, считанный из блока 28, переключает элемент И 31, сигнал с выхода которого поступает на шестые входы всех моделей 11, что приводит к сбросу триггеров 12 и 13 n -й модели 11. Так как триггеры 13 всех моделей 11 сброшены, то на первом выходе первой модели 11 - нулевой уровень, что запускает генератор 4, начинается процесс имитации выполнения первой вершины графа в назначенной ей модели с номером $n-1$. Кроме того, устанавливается триггер 15 этой модели 11, сигнал с его выхода переключает элемент И 22, срабатывает формирователь 24, и короткий импульс через элемент ИЛИ 19 появляется на $(n-1)$ -м адресном входе блока 7, откуда считывается число "1", которое записывается в регистр 8. Единичный потенциал появляется на четвертом выходе первой модели 11. Параллельно с имитацией активной вершины 1 графа начинается процесс нахождения времен выполнения вершин - ее последователей, которые получают активность на следующем шаге моделирования. Из блока 26 считывается число "1", запускается генератор 34, из блока 28 считывается номер "2" вершины. Датчик 6 вычисляет случайное время t_2 ее выполнения, которое записывается по адресу "2" в устройство 10. По второму импульсу генератора 34 в счетчик 27 прибавляется еще единица, из блока 28 считывается номер 3 вершины с единичным признаком. Датчик 6 вырабатывает случайное время t_3 , которое записывается по адресу "3" (содержимое счетчика 27) в блоке 10. Единичный признак перебрасывает в "1" элемент И 30, сигнал с выхода которого сбрасывает триггеры 14 и 15 модели 11 с номером $n-1$, что приводит к установке нулевого уровня на четвертом выходе первой модели 11, запрещающего работу генератора 34.

Когда на второй счетный вход счетчика 25 $(n-1)$ -й модели 11 поступает число импульсов, равное времени t_1 выполнения назначенной модели 11 вершины графа, сигнал с выхода счетчика 25 устанавливает триггер 13, и на первом выходе блока 1 появляется единичный сигнал, запрещающий работу генератора 4. Если ранее рассмотрен-

ный процесс уже закончился, на четвертом выходе первой модели 11, связанном с десятками входами всех моделей 11, установлен нулевой потенциал, срабатывает элемент И 20 $(n-1)$ -й модели 11 и формирователь 23, короткий сигнал с выхода которого, пройдя через элемент ИЛИ 19, поступает на $(n-1)$ -й адресный вход блока 7, откуда считывается номер вершины 1 и записывается в регистр 8. Начинается процесс назначения новых активных вершин моделям 11. Срабатывает элемент И 29, запускается на считывание блок 26, откуда в счетчик 27 пересылается число "1". Запускается генератор 35, импульс с выхода которого увеличивает на единицу содержимое счетчика 27, из которого считывается номер "2" вершины, из блока 10 считывается время t_2 . Второй вершине графа назначается n -я модель 11, а в ее счетчик 25 записывается время t_2 , а также устанавливаются ее триггеры 12 и 14. Одновременно в n -ю ячейку блока 7 записывается номер "2" назначенной n -ой модели 11 вершины. По второму импульсу генератора 35 из блока 28 считывается номер "3" вершины, а из блока 10 - время t_3 .

Третьей вершине назначается модель 11 с номером $n-2$. В $(n-2)$ -ю ячейку блока 7 записывается номер "3" вершины, в счетчик 25 $(n-2)$ -й модели 11 записывается число t_3 , и устанавливаются триггеры 12 и 14 этой модели. По единичному признаку, считанному из блока 28, процесс назначения моделей 11 активным вершинам заканчивается, запускается генератор 4 и устанавливаются триггеры 15 моделей 11 с номерами n и $n-2$, хранящие в себе требования на нахождение времен выполнения последователей вершин, назначенных этим моделям 11. Начинается обслуживание этих требований параллельно с имитацией выполнения активных вершин.

Код в счетчике 3 в каждый момент содержит текущее значение модельного времени.

Таким образом, изобретение позволяет ускорить моделирование графа по сравнению с прототипом. Степень ускорения может быть оценена по форме

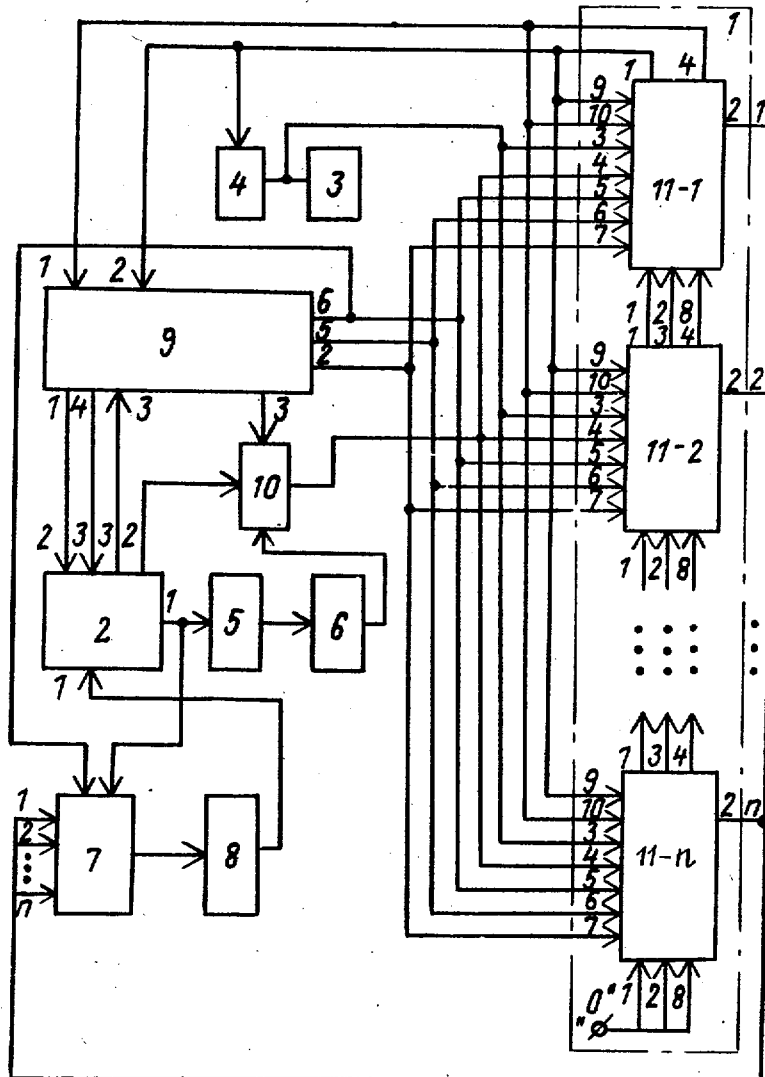
$$S = \frac{m\tau_1 + m\tau_2 + k\tau_3}{\max(m\tau_1, k\tau_3) + m\tau_3}$$

где m - среднее число разветвлений у вершины графа;
 k - среднее число временных единиц выполнения вершины графа;
 τ_1 - время нахождения длительности выполнения вершины (период работы генератора 34),

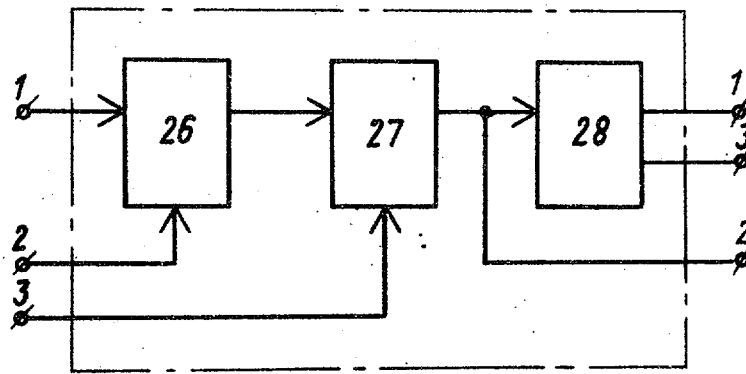
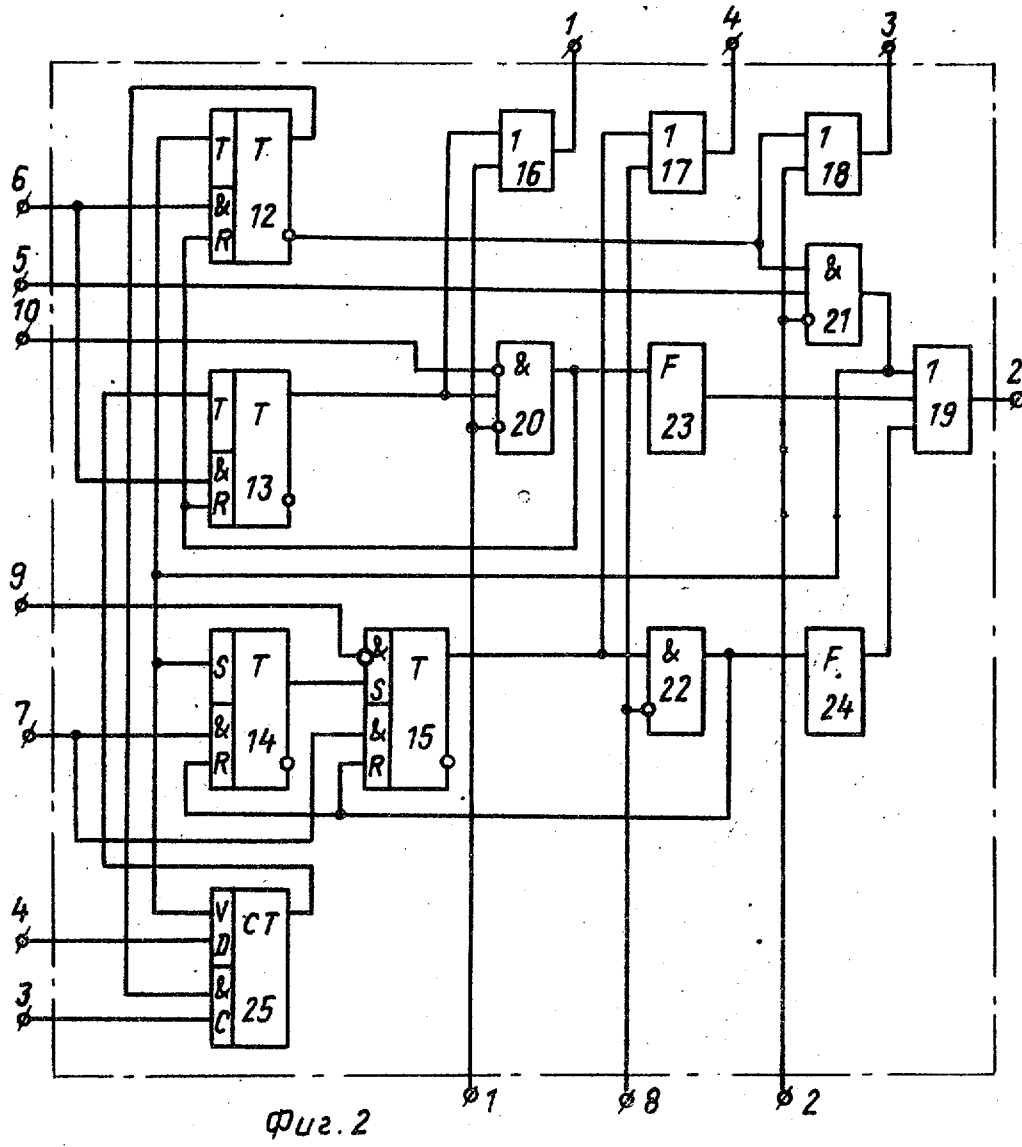
5

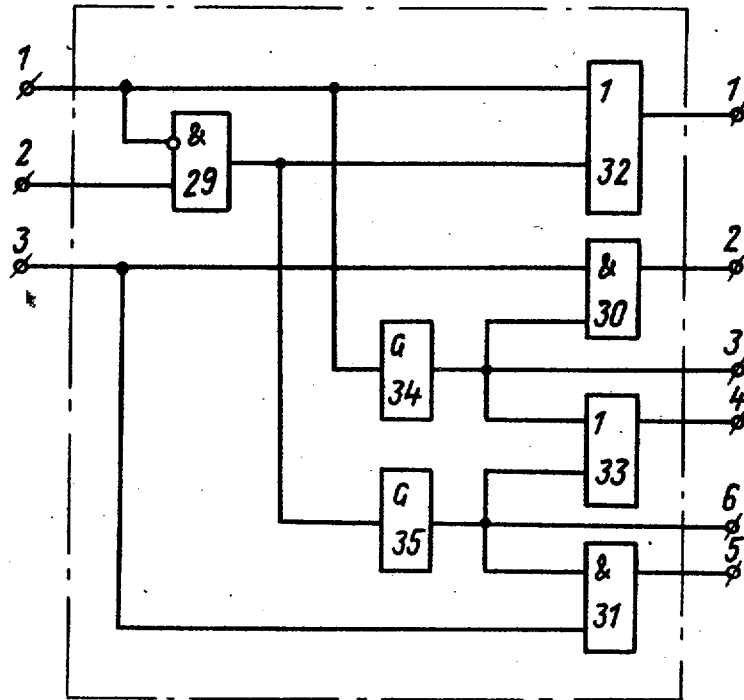
τ_2 - время назначения одной вершине графа модели вершины (период генератора 35);
 τ_3 - период работы генератора 4.

При $m=2$, $k=30$, $\tau_1:\tau_2:\tau_3=15:5:1$ выигрыш в скорости моделирования составляет 1,75.

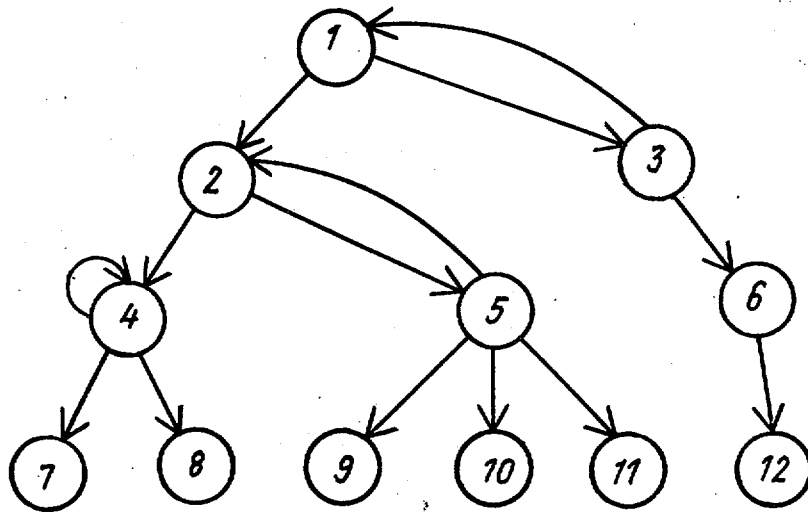


Фиг.1





Фиг. 4



Фиг. 5

Составитель И.Дубинина
 Редактор Л.Алексеевко Техред С.Мигунова Корректор Н.Король

Заказ 738/42 Тираж 710 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д.4/5

Филиал ИПИ "Патент", г.Ужгород, ул.Проектная, 4