



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 628623

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 26.01.77 (21) 2445616/18-09

с присоединением заявки № -

(23) Приоритет -

(43) Опубликовано 15.10.78. Бюллетень №38

(45) Дата опубликования описания 18.09.78.

(51) М. Кл.²

H 04 L 7/02

(53) УДК 621.394.

.662(088.8)

(72) Автор
изобретения

С. Б. Саломатин

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ ТАКТОВОЙ СИНХРОНИЗАЦИИ ПСЕВДОСЛУЧАЙНЫХ ПОСЛЕДОВАТЕЛЬНОСТЕЙ

1

Изобретение относится к радиотехнике и может использоваться в системах радионавигации, радиолокации и связи.

Известно устройство тактовой синхронизации и выделения символов, содержащее интегральный выделитель символов, фазовый дискриминатор, узел задержки на длительность одной информационной посылки, электронный ключ, узел усреднения, блок деления частоты, узел задержки на длительность одной посылки и сумматор по модулю два [1].

Однако такое устройство обладает низкой помехоустойчивостью при приеме псевдослучайных последовательностей.

Наиболее близким техническим решением к данному изобретению является устройство для тактовой синхронизации псевдослучайных последовательностей, содержащее квантователь, арифметический сумматор и последовательно соединенные усилитель, управляемый генератор, генератор опорной последовательности, перемножитель и фильтр низких частот [2].

Однако это устройство имеет большое время вхождения в синхронизм.

2

Целью изобретения является сокращение времени вхождения в синхронизм.

Для этого в предлагаемое устройство для тактовой синхронизации псевдослучайных последовательностей введены источник постоянного напряжения и последовательно соединенные элемент задержки, арифметический сумматор и ограничитель, при этом выход квантователя подключен ко входу элемента задержки и к другому входу арифметического сумматора, выход ограничителя подключен к другому входу перемножителя, а выход фильтра низких частот подключен к входу усилителя через арифметический сумматор, к другому входу которого подключен выход источника постоянного напряжения.

На чертеже изображена структурная электрическая схема устройства.

Устройство содержит последовательно соединенные квантователь 1, элемент задержки 2, дополнительный арифметический сумматор 3, ограничитель 4, перемножитель 5, фильтр 6 низких частот, арифметический сумматор 7, усилитель 8, управляемый генератор 9, генератор 10 опорной последова-

