



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 643871

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 09.08.76 (21) 2395879/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 25.01.79. Бюллетень № 3

Дата опубликования описания 28.01.79

(51) М. Кл.²
G 06 F 7/385
G 06 F 11/00

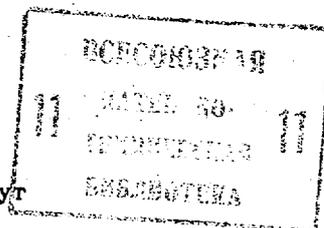
(53) УДК 681.325.
.5(088.8)

(72) Авторы
изобретения

Б. Г. Лышков и А. А. Шостак

(71) Заявитель

Минский радиотехнический институт



(54) ПАРАЛЛЕЛЬНЫЙ СУММАТОР

Изобретение относится к области вычислительной техники и может быть использовано при разработке параллельных сумматоров, контролируемых по четности.

Известны комбинационные параллельные сумматоры [1, 2]. Недостатком таких сумматоров является невозможность обнаружения неисправностей.

Известны сумматоры с контролем четкости, позволяющие обнаруживать неисправности в формировании разрядных сумм [3].

Наиболее близким техническим решением к данному предложению является параллельный сумматор, содержащий в каждом разряде узел формирования параллельного переноса и узел формирования разрядной суммы, входы которого соединены с выходами узлов формирования параллельного переноса данного и предыдущего разрядов [4].

Недостатком такого сумматора является невозможность обнаружения всех ошибок, вызываемых одиночной неисправ-

ностью сумматора, а именно: неисправность узла формирования параллельного переноса может привести к появлению необнаруживаемой ошибки. Действительно, ошибка в формировании переноса C_n всегда вызывает ошибку и в формировании суммы S_n , так как булева разность от функции S_n по переменной всегда равна 1. Здесь при формировании разрядных сумм подразумевается использование выражения:

$$S_n = f_n \vee C_n (G_n \cdot C_{n-1} + \bar{T}_n \bar{C}_{n-1}) \vee C_n = \\ = a_n b_n C_n C_{n-1} + G_n C_n C_{n-1} + T_n C_n C_{n-1} + \\ + \bar{T}_n C_n \bar{C}_{n-1} \quad (5)$$

где a_n, b_n - разрядные слагаемые;
 $G_n = a_n b_n$ - функция генерации разрядного переноса;

$T_n = a_n + b_n$ - функция транзита переноса;

C_n, C_{n-1} - переносы из данного и предыдущего разрядов.

Однако утверждение, что булева разность от суммы S_{n+1} по переменной C_n также равна 1, справедливо лишь для сумматоров со сквозным переносом. Для сумматоров с параллельным переносом

$$\begin{aligned} \frac{dS_{n+1}}{dC_n} &= \frac{d[(G_{n+1}C_n + \overline{T}_{n+1}\overline{C}_n) \vee C_{n+1}]}{dC_n} = \\ &= \frac{d(G_{n+1}C_n + \overline{T}_{n+1}\overline{C}_n)}{dC_n} \vee \frac{dC_{n+1}}{dC_n} = \\ &= (G_{n+1} \vee \overline{T}_{n+1}) \vee 0 = H_{n+1}, \end{aligned}$$

где H_{n+1} — полусумма в последующем разряде, т.е. ошибка в формировании переноса C_n вызывает ошибку в формировании суммы S_{n+1} лишь в случае равенства нулю полусуммы $(n+1)$ -го разряда. Таким образом ошибка в формировании переноса C_n может привести к появлению необнаруживаемой ошибки в работе сумматора, за исключением тех случаев, когда она вызвана неисправностью узлов формирования функций генерации или транзита переноса.

Целью изобретения является обнаружение всех ошибок, вызываемых одиночной неисправностью сумматора при организации его контроля по четности, то есть повышение надежности сумматора.

Для достижения этой цели в каждый четный разряд сумматора дополнительно введены узел дублирования формирования переноса и узел сравнения, причем вход узла дублирования формирования переноса подключен к выходу узла формирования параллельного переноса из предыдущего разряда, а выход — ко входу узла сравнения, другой вход которого соединен с выходом узла формирования параллельного переноса данного разряда.

На чертеже представлена структурная схема двух разрядов параллельного сумматора.

Схема содержит узлы 1, 2 формирования параллельного переноса соответственно i -го и $(i-1)$ -го разрядов; узлы 3, 4 формирования разрядной суммы соответственно i -го и $(i-1)$ -го разрядов, узел 5 дублирования формирования переноса и узел сравнения 6.

Узлы 1, 2 формирования параллельного переноса реализуют логические функции:

$$C_i = G_i + T_i \cdot G_{i-1} + \overline{T}_i \overline{T}_{i-1} G_{i-2} + \dots + \overline{T}_i \overline{T}_{i-1} \dots \overline{T}_0 C_{Вх} \text{ и}$$

$$C_{i-1} = G_{i-1} + \overline{T}_{i-1} G_{i-2} + \overline{T}_{i-1} \overline{T}_{i-2} G_{i-3} + \overline{T}_{i-1} \overline{T}_{i-2} \dots \overline{T}_0 C_{Вх}.$$

Входы узла 3 формирования разрядной суммы i -го разряда соединены с выходами узлов 1, 2 формирования параллельного переноса i -го и $(i-1)$ -го разрядов. Узел 3 формирования разрядной суммы реализует функцию

$$S_i = a_i b_i \cdot C_i C_{i-1} + \overline{G}_i \overline{C}_i C_{i-1} + \overline{T}_i \overline{C}_i \overline{C}_{i-1} + \overline{T}_i C_i \overline{C}_{i-1}.$$

Входы узла 4 формирования разрядной суммы $(i-1)$ -го разряда соединены с выходом узла 2 формирования параллельного переноса $(i-1)$ -го разряда и выходом параллельного переноса из $(i-2)$ -го разряда. Узел 4 формирования разрядной суммы реализует функцию:

$$S_{i-1} = a_{i-1} b_{i-1} C_{i-1} C_{i-2} + \overline{G}_{i-1} \overline{C}_{i-1} C_{i-2} + \overline{T}_{i-1} C_{i-1} \overline{C}_{i-2} + \overline{T}_{i-1} C_{i-1} C_{i-2}.$$

Узел 5 дублирования формирования переноса соединен своим входом с выходом узла 2 формирования параллельного переноса и реализует функцию $C_i^d = G_i + T_i C_{i-1}$. Узел 6 сравнения подключен своими входами к выходам узла 1 формирования параллельного переноса и узла 5 дублирования формирования переноса и реализует функцию

$$P = C_i \vee C_i^d.$$

Таким образом реализуется решетчатое дублирование (дублирование через разряд) узлов, формирующих параллельные переносы из разрядов, причем дублирующие переносы формируются по сквозному принципу. При этом ошибки, вызываемые одиночной неисправностью узлов формирования параллельных переносов из разрядов, будут обнаружены либо контролем по четности, либо сравнением дублируемых и дублирующих переносов.

Рассмотрим два случая:

1. Ошибка в формировании переноса C_i вызвана неисправностью узла 1 формирования параллельного переноса. Тогда она будет обнаружена при сравнении дублируемого и дублирующего переносов, так как дублирующий перенос C_i^d формируется узлом 5 дублирования формирования переноса по сквозному принципу и не зависит от переноса C_i из i -го разряда. Здесь важно отметить, что при формировании дублирующих переносов следует использовать те же узлы формирования функций генерации и транзита переноса, которые применяются в узлах формирования разрядных сумм и параллельных переносов, т.к. ошибка в формировании переноса C_i , вызванная неисправностью узла формирования G_i или T_i будет всегда обнаружена контролем по четности.

2. Ошибка в формировании переноса C_{i-1} вызвана неисправностью узла 2 формирования параллельного переноса. Обнаружение ошибки в этом случае будет произведено либо контролем по четности (когда полусумма i -го разряда $H_i = 0$), либо при сравнении C_i и C_i^d (когда полусумма i -го разряда $H_i = 1$). Действительно, если $H_i = 0$, то ошибка в формировании C_{i-1} вызовет ошибки в формировании разрядных сумм S_{i-1} и S_i , а следовательно, будет обнаружена контролем по четности. Если $H_i = 1$, ошибка в формировании C_{i-1} обязательно вызовет ошибку в формировании C_i^d , так как

$$\frac{dC_i^d}{dC_{i-1}} = \bar{C}_i T_i = H_i,$$

и будет обнаружена при сравнении переносов C_i и C_i^d .

Таким образом, данный сумматор позволяет обнаруживать все сочетания ошибок, вызываемые одиночной неисправностью сумматора за счет введения $n/2$ узлов дублирования формирования переносов и $n/2$ узлов сравнения (где n - разрядность сумматора).

Ф о р м у л а и з о б р е т е н и я

Параллельный сумматор, содержащий в каждом разряде узел формирования параллельного переноса и узел формирования разрядной суммы, входы которого соединены с выходами узлов формирования параллельного переноса данного и предыдущего разрядов, отличается тем, что, с целью повышения надежности сумматора, в каждый четный разряд сумматора дополнительно введены узел дублирования формирования переноса и узел сравнения, причем вход узла дублирования формирования переноса подключен к выходу узла формирования параллельного переноса из предыдущего разряда, а выход - ко входу узла сравнения, другой вход которого соединен с выходом узла формирования параллельного переноса данного разряда.

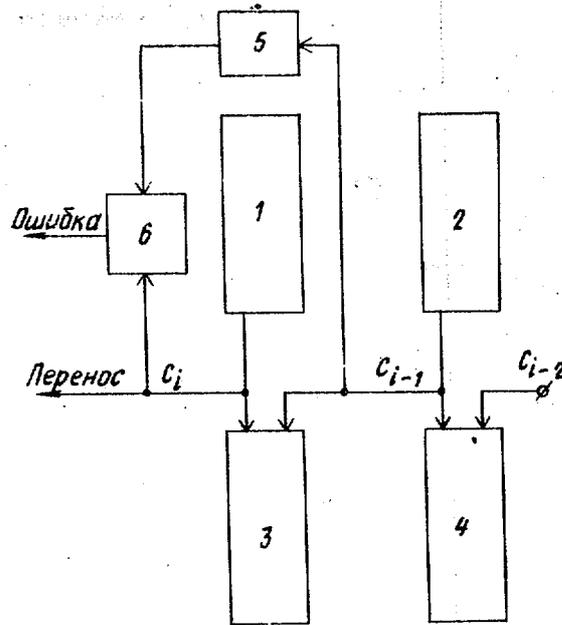
Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 251252, кл. G 06 F 7/385, 1968.

2. Авторское свидетельство СССР № 124704, кл. G 06 F 7/50, 1954.

3. Ф. Селлере "Методы обнаружения ошибок в работе ЭЦВМ", М. "Мир", 1972, с. 125, фиг. 7.6.

4. Ф. Селлере "Методы обнаружения ошибок в работе ЭЦВМ", М., "Мир", 1972, с. 127-130, фиг. 7.8.



Составитель В. Березкин

Редактор А. Садовом Техред И. Асталаш Корректор А. Власенко

Заказ 159/49

Тираж 779

Подписное

ЦНИИПИ Государственного комитета СССР
по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4