

Министерство образования Республики Беларусь  
Учреждение образования  
«Белорусский государственный университет  
информатики и радиоэлектроники»

Кафедра метрологии и стандартизации

**А. Л. Гурский, Н. А. Певнева**

***ЦИФРОВЫЕ И МИКРОПРОЦЕССОРНЫЕ УСТРОЙСТВА  
СРЕДСТВ ИЗМЕРЕНИЙ***

Лабораторный практикум  
для студентов специальности  
1-54 01 04 «Метрологическое обеспечение информационных систем и сетей»  
всех форм обучения

В 2-х частях

Часть 1

***ЦИФРОВЫЕ УСТРОЙСТВА***

Минск БГУИР 2011

УДК 004.31-022.53(076.5)

ББК 32.973.26-04я73

Г95

**Р е ц е н з е н т :**

доцент кафедры защиты информации Белорусского государственного  
университета информатики и радиоэлектроники  
кандидат технических наук В. П. Ширинский

**Гурский, А. Л.**

Г95

Цифровые и микропроцессорные устройства средств измерений :  
лаб. практикум для студ. спец. 1-54 01 04 «Метрологическое обеспече-  
ние информационных систем и сетей» всех форм обуч. В 2 ч. Ч.1 : Циф-  
ровые устройства / А. Л. Гурский, Н. А. Певнева. – Минск : БГУИР,  
2011. – 52 с. : ил.

ISBN 978-985-488-576-6 (ч. 1)

В части 1 лабораторного практикума содержатся краткие теоретические сведе-  
ния по основам построения и функционирования комбинационных и последователь-  
ностных цифровых устройств на базе логических элементов, а также на базе АЦП и  
ЦАП, сведения о пользовательском интерфейсе программы Multisim 10.0 для созда-  
ния принципиальных электрических схем и симуляции их работы, задания к лабора-  
торным работам и литература. Предназначен для студентов специальности 1-54 01 04  
«Метрологическое обеспечение информационных систем и сетей» всех форм обучения.

**УДК 004.31-022.53(076.5)**

**ББК 32.973.26-04я73**

**ISBN 978-985-488-576-6 (ч. 1)**

**ISBN 978-985-488-575-9**

© Гурский А. Л., Певнева Н. А., 2011

© УО «Белорусский государственный  
университет информатики  
и радиоэлектроники», 2011

## Содержание

Лабораторная работа №1 «Введение в программу Multisim 10. Основы алгебры логики. Булева алгебра» .....	4
Лабораторная работа №2 «Минимизация логических функций. Карты Карно. Комбинационные схемы. Мажоритарные элементы» .....	10
Лабораторная работа №3 «Триггеры как простейшие цифровые автоматы с памятью» .....	16
Лабораторная работа №4 «Регистры на тактируемых <i>D</i> -триггерах» .....	23
Лабораторная работа №5 «Счетчики» .....	27
Лабораторная работа №6 «Шифраторы и дешифраторы» .....	30
Лабораторная работа №7 «Цифроаналоговые преобразователи» .....	34
Лабораторная работа №8 «Аналого-цифровые преобразователи» .....	39
Литература .....	41
Приложение А. Основные элементы интерфейса пакета Multisim 10.0 .....	42

Библиотека БГУИР

**ВВЕДЕНИЕ В ПРОГРАММУ MULTISIM 10. ОСНОВЫ АЛГЕБРЫ ЛОГИКИ. БУЛЕВА АЛГЕБРА**

**1.1 Цель работы**

Ознакомиться с программой Multisim 10, на ее основе научиться моделировать простейшие логические схемы и с помощью встроенных приборов Multisim измерять их параметры.

**1.2 Краткие теоретические сведения**

Анализ комбинационных устройств и цифровых автоматов проще всего проводить с помощью алгебры логики, оперирующей только с двумя понятиями: истина (логическая 1) и ложь (логический 0). В результате, функции, отображающие информацию, принимают в каждый момент времени только значения 0 или 1. Такие функции называют логическими. Логические функции  $Y$  нескольких переменных  $(X_0, X_1, \dots, X_{n-1})$  определяют характер логических операций, в результате которых набору входных переменных ставится в соответствие переменная  $Y$ :

$$Y = f(X_0, X_1, \dots, X_{n-1}).$$

Наиболее наглядно функция преобразования  $f$  характеризуется таблицей, в строках которой каждой комбинации входных переменных  $X_i$  соответствует значение выходной переменной  $Y$ . Ее называют таблицей истинности.

Основными логическими функциями являются логическое умножение (конъюнкция), логическое сложение (дизъюнкция) и логическое отрицание (инверсия). При логическом умножении входные переменные (две или более) соединяют союзом И. Такую операцию обозначают символом  $\wedge$  или знаком умножения  $(\cdot)$ . Функция  $Y_1 = X_1 \cdot X_2$  принимает значение логической 1 только при равенстве 1 всех входных переменных. Если хотя бы одна переменная равна 0, то и выходная функция равна 0 (таблица 1.1). Устройство, реализующее эту функцию, называют логическим элементом И (рисунок 1.1).

Таблица 1.1 – Таблица истинности логического умножения

$X_1$	$X_2$	$Y = X_1 \cdot X_2$
0	0	0
0	1	0
1	0	0
1	1	1



Рисунок 1.1 – Графическое обозначение элемента И

При логическом сложении две или более переменных соединяются союзом ИЛИ. Обозначают эту операцию символом  $\vee$  или знаком сложения (+). Высказывание  $(X_1 + X_2)$  истинно, если истинно хотя бы одно из высказываний, входящих в его состав (таблица 1.2). Устройство, реализующее эту функцию, называют логическим элементом ИЛИ (рисунок 1.2).

Таблица 1.2 – Таблица истинности логического сложения

$X_1$	$X_2$	$Y = X_1 + X_2$
0	0	0
0	1	1
1	0	1
1	1	1

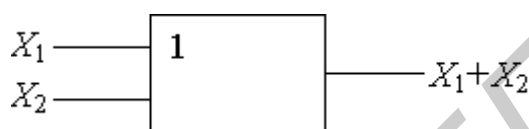


Рисунок 1.2 – Графическое обозначение элемента ИЛИ

При логическом отрицании, или инверсии (функция НЕ), значение выходной функции противоположно входной переменной (таблица 1.3). Эту операцию обозначают  $\bar{X}$  (читается «НЕ X»). Устройство, реализующее функцию отрицания, называют логическим элементом НЕ, или инвертором (рисунок 1.3).

Таблица 1.3 – Таблица истинности логического отрицания

$X$	$Y = \bar{X}$
0	1
1	0

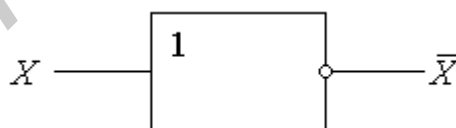


Рисунок 1.3 – Графическое обозначение элемента НЕ

В качестве примера рассмотрим несколько функций, реализуемых с помощью логических элементов. Функцией равнозначности называют функцию  $Y$  двух аргументов  $X_1$  и  $X_2$ , которая принимает значение  $Y = 1$  при  $X_1 = X_2 = 1$  или при  $X_1 = X_2 = 0$ . При различных значениях аргументов  $X_1 \neq X_2$  значение функции  $Y = 0$ . Можно показать, что функция  $Y$  имеет вид:  $Y = X_1 \cdot X_2 + \bar{X}_1 \cdot \bar{X}_2$ , что подтверждается подстановкой в выражение соответствующих значений аргументов.

Функцией неравнозначности называют функцию  $Y$  двух аргументов  $X_1$  и  $X_2$ , принимающую значение 1 при  $X_1 \neq X_2$  и значение 0 при  $X_1 = X_2 = 0$  или при  $X_1 = X_2 = 1$ . В этом случае будем иметь  $Y = \bar{X}_1 \cdot X_2 + X_1 \cdot \bar{X}_2$ .

Функцию неравнозначности часто называют «суммированием по модулю 2» или «исключающим ИЛИ» и обозначают  $Y = X_1 \oplus X_2$ .

Конъюнкцией, дизъюнкцией и инверсией можно выразить любые другие более сложные операции над высказываниями. Поэтому система функций  $Y_1 = X_1 \cdot X_2$ ,  $Y_2 = X_1 + X_2$  и  $Y_3 = \bar{X}$  обладает функциональной полнотой. Функционально полную систему называют еще логическим базисом.

Существуют также функционально полные системы, состоящие лишь из одной функции. К ним, в частности, относятся функции И–НЕ ( $Y = \bar{X}_1 \cdot X_2$ ) и ИЛИ–НЕ ( $Y = \overline{X_1 + X_2}$ ), широко используемые при моделировании цифровых устройств. Приведем таблицу истинности функций И–НЕ и ИЛИ–НЕ двух переменных  $X_1$  и  $X_2$  (таблица 1.4) и обозначения соответствующих логических элементов (рисунки 1.4 и 1.5).

Таблица 1.4 – Таблица истинности функций И–НЕ и ИЛИ–НЕ

$X_1$	$X_2$	$Y = \bar{X}_1 \cdot X_2$	$Y = \overline{X_1 + X_2}$
0	0	1	1
0	1	1	0
1	0	1	0
1	1	0	0



Рисунок 1.4 – Графическое обозначение элемента И–НЕ

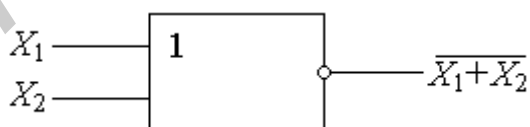


Рисунок 1.5 – Графическое обозначение элемента ИЛИ–НЕ

Алгебра логики, или булева алгебра, включает набор правил (свойств), позволяющих преобразовывать формулы, описывающие сложные высказывания, с целью их упрощения. Это помогает в конечном итоге определять оптимальную структуру того или иного цифрового автомата, реализующего любую сложную функцию. Под оптимальной структурой принято понимать такое построение автомата, при котором число входящих в его состав элементов минимально.

Наиболее распространен вариант булевой алгебры, в котором в качестве основных операций приняты конъюнкция  $X_1 X_2$  (И), дизъюнкция  $X_1 + X_2$  (ИЛИ) и отрицание  $\bar{X}$  (НЕ). Чтобы избежать в сложных формулах лишних скобок, которые появляются при суперпозиции функций, установлен жесткий порядок выполнения операций – конъюнкция предшествует дизъюнкции.

Основные свойства булевой алгебры, приведенные в таблице 1.5, можно доказывать методом совершенной индукции, т. е. проверкой для всех возможных комбинаций значений переменных. Любые свойства булевой алгебры можно также доказать аналитически без обращения к таблицам соответствия, на основе первых пяти свойств, которые играют при этом роль аксиом. Например, идемпотентность дизъюнкции доказывается следующими преобразованиями:  $x + x = (x + x) \cdot 1 = (x + x)(x + \bar{x}) = x + x \cdot \bar{x} = x + 0 = x$ . Следует подчеркнуть, что знак равенства в формулах алгебры логики не имеет количественного смысла и означает равносильность функций в левой и правой частях. Две функции считаются равносильными, если при любых значениях аргументов они принимают одинаковые значения.

Таблица 1.5 – Основные свойства булевой алгебры

Свойства	Первая форма (')	Вторая форма (")
1 Коммутативность	$x + y = y + x$	$xy = yx$
2 Ассоциативность	$x + (y + z) = (x + y) + z$	$x(yz) = (xy)z$
3 Дистрибутивность	$x(y + z) = xy + xz$	$x + yz = (x + y)(x + z)$
4 Дополнение	$x + \bar{x} = 1$	$x \cdot \bar{x} = 0$
5 Повтор переменной	$x + 0 = x$	$x \cdot 1 = x$
6 Повтор константы	$x + 1 = 1$	$x \cdot 0 = 0$
7 Двойное отрицание	$\bar{\bar{x}} = x$	$\bar{\bar{x}} = x$
8 Идемпотентность	$x + x = x$	$xx = x$
9 Закон де Моргана	$\overline{x + y} = \bar{x} \cdot \bar{y}$	$\overline{x \cdot y} = \bar{x} + \bar{y}$
10 Склеивание	$xy + x\bar{y} = x$	$(x + y)(x + \bar{y}) = x$
11 Поглощение	$x + xy = x$	$x(x + y) = x$
12 Замещение	$x + \bar{x}y = x + y$	$x(\bar{x} + y) = xy$

Свойства булевой алгебры используются для преобразования и упрощения логических формул, а также для доказательства теоретических положений. Коммутативность и ассоциативность позволяют выполнять операции И и ИЛИ, группируя переменные в любом порядке. Первая форма дистрибутивности указывает на допустимость вынесения общего множителя за скобки, как в обычной алгебре. Но вторая форма в обычной алгебре аналога не имеет, что является одним из основных отличий ее от алгебры логики.

Свойства отрицания подчеркивают взаимодополнительную природу логических переменных. Повторы переменной и константы позволяют избавляться от постоянных слагаемых и множителей или при необходимости вводить их. Двойное отрицание не изменяет переменную, что можно рассматривать как пустую операцию. На основе идемпотентности можно удалять повторяющиеся



переменные, вследствие чего в булевой алгебре не имеют смысла показатели степени и числовые коэффициенты, что также существенно отличает ее от обычной алгебры. Законы де Моргана позволяют свести отрицание сложного выражения к отрицанию отдельных переменных. Последние четыре свойства (склеивание, поглощение, замещение и выявление) полезны при различных преобразованиях и упрощениях булевых формул.

Приведенные в таблице 1.5 пары свойств характеризуются специфической симметрией, выражающей принцип дуальности алгебры логики. В каждой паре одна форма получается из другой взаимной заменой операций И и ИЛИ, а также констант 0 и 1. В связи с этим операции И и ИЛИ, как и константы 0 и 1, называются дуальными. Вообще, замена в любой формуле алгебры логики каждой операции и константы на дуальные приводит к дуальной формуле. Формула или функция, равносильная своей дуальной формуле, называется автодуальной (например двойное отрицание).

### 1.3 Лабораторное задание

Вариант задания для каждой бригады (исполнителя) назначает преподаватель.

Перед тем как приступить к выполнению лабораторной работы за компьютером, необходимо ознакомиться с теоретической частью, приведенной в подразделе 1.2, а также с пользовательским интерфейсом программы Multisim, описание которого приведено в приложении А.

Для создания модели логической схемы и работы с логическими элементами следует воспользоваться панелью базовых элементов, на которой расположена кнопка TTL  с реальными логическими элементами или кнопка Misc Digital  с идеальными логическими элементами.

Соберите модель логической схемы. С помощью генератора кодов пошагово подавайте сигналы на входы схемы по вариантам. На выходе схемы контролируйте сигнал с помощью анализатора кодов и осциллографа.

Пример схемы для варианта 1 представлен на рисунке 1.6, а для варианта 2 – на рисунке 1.7.

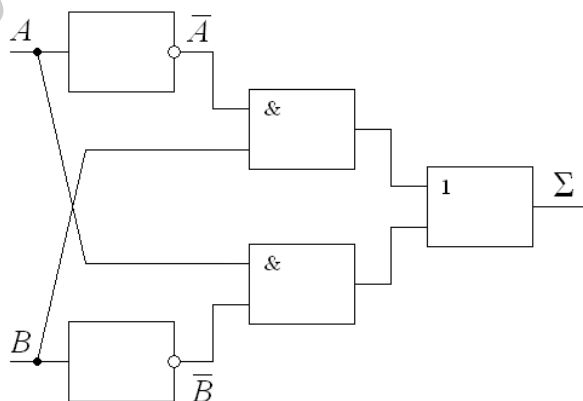


Рисунок 1.6 – Схема полусумматора



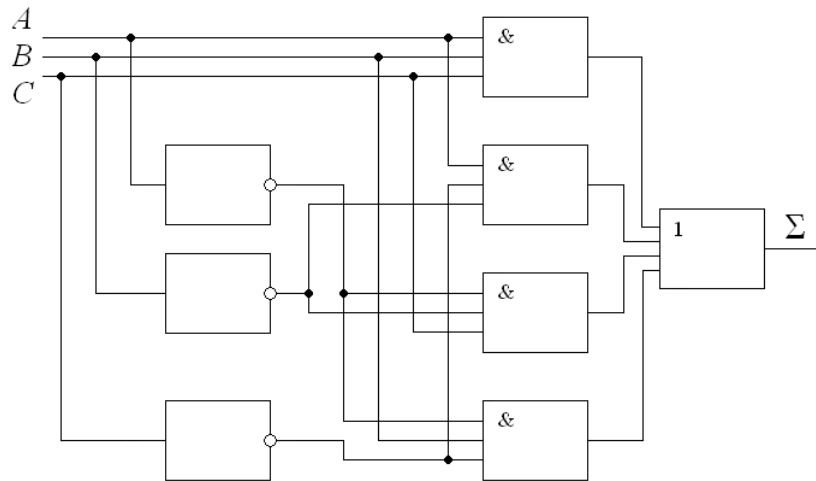


Рисунок 1.7 – Схема полного сумматора

Постройте таблицу истинности для своего варианта.

#### 1.4 Содержание отчета

- 1 Титульный лист.
- 2 Цель работы.
- 3 Информация о проделанной работе, включая схемы, которые были построены в Multisim в ходе выполнения работы, а также таблицы истинности.
- 4 Выводы о проделанной работе и полученных результатах.

#### 1.5 Контрольные вопросы

- 1 Какая логическая функция принимает значение логической 1 только при равенстве 1 всех входных переменных?
- 2 Что такое логический базис?
- 3 Какие свойства подчеркивают взаимодополнительную природу логических переменных?
- 4 Что называют неравнозначностью в алгебре логики?
- 5 В чем заключается принцип дуальности алгебры логики?

## МИНИМИЗАЦИЯ ЛОГИЧЕСКИХ ФУНКЦИЙ. КАРТЫ КАРНО. КОМБИНАЦИОННЫЕ СХЕМЫ. МАЖОРИТАРНЫЕ ЭЛЕМЕНТЫ

### 2.1 Цель работы

Изучить методы минимизации логических функций, в среде Multisim 10 научиться моделировать логические схемы на основе мажоритарных элементов и с помощью встроенных приборов Multisim измерять их параметры.

### 2.2 Краткие теоретические сведения

Задача записи логической функции на основе таблицы истинности решается с помощью стандартных (канонических) форм. Пусть задана некоторая логическая функция

$$F(X_i) = \overline{X_1}X_2X_3 + X_1\overline{X_2}X_3 + X_1X_2\overline{X_3} + X_1X_2X_3 .$$

Переменные  $X_i$  и их инверсии называются первичными термами. Для них используется символическое обозначение

$$X_i^{E_i} = \overline{E_i} \cdot \overline{X_i} \vee E_i \cdot X_i = \overline{E_i} \oplus X_i .$$

Минтермом  $n$ -го ранга называется функция, представляющая собой произведение  $n$  термов:

$$K_i(v) = X_n^{E_n} \cdot \dots \cdot X_1^{E_1} = \prod_{p=1}^n X_p^{E_p} ,$$

где  $v = (X_n, \dots, X_1)$ ;

$E_p = 0$  или  $1$ ;

$i = E_n \dots E_1$  ( $E_n$  – разряды двоичного числа  $i$ ).

Имеется всего  $2^n$  минтермов для  $n$  переменных.

Макстермом называется функция, представляющая собой инверсию минтерма.

Конъюнктивный терм (конттерм) – конъюнкция любого числа первичных термов, в которую каждый  $i$ -й терм входит не более 1 раза. Если конттерм не зависит от  $m$  переменных, то говорят, что он покрывает  $2^m$  минтермов.

Булева функция  $g(x)$  называется импликантой булевой функции  $f(x)$ , если для любого набора аргументов, на которых  $g(x) = 1$ ,  $f(x)$  также равна единице.

Примем без доказательства теорему разложения: любую булеву функцию  $f(v)$  можно разложить по переменной  $x_p$  в форме

$$f(x_n, \dots, x_p, \dots, x_1) = \overline{x_p} f(x_n, \dots, 0, \dots, x_1) \vee x_p f(x_n, \dots, 1, \dots, x_1).$$

Карты Карно (или диаграммы Вейча–Карно) представляют собой специально организованные таблицы соответствия, с помощью которых удобно осуществляются операции склеивания при упрощении функции на пути к мини-

мальным (содержащим минимальное число первичных термов) формам. Столбцы и строки таблицы соответствуют всевозможным наборам значений переменных, причем эти наборы расположены в таком порядке, что каждый последующий отличается от предыдущего только одной из переменных. Благодаря этому соседние ячейки по горизонтали и вертикали отличаются значением только одной переменной. Ячейки, расположенные по краям таблицы, также считаются соседними и обладают этим свойством. На рисунке 2.1 показаны карты Карно для двух, трех и четырех переменных.

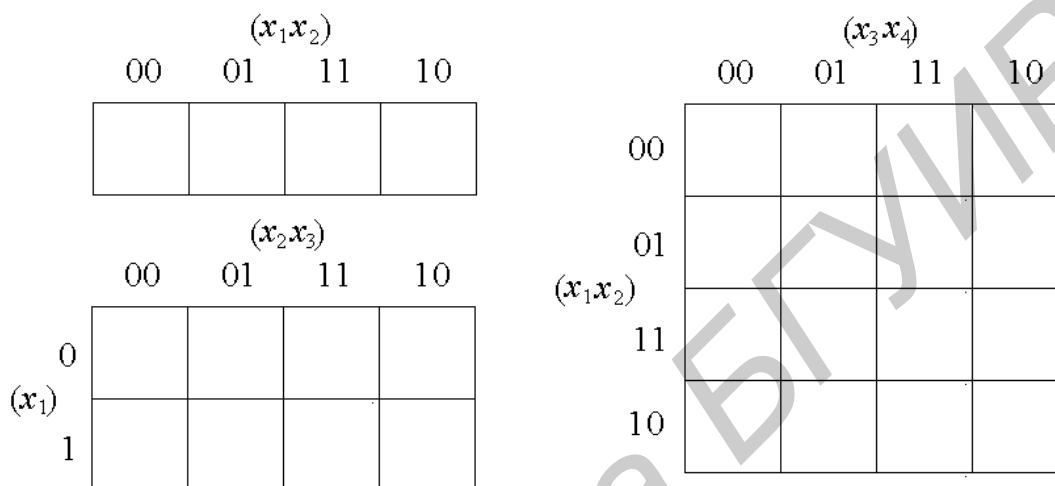


Рисунок 2.1 – Карты Карно для двух, трех и четырех переменных

Каждому набору значений переменных по строкам и столбцам соответствует своя ячейка, расположенная на их пересечении. Она заполняется единицей, если на соответствующем наборе функция принимает единичное значение, или нулем при нулевом значении функции (нули обычно не вписываются, а оставляются пустые клетки). Таким образом, отмеченные ячейки соответствуют минтермам, а неотмеченные – макстермам канонических форм. Например, на рисунке 2.2, а показана карта Карно для функции, заданной таблицей 2.1.

Таблица 2.1 – Таблица соответствия для четырех переменных

$x_1$	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
$x_2$	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
$x_3$	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
$x_4$	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
$y$	0	0	0	1	1	1	0	1	0	1	0	1	1	1	0	0

Операции склеивания двух минтермов  $n$ -го ранга исходной формулы соответствует на карте Карно объединение двух соседних ячеек, отмеченных единицами, и эта объединенная пара ячеек представляет собой результирующий минтерм  $(n - 1)$ -го ранга. Аналогично склеивание двух минтермов  $(n - 1)$ -го ранга в минтерм  $(n - 2)$ -го ранга представляется объединением соответствующих пар ячеек в прямоугольную группу из четырех соседних ячеек и т. д. Пол-

ное число ячеек в любой группе всегда выражается целой степенью двойки  $2^a \cdot 2^b = 2^{a+b}$ , где  $a$  и  $b$  – соответственно целые числа пар ячеек по горизонтали и вертикали, причем каждая такая группа отображает минтерм  $(n - a - b)$ -го ранга и покрывает  $2^{a+b}$  минтермов  $n$ -го ранга исходной канонической формы. Так, на рисунке 2.2, б показано сокращенное покрытие, импликанты которого образованы в результате склеивания минтермов функции, изображенной на рисунке 2.2, а. На рисунках 2.2, в–е показаны тупиковые (т. е. не подлежащие дальнейшему упрощению) покрытия рассматриваемой функции, причем покрытие на рисунке 2.2, в является минимальным.

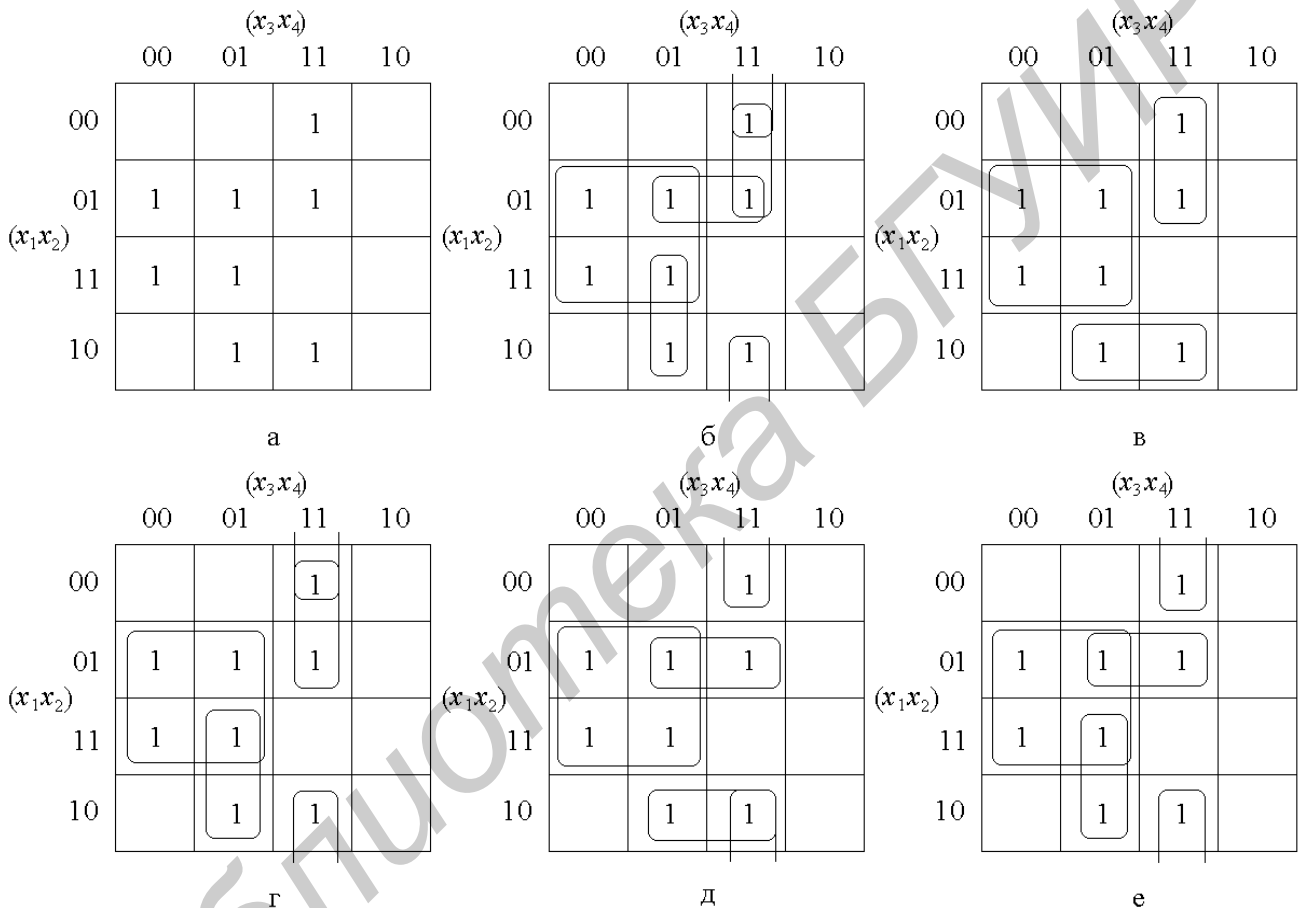


Рисунок 2.2 – Различные вариации покрытий карты Карно

Считывание минтермов с карты Карно осуществляется последовательным рассмотрением групп ячеек. В минтерм входят только те переменные, которые сохраняют свои значения в данной группе, причем единичным значениям соответствует сама переменная, а нулевому значению – ее отрицание. Переменные, которые принимают в данной группе различные значения (0 и 1), являются свободными и в данном минтерме отсутствуют. Примеры считывания минтермов с карт Карно для различного числа переменных показаны на рисунке 2.3.

Любая совокупность групп ячеек, покрывающая все отмеченные ячейки, соответствует некоторой сумме минтермов различных рангов, которая равнозначна данной функции. Стремление к простейшей форме интуитивно понимается как поиск такого минимального покрытия, число групп в котором было бы

поменьше, а сами группы были бы покрупнее. Действительно, чем меньше групп в покрытии, тем меньше минтермов в формуле, а при увеличении размеров группы соответственно понижается ранг минтерма, а значит, уменьшается количество содержащихся в нем переменных.

Практически для отыскания минимального покрытия на карте Карно прежде всего выбирается отмеченная ячейка, входящая в такую наибольшую группу, которая покрывает любые другие возможные группы с этой ячейкой. После формирования этой наибольшей группы по тому же признаку выбирается другая, еще не покрытая ячейка, и формируется ее наибольшая группа. Этот процесс продолжается до тех пор, пока все отмеченные ячейки окажутся в тех или иных группах либо останутся только такие непокрытые ячейки, которые можно сгруппировать различными способами. Из возможных вариантов выбираются те, которые приводят к минимальным покрытиям.

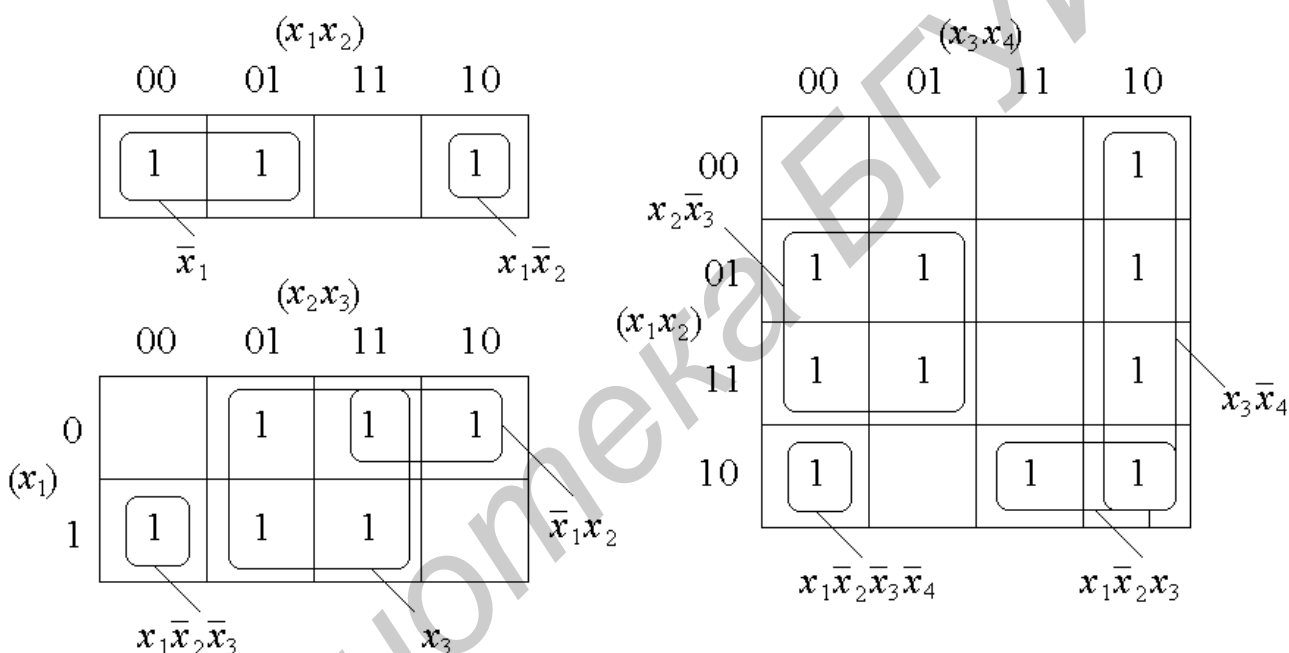


Рисунок 2.3 – Примеры считывания минтермов с карт Карно для различного числа переменных

### 2.2.1 Синтез комбинационных схем на мажоритарных элементах

Мажоритарными элементами (МЭ) называются логические элементы (ЛЭ), имеющие нечетное число  $n$  логически равноправных входов  $x_p$  и выполняющие функцию

$$f(v) = \begin{cases} 1, & \text{если } \sum x_p \geq k, \\ 0, & \text{если } \sum x_p < k, \end{cases} \quad (2.1)$$

где  $v = (x_n, \dots, x_1)$ ;

$x_p = 0$  и  $1$ ;

$p = 1, 2, \dots, n$ ;

$k = (n + 1)/2$  – пороговый уровень (арифметическая сумма входных сигналов).

Трехвходовый МЭ выполняет функцию  $f = x_3x_2 \vee x_3x_1 \vee x_2x_1$ . Действительно,  $f = 1$  только при равенстве единице двух или трех сигналов из  $x_p$ ,  $p = 1, 2, 3$ . Если  $x_2x_1 = 0$ , то  $f = (x_2 \vee x_1)x_3$ , а при  $x_3 = 1$  функция  $f = x_2 \vee x_1$ .

Рассмотрим функцию  $n$  переменных  $f(v) = f(v', x_p, x_q)$ , где  $v = (x_n, \dots, x_1)$ , а  $v'$  – множество переменных без  $x_p$  и  $x_q$ . По теореме разложения

$$f(v', x_p, x_q) = \bar{x}_p f(v', 0, x_q) \vee x_p f(v', 1, x_q) = \alpha_0 \vee \beta_0, \quad (2.2)$$

где  $\alpha_0 = \bar{x}_p f(v', 0, x_q) = \bar{x}_p [\bar{x}_q f(v', 0, 0) \vee x_q f(v', 0, 1)] = (\alpha_1 \vee \beta_1) \bar{x}_p$ ;

$$\beta_0 = x_p f(v', 1, x_q) = x_p [\bar{x}_q f(v', 1, 0) \vee x_q f(v', 1, 1)] = (\alpha_2 \vee \beta_2) x_p$$

$$\alpha_r \beta_r = 0;$$

$$r = 0, 1, 2.$$

Из полученных соотношений следует схема, показанная на рисунке 2.4, которая реализована на трехвходовых МЭ.

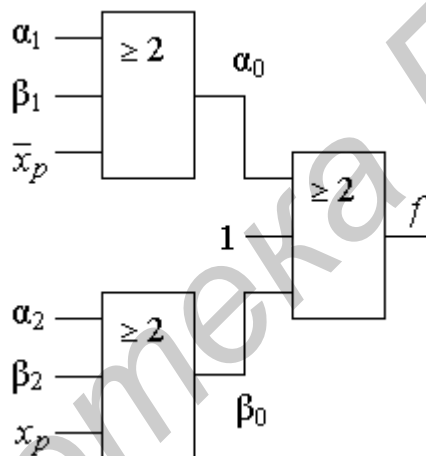


Рисунок 2.4 – Схема, реализованная на трехвходовых МЭ

Продолжив разложение по остальным переменным, на последнем этапе получим значения  $a_i = f(v_i) = 0$  и 1. Соответствующая комбинационная схема будет состоять из  $n$  ярусов, содержащих  $2^n - 1$  трехвходовых МЭ.

### 2.3 Лабораторное задание

Вариант задания для каждой бригады назначает преподаватель.

Перед тем как приступить к выполнению лабораторной работы за компьютером, необходимо ознакомиться с теоретической частью, приведенной в подразделе 2.2.

Создайте модель логической схемы требуемого варианта. С помощью генератора кодов пошагово подавайте сигналы на входы схемы по вариантам. На выходе схемы контролируйте сигнал с помощью анализатора кодов и осциллографа.

Пример схемы для варианта 1 представлен на рисунке 2.5. В варианте 2 следует построить пятиходовый МЭ.

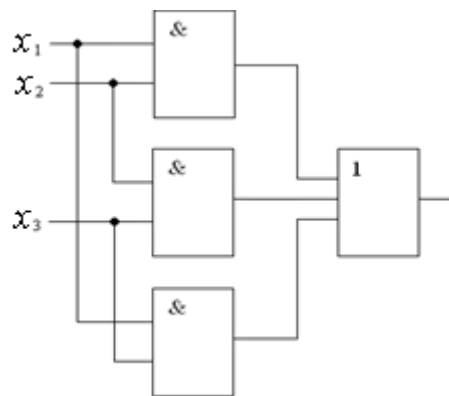


Рисунок 2.5 – Схема трехходового МЭ

Постройте таблицу истинности для своего варианта.

#### 2.4 Содержание отчета

- 1 Титульный лист.
- 2 Цель работы.
- 3 Информация о проделанной работе, включая схемы, которые были построены в Multisim в ходе выполнения работы, а также таблицы истинности.
- 4 Выводы о проделанной работе и полученных результатах.

#### 2.5 Контрольные вопросы

- 1 Что представляют собой карты Карно?
- 2 Что понимается под минтермом?
- 3 Как выражается полное число ячеек в группе в картах Карно?
- 4 Какие переменные входят в минтерм?
- 5 Что такое мажоритарный элемент?

## ТРИГГЕРЫ КАК ПРОСТЕЙШИЕ ЦИФРОВЫЕ АВТОМАТЫ С ПАМЯТЬЮ

### 3.1 Цель работы

Ознакомиться с основными видами триггеров, научиться моделировать триггеры на логических элементах и с помощью встроенных приборов Multisim измерять их параметры.

### 3.2 Краткие теоретические сведения

Простейшими цифровыми автоматами с памятью являются триггеры. Триггер – это устройство последовательностного типа с двумя устойчивыми состояниями равновесия, предназначенное для записи и хранения информации. Под действием входных сигналов триггер может переключаться из одного устойчивого состояния в другое. При этом напряжение на его выходе скачкообразно изменяется.

Как правило, триггер имеет два выхода: прямой и инверсный. Число входов зависит от структуры и функций, выполняемых триггером. По способу записи информации триггеры делят на асинхронные и синхронизируемые (тактируемые). В асинхронных триггерах информация может записываться непрерывно и определяется информационными сигналами, действующими на входах в данный момент времени. Если информация заносится в триггер только в момент действия так называемого синхронизирующего сигнала, то такой триггер называют синхронизируемым или тактируемым. Помимо информационных входов синхронизируемые триггеры имеют тактовый вход (вход синхронизации). В цифровой технике приняты следующие обозначения входов триггеров:

$S$  – отдельный вход установки в единичное состояние (напряжение высокого уровня на прямом выходе  $Q$ );

$R$  – отдельный вход установки в нулевое состояние (напряжение низкого уровня на прямом выходе  $Q$ );

$D$  – информационный вход (на него подается информация, предназначенная для занесения в триггер);

$C$  – вход синхронизации;

$T$  – счетный вход.

Наибольшее распространение в цифровых устройствах получили  $RS$ -триггер с двумя установочными входами, тактируемый  $D$ -триггер и счетный  $T$ -триггер. Рассмотрим функциональные возможности каждого из них.

**Асинхронный  $RS$ -триггер.** В зависимости от логической структуры различают  $RS$ -триггеры с прямыми и инверсными входами. Их схемы и условные обозначения приведены на рисунке 3.1. Триггеры такого типа построены на двух логических элементах: 2ИЛИ–НЕ триггер с прямыми входами (рисунок 3.1, а), 2И–НЕ триггер с инверсными входами (рисунок 3.1, б). Выход каж-



дого из элементов подключен к одному из входов другого элемента, что обеспечивает триггеру два устойчивых состояния. Таблицы 3.1 и 3.2 изображают истинность для этих триггеров.

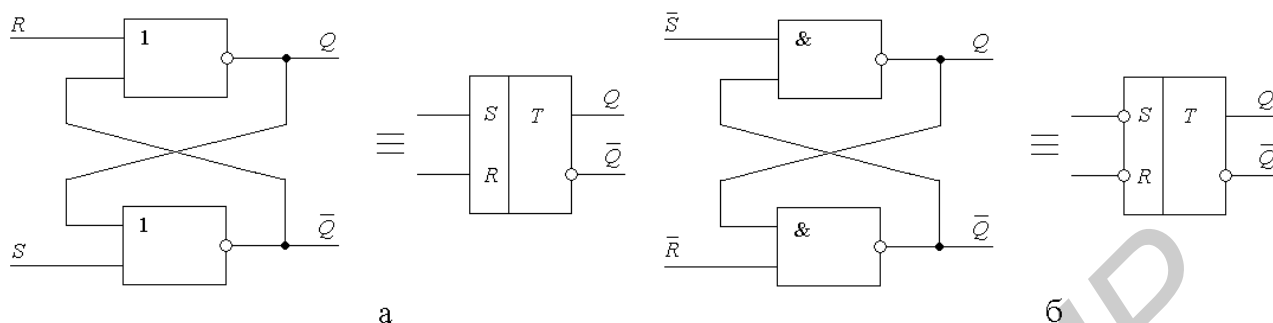


Рисунок 3.1 – RS-триггеры с прямыми (а) и инверсными (б) входами

Таблица 3.1 – Таблица истинности 2ИЛИ–НЕ триггера с прямыми входами

$S$	$R$	$Q^t$	$\bar{Q}^t$	$Q^{t+1}$	$\bar{Q}^{t+1}$
0	1	0	1	0	1
1	0	0	1	1	0
0	0	0	1	0	1
1	1	0	1	*	*
0	1	1	0	0	1
1	0	1	0	1	0
0	0	1	0	1	0
1	1	1	0	*	*

Таблица 3.2 – Таблица истинности 2И–НЕ триггера с инверсными входами

$\bar{S}$	$\bar{R}$	$Q^t$	$\bar{Q}^t$	$Q^{t+1}$	$\bar{Q}^{t+1}$
0	1	0	1	1	0
1	0	0	1	0	1
0	0	0	1	*	*
1	1	0	1	0	1
0	1	1	0	1	0
1	0	1	0	0	1
0	0	1	0	*	*
1	1	1	0	1	0

В таблицах  $Q^t$  и  $\bar{Q}^t$  обозначают уровни, которые были на выходах триггера до подачи на его входы так называемых активных уровней. Активным называют логический уровень, действующий на входе логического элемента и однозначно определяющий логический уровень выходного сигнала (независимо от логических уровней, действующих на остальных входах). Для элементов ИЛИ–НЕ за активный уровень принимают высокий уровень, а для элементов И–НЕ – низкий. Уровни, подача которых на один из входов не приводит к из

менению логического уровня на выходе элемента, называют пассивными. Уровни  $Q^{t+1}$  и  $\bar{Q}^{t+1}$  обозначают логические уровни на выходах триггера после подачи информации на его входы.

Для триггера с прямыми входами  $Q^{t+1} = 1$  при  $S = 1$  и  $R = 0$ ,  $Q^{t+1} = 0$  при  $S = 0$  и  $R = 1$ ;  $Q^{t+1} = Q^t$  при  $S = 0$  и  $R = 0$ . При  $R = S = 1$  состояние триггера будет неопределенным, так как во время действия информационных сигналов логические уровни на выходах триггера одинаковы. ( $Q^{t+1} = \bar{Q}^{t+1} = 0$ ), а после окончания их действия триггер может равновероятно принять любое из устойчивых состояний. Поэтому такая комбинация является запрещенной.

Режим  $S = 1, R = 0$  называют режимом записи 1 (так как  $Q^{t+1} = 1$ ); режим  $S = 0$  и  $R = 1$  – режимом записи 0. Режим  $S = 0, R = 0$  называется режимом хранения информации, так как информация на выходе остается неизменной. Для триггера с инверсными входами режим записи логической 1 реализуется при  $\bar{S} = 0, \bar{R} = 1$ , режим записи логического 0 – при  $\bar{S} = 1, \bar{R} = 0$ . При  $\bar{S} = \bar{R} = 1$  обеспечивается хранение информации. Комбинация  $\bar{S} = \bar{R} = 0$  является запрещенной.

Самостоятельно  $RS$ -триггеры в устройствах цифровой техники практически не используются из-за их низкой помехоустойчивости.

**Тактируемый D-триггер** имеет информационный выход и вход синхронизации. Одна из возможных структурных схем одноканального  $D$ -триггера и его условное обозначение показаны на рисунке 3.2. Если уровень сигнала на входе  $C = 0$ , состояние триггера устойчиво и не зависит от уровня сигнала на информационном входе. При этом на входы  $RS$ -триггера с инверсными входами (элементы 3 и 4) поступают пассивные уровни ( $\bar{S} = \bar{R} = 1$ ). При подаче на вход синхронизации уровня  $C = 1$  информация на прямом выходе будет повторять информацию, подаваемую на вход  $D$ . Таким образом, при  $C = 0$   $Q^{t+1} = Q^t$ , а при  $C = 1$   $Q^{t+1} = D$ .

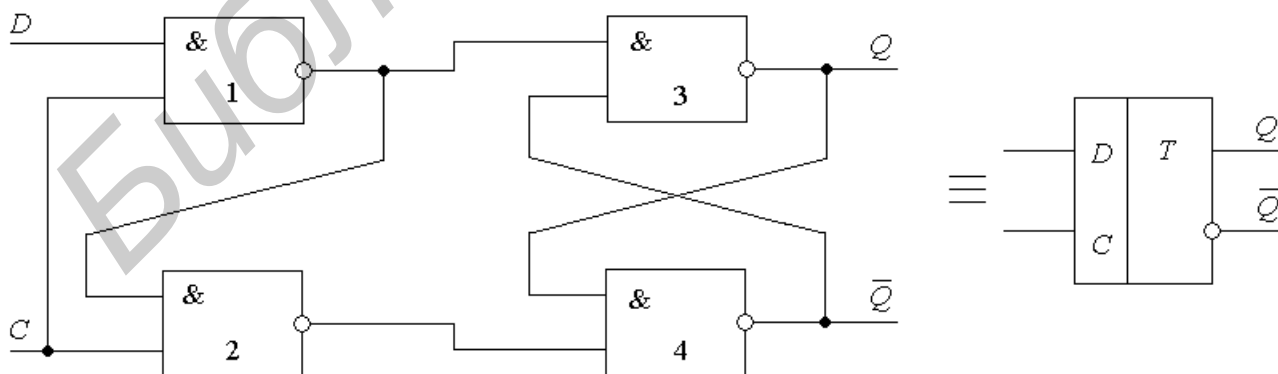


Рисунок 3.2 – Схема и условное обозначение  $D$ -триггера

В таблице истинности тактируемого  $D$ -триггера (таблица 3.3)  $Q^t$  означает логический уровень на прямом выходе до подачи импульса синхронизации, а  $Q^{t+1}$  – логический уровень на этом выходе после подачи импульса синхронизации.

Таблица 3.3 – Таблица истинности тактируемого  $D$ -триггера

$D$	$Q^t$	$Q^{t+1}$
0	0	0
0	1	0
1	0	1
1	1	1

В таком триггере происходит задержка сигнала на выходе по отношению к сигналу, поданному на вход, на время паузы между синхросигналами. Для устойчивой работы триггера необходимо, чтобы в течение синхроимпульса информация на входе была неизменной.

Тактируемые  $D$ -триггеры могут быть с потенциальным и динамическим управлением. У первых из них информация записывается в течение времени, при котором уровень сигнала  $C = 1$ . В триггерах с динамическим управлением информация записывается только в течение перепада напряжения на входе синхронизации. Динамические входы изображают на схемах треугольником. Если вершина треугольника обращена в сторону микросхемы, то триггер «срабатывает» по фронту входного импульса, если от нее – по срезу импульса. В таком триггере информация на выходе может быть задержана на один такт по отношению к входной информации.

**$T$ -триггеры** – последовательные регенеративные бистабильные устройства с одним управляющим входом, которые каждым входным сигналом переключаются в противоположное состояние.  $T$ -триггеры реализуют операцию сложения по модулю 2. Поэтому  $T$ -триггеры, режим их работы и управляющий вход называют счетными. Схема  $T$ -триггера приведена на рисунке 3.3.

**Универсальный  $JK$ -триггер.** Это последовательные регенеративные бистабильные устройства с двумя информационными входами  $J$  и  $K$ , которые в случае входной комбинации  $J = K = 1$  переключают триггер в противоположное состояние подобно  $T$ -триггеру, а при любых других комбинациях они функционируют как  $RS$ -триггер, у которого роль входов  $S$  и  $R$  выполняют соответственно входы  $J$  и  $K$ . Схема  $JK$ -триггера приведена на рисунке 3.4.

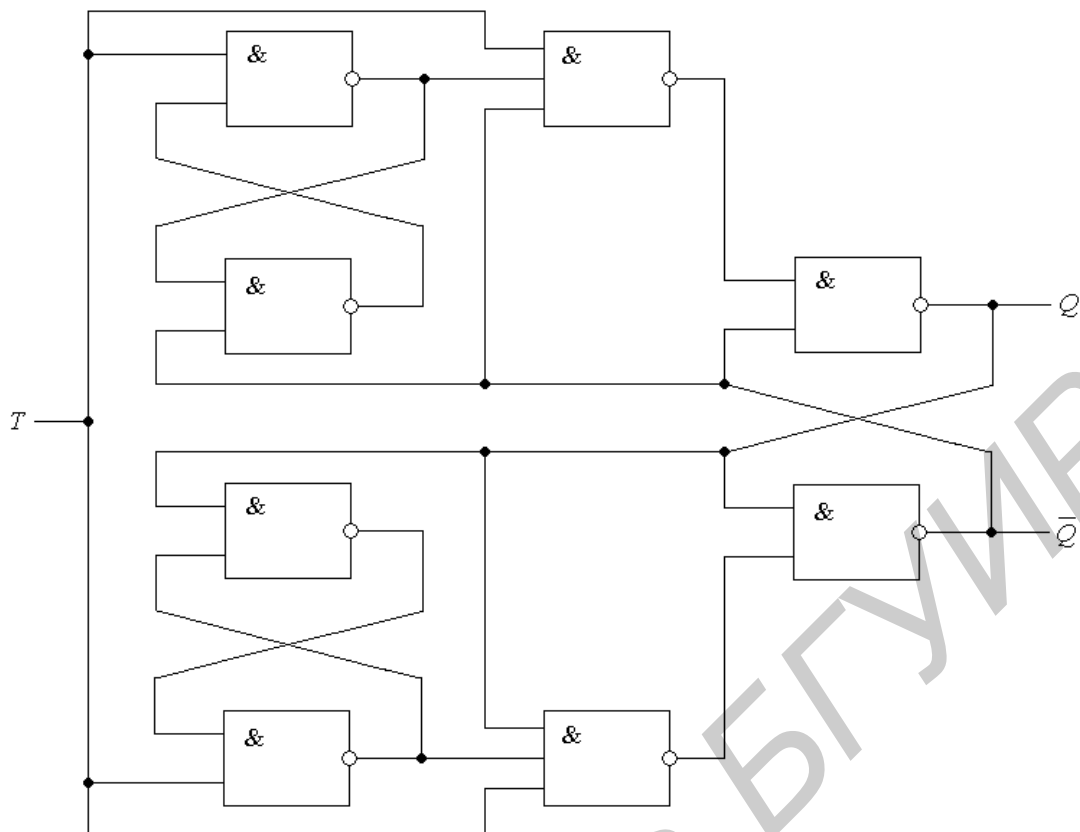


Рисунок 3.3 – Схема  $T$ -триггера, выполненного на двух разностных элементах и  $RS$ -триггере

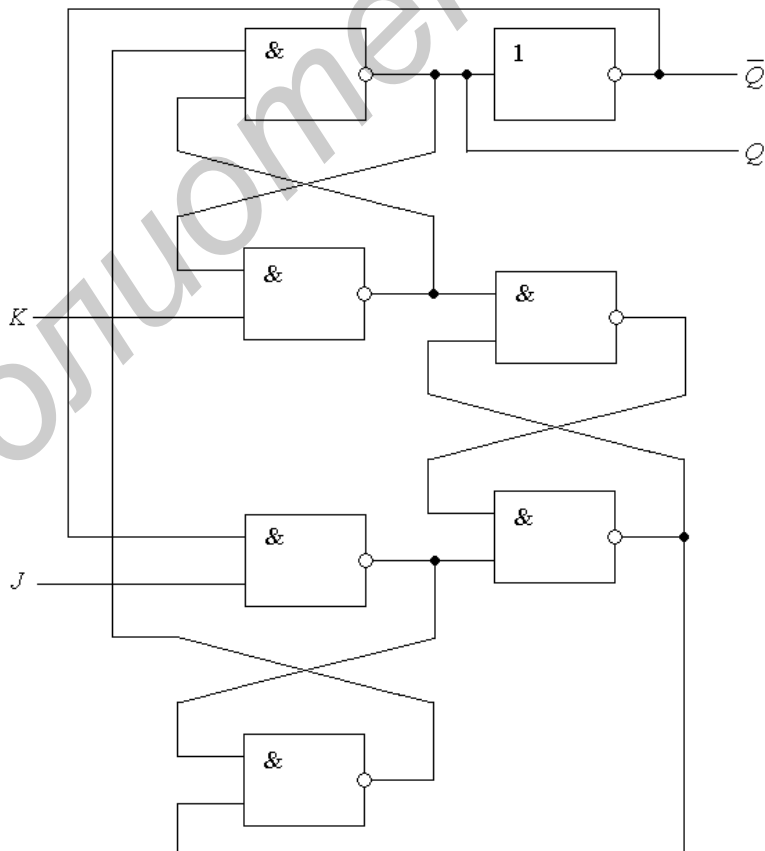


Рисунок 3.4 – Схема  $JK$ -триггера

Схемы, имеющие разные уровни (пороги) включения и выключения, называются **триггерами Шмитта**. Разность этих уровней – гистерезис переключения  $\Delta U$  (рисунок 3.5, а). Выходное напряжение схемы  $U_{\text{ВЫХ}}$  скачком изменяется из 0 в 1 при достижении входным напряжением  $U_{\text{ВХ}}$  верхнего порога  $U_H$  и скачком изменяется из 1 в 0 при пересечении входным напряжением нижнего уровня  $U_L$ , т. е. триггеры Шмитта имеют два устойчивых состояния, они имеют один вход и могут управляться как цифровым, так и аналоговым сигналом (под цифровыми сигналами понимаем сигналы, имеющие фронты малой длительности, а под аналоговыми – сколь угодно медленно изменяющиеся сигналы). На рисунке 3.5, б показана передаточная характеристика (петля гистерезиса) триггера Шмитта. Из рисунка 3.5, а следует, что триггеры Шмитта могут использоваться для формирования прямоугольного напряжения, например, из синусоидального напряжения. Триггеры Шмитта могут быть построены на усилителях с положительной обратной связью (например на дифференциальных усилителях, охваченных обратной связью), а также на основе двух компараторов, имеющих разные пороги срабатывания, и асинхронного потенциального *RS*-триггера, ко входам *R* и *S* которого подключены выходы компараторов. Компараторы используются для построения прецизионных триггеров Шмитта. Выпускаемые ИС триггеров Шмитта могут иметь входную логику И, т. е. сигнал, подаваемый на вход триггера Шмитта, формируется как конъюнкция нескольких сигналов. Обозначение 2И–ТШ–НЕ используется для указания инвертирующего триггера Шмитта, на входе которого включен двухвходовый ЛЭИ. Аналогичным образом обозначаются триггеры Шмитта с большим числом входов. На рисунке 3.5, в показаны обозначения инвертирующих триггеров Шмитта с одним и тремя входными сигналами.

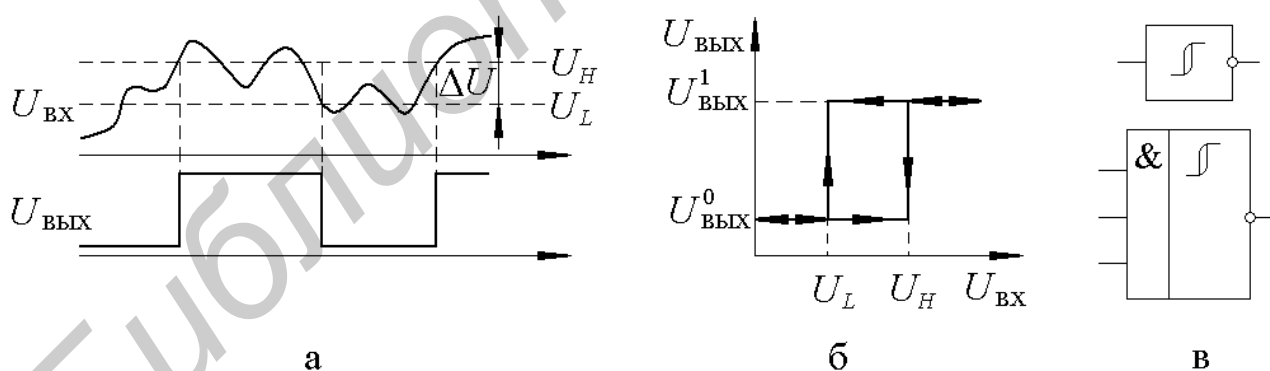


Рисунок 3.5 – Гистерезис (а), передаточная характеристика (б) и графическое обозначение (в) триггера Шмитта

### 3.3 Лабораторное задание

Вариант задания для каждой бригады назначает преподаватель.

Перед тем как приступить к выполнению лабораторной работы за компьютером, ознакомьтесь с теоретической частью, приведенной в подразделе 3.2.

Создайте модель логической схемы требуемого варианта. С помощью генератора кодов пошагово подавайте сигналы на входы схемы по вариантам. На выходе схемы контролируйте сигнал с помощью анализатора кодов и осциллографа.

Схема для варианта 1 представлена на рисунке 3.3, для варианта 2 – на рисунке 3.4.

Постройте таблицу истинности для своего варианта.

### 3.4 Содержание отчета

1 Титульный лист.

2 Цель работы.

3 Информация о проделанной работе, включая схемы, которые были построены в Multisim в ходе выполнения работы, а также таблицы истинности и итоговые преобразования величин в виде формул.

4 Выводы о проделанной работе и полученных результатах.

### 3.5 Контрольные вопросы

1 Что такое триггер?

2 Охарактеризуйте каждый из следующих входов триггера:  $S$ ,  $R$ ,  $D$ ,  $C$ ,  $T$ .

3 Что представляет собой  $RS$ -триггер и как он работает?

4 В чем заключается особенность  $D$ -триггера?

5 По рисунку 3.5 поясните принцип работы триггера Шмитта.

## РЕГИСТРЫ НА ТАКТИРУЕМЫХ *D*-ТРИГГЕРАХ

### 4.1 Цель работы

Ознакомиться с основными видами регистров, научиться моделировать регистры на логических элементах и с помощью встроенных приборов Multisim измерять их параметры.

### 4.2 Краткие теоретические сведения

Несколько триггеров можно объединить в регистр – узел для хранения информационных слов (чисел) с двоичным представлением цифр разрядов. Основными видами регистров являются параллельные и последовательные (сдвигающие).

В параллельном регистре на тактируемых *D*-триггерах (рисунок 4.1) код запоминаемого слова подается на информационные входы всех триггеров и записывается в регистр с приходом тактового импульса. Выходная информация изменяется с подачей нового входного слова и приходом следующего импульса записи. Такие регистры используют в системах оперативной памяти. Число триггеров в них равно максимальной разрядности хранимых слов.

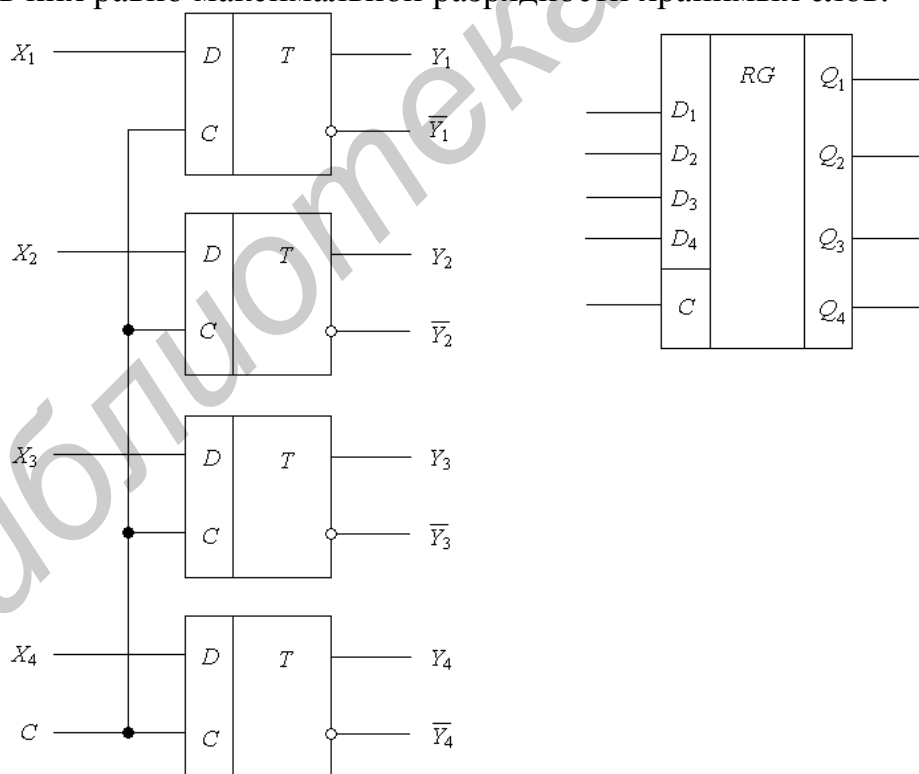
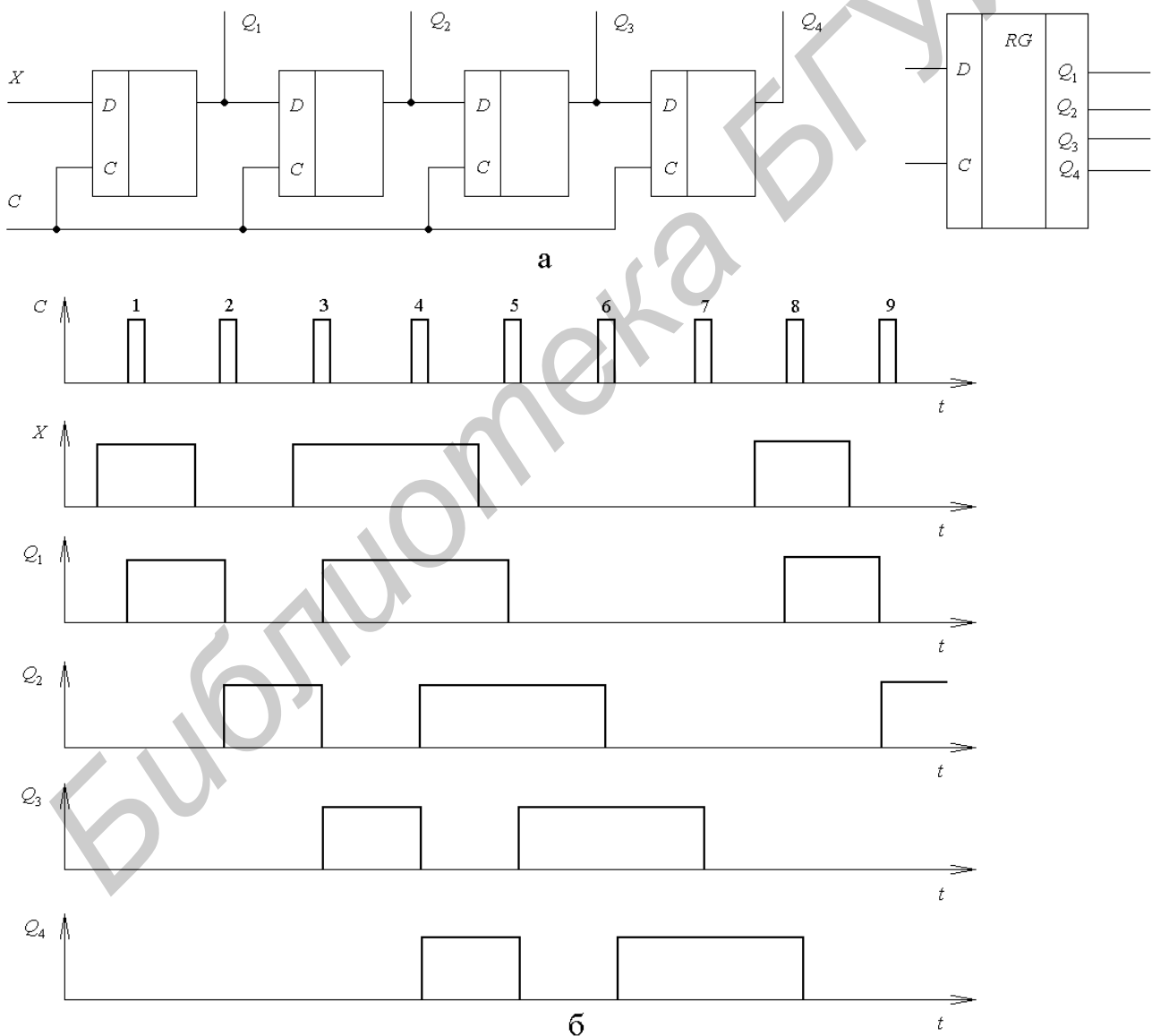


Рисунок 4.1 – Параллельный регистр на тактируемых *D*-триггерах

Схема последовательного регистра и временная диаграмма, иллюстрирующая его работу, приведены на рисунке 4.2. По приходу тактового импульса *C* первый триггер записывает код *X* (0 или 1), находящийся в этот мо-

мент на его входе  $D$ , а каждый следующий триггер переключается в состояние, в котором до этого находился предыдущий. Так происходит потому, что записываемый сигнал проходит со входа  $D$  триггера к выходу  $Q$  с задержкой, большей длительности фронта тактового импульса (в течение которого происходит запись). Каждый тактовый импульс последовательно сдвигает код числа в регистре на один разряд. Поэтому для записи  $X$ -разрядного кода требуется  $N$  тактовых импульсов. На диаграмме видно, что четырехразрядное число 1011 было записано в соответствующие разряды регистра ( $1-Q_4, 0-Q_3, 1-Q_2, 1-Q_1$ ) после прихода четвертого тактового импульса. До прихода следующего тактового импульса это число хранится в регистре в виде параллельного кода на выходах  $Q_4-Q_1$ . Если необходимо получить хранимую информацию в последовательном коде, то ее снимают с выхода  $Q_4$  в моменты прихода следующих четырех импульсов (5–9). Такой режим называется режимом последовательного считывания.



а – принципиальная схема и условное графическое обозначение;

б – временная диаграмма

Рисунок 4.2 – Последовательный регистр



Очень удобны универсальные регистры, позволяющие производить как последовательную, так и параллельную запись и считывание. Такие регистры можно использовать в качестве преобразователей параллельного кода в последовательный и обратно (рисунок 4.3).

### 4.3 Лабораторное задание

Вариант задания для каждой бригады назначает преподаватель.

Перед тем как приступить к выполнению лабораторной работы за компьютером, ознакомьтесь с теоретической частью, приведенной в подразделе 4.2.

Создайте модель логической схемы требуемого варианта. С помощью генератора кодов пошагово подавайте сигналы на входы схемы по вариантам. На выходе схемы контролируйте сигнал с помощью анализатора кодов и осциллографа.

Схема для варианта 1 представлена на рисунке 4.3, для варианта 2 – на рисунке 4.4. Постройте таблицу истинности для своего варианта.

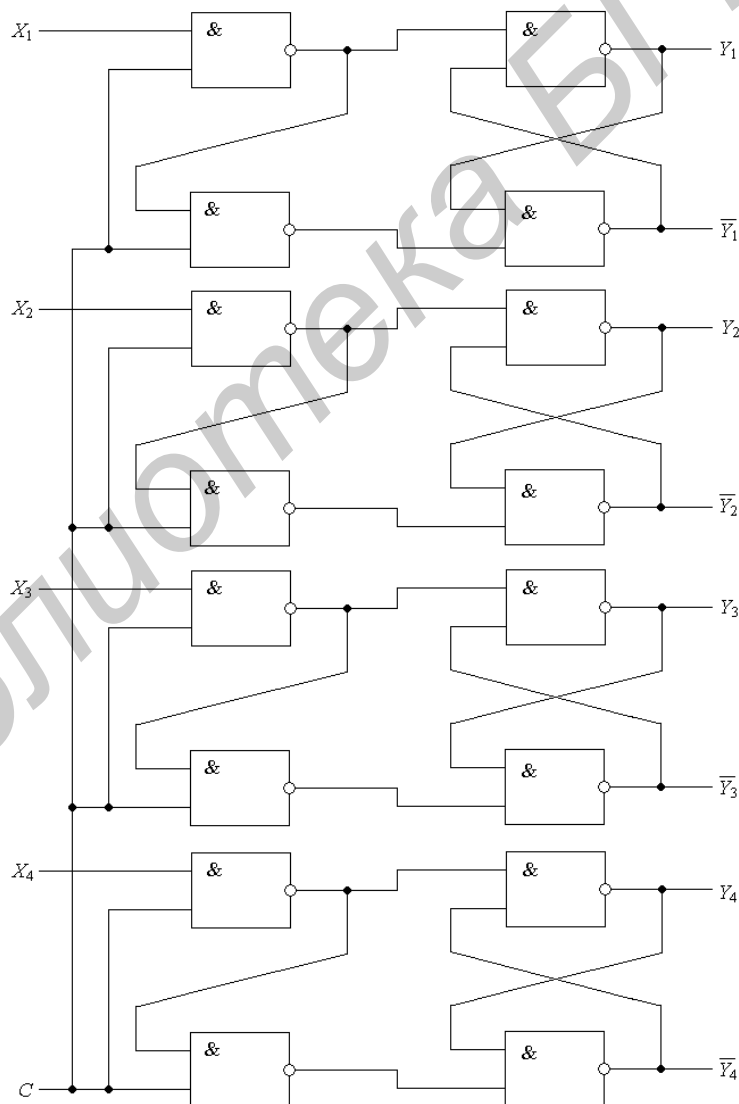


Рисунок 4.3 – Параллельный регистр на тактируемых  $D$ -триггерах в виде логических элементов

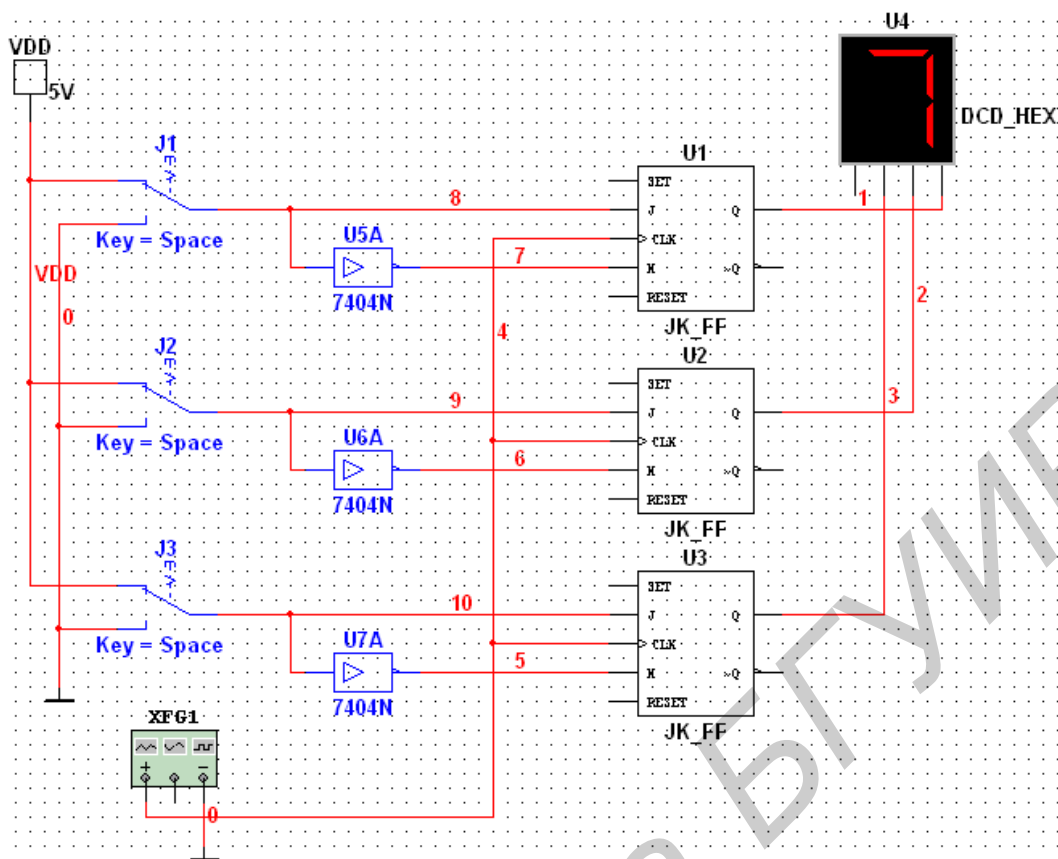


Рисунок 4.4 – Работа параллельного трехразрядного регистра в Multisim 10.0

#### 4.4 Содержание отчета

- 1 Титульный лист.
- 2 Цель работы.
- 3 Информация о проделанной работе, включая схемы, которые были построены в Multisim в ходе выполнения работы, а также таблицы истинности и итоговые преобразования величин в виде формул.
- 4 Выводы о проделанной работе и полученных результатах.

#### 4.5 Контрольные вопросы

- 1 Что такое регистр и какие их виды вы знаете?
- 2 Поясните принцип действия последовательного регистра.
- 3 Поясните принцип действия параллельного регистра.
- 4 Чему равно число триггеров в параллельном регистре?
- 5 Почему в последовательном регистре каждый следующий триггер переключается в состояние, в котором до этого находился предыдущий?

## СЧЕТЧИКИ

### 5.1 Цель работы

Научиться собирать в среде Multisim 10 счетчики на логических элементах и с помощью встроенных приборов Multisim измерять их параметры.

### 5.2 Краткие теоретические сведения

Счетчиком называют устройство, предназначенное для подсчета числа импульсов, поданных на его вход. Счетчики, как и сдвигающие регистры, состоят из цепочки триггеров. Счетчик, образованный цепочкой из  $m$  триггеров, может подсчитать в двоичном коде  $2^m$  импульсов. Каждый триггер цепочки называется разрядом счетчика. Число  $m$  – количество разрядов двоичного числа (разрядность счетчика). Число  $2^m$  называют коэффициентом (модулем) счета. Таким образом, разрядность счетчика, а следовательно, и число триггеров определяют максимальное число, до которого он считает.

Регистр сдвига можно превратить в кольцевой счетчик, если выход последнего триггера соединить с входом  $D$  первого. Схема такого счетчика на  $N$  разрядов приведена на рисунке 5.1. Перед началом счета импульсом начальной установки в нулевой разряд счетчика ( $Q_0$ ) записывается логическая 1, в остальные разряды – логические 0. С началом счета каждый из приходящих счетных импульсов  $T$  перезаписывает 1 в следующий триггер и число поступивших импульсов определяется по номеру выхода, на котором имеется 1. Предпоследний ( $N-1$ )-импульс переведет в единичное состояние последний триггер, а  $N$ -импульс перенесет это состояние на выход нулевого триггера и счет начнется сначала. Таким образом, можно построить кольцевой счетчик с произвольным коэффициентом счета (любым основанием счисления), изменяя лишь число триггеров в цепочке.

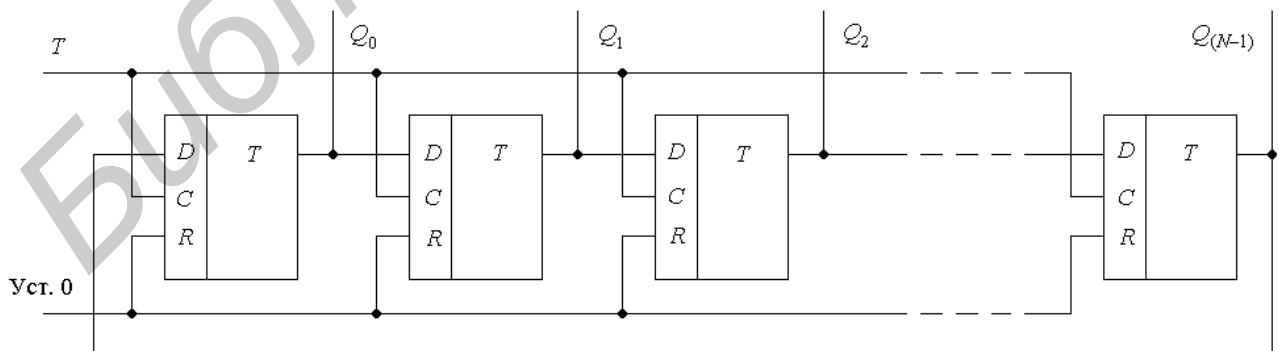


Рисунок 5.1 – Кольцевой счетчик на регистре сдвига

Недостаток такого счетчика – большое число триггеров, необходимых для его построения. Более экономичны, а потому и более распространены счетчики, образованные счетными  $T$ -триггерами. После каждого тактового импуль-

са  $T$  сигнал на входе  $D$  (инверсном выходе) меняется на противоположный и поэтому частота выходных импульсов вдвое меньше частоты поступающих. Собрав последовательную цепочку из  $n$  счетных триггеров (соединяя выход предыдущего триггера со входом  $C$  следующего), получим частоту  $f_{\text{вых}} = f_{\text{вх}}/2^n$ . При этом каждый входной импульс меняет код числа на выходе счетчика на 1 в интервале от 0 до  $N = 2^n - 1$ .

### 5.3 Лабораторное задание

Вариант задания для каждой бригады назначает преподаватель.

Перед тем как приступить к выполнению лабораторной работы за компьютером, ознакомьтесь с теоретической частью, приведенной в подразделе 5.2.

Соберите требуемую модель логической схемы. С помощью генератора кодов пошагово подавайте сигналы на входы схемы по вариантам. На выходе схемы контролируйте сигнал с помощью анализатора кодов и осциллографа.

Схема для варианта 1 представлена на рисунке 5.2, а для варианта 2 – на рисунке 5.3. Постройте таблицу истинности.

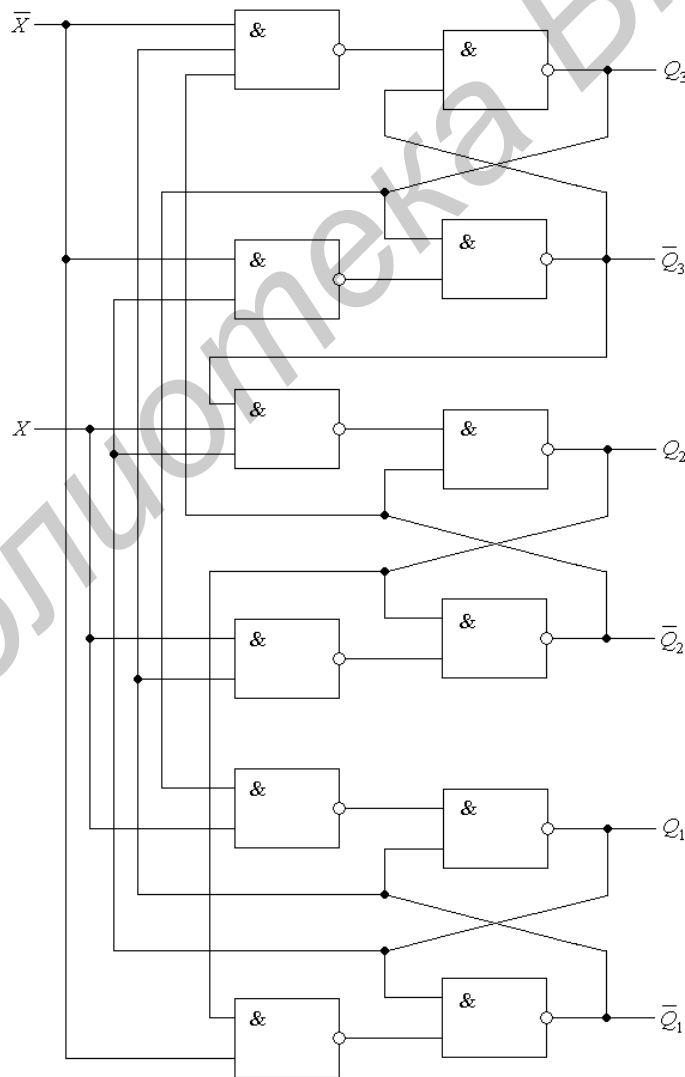


Рисунок 5.2 – Счетчик по модулю 3

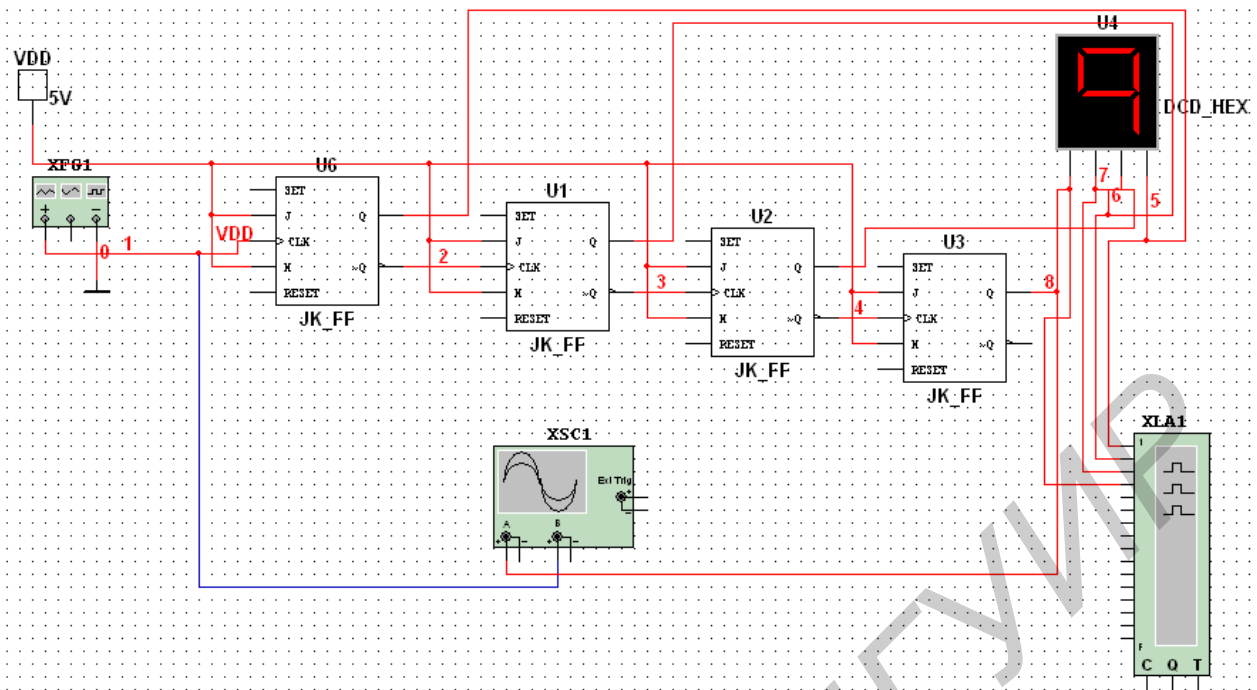


Рисунок 5.3 – Асинхронный четырехразрядный счетчик в Multisim 10.0

## 5.4 Содержание отчета

- 1 Титульный лист.
- 2 Цель работы.
- 3 Информация о проделанной работе, включая схемы, которые были построены в Multisim в ходе выполнения работы, а также таблицы истинности и итоговые преобразования величин в виде формул.
- 4 Выводы о проделанной работе и полученных результатах.

## 5.5 Контрольные вопросы

- 1 Что такое счетчик?
- 2 Чем определяется разрядность счетчика?
- 3 Каким образом можно превратить регистр сдвига в кольцевой счетчик?
- 4 Какой недостаток имеет кольцевой счетчик на регистре сдвига?
- 5 Чему равна частота сигнала на выходе счетчика, собранного на нескольких (2, 3, 4)  $T$ -триггерах?

## ШИФРАТОРЫ И ДЕШИФРАТОРЫ

### 6.1 Цель работы

Ознакомиться с принципом работы шифраторов и дешифраторов, научиться моделировать шифраторы и дешифраторы на логических элементах и с помощью встроенных приборов Multisim измерять их параметры.

### 6.2 Краткие теоретические сведения

Шифратор – устройство, обеспечивающее выдачу определенного кода в ответ на возбуждение одного из входов. Шифратор (кодер) преобразует одиночный сигнал в  $n$ -разрядный двоичный код. Наибольшее применение он находит в устройствах ввода информации (пультах управления) для преобразования десятичных чисел в двоичную систему счисления. Предположим, на пульте десять клавишей с гравировкой от 0 до 9. При нажатии любой из них на вход шифратора подается единичный сигнал  $X_i (X_0 - X_9)$ . На выходе шифратора должен появиться двоичный код  $(Y_1, Y_2, \dots)$  этого десятичного числа. Как видно из таблицы переключений (таблица 6.1), в этом случае нужен преобразователь с десятью входами и четырьмя выходами.

Таблица 6.1 – Таблица переключений

Десятичное число	Двоичный код				Десятичное число	Двоичный код			
	$Y_8$	$Y_4$	$Y_2$	$Y_1$		$Y_8$	$Y_4$	$Y_2$	$Y_1$
0	0	0	0	0	5	0	1	0	1
1	0	0	0	1	6	0	1	1	0
2	0	0	1	0	7	0	1	1	1
3	0	0	1	1	8	1	0	0	0
4	0	1	0	0	9	1	0	0	1

На выходе  $Y_1$  единица появляется при нажатии любой нечетной клавиши  $X_1, X_3, X_5, X_7, X_9$ , т. е.  $Y_1 = X_1 \vee X_3 \vee X_5 \vee X_7 \vee X_9$ . Для остальных выходов логические выражения имеют вид:  $Y_2 = X_2 \vee X_3 \vee X_6 \vee X_7$ ;  $Y_4 = X_4 \vee X_5 \vee X_6 \vee X_7$ ;  $Y_8 = X_8 \vee X_9$ . Следовательно, для шифратора понадобятся четыре элемента ИЛИ: пятивходовый, два четырехвходовых и двухвходовый (рисунок 6.1).

Обратное преобразование двоичного кода в код «1 из  $n$ » выполняют преобразователи кода, называемые дешифраторами. Дешифратор (декодер) преобразует код, поступающий на его входы, в сигнал только на одном из его выходов. Дешифраторы широко применяются в устройствах управления, в системах цифровой индикации с газоразрядными индикаторами, для построения распределителей импульсов по различным цепям и т. д.

Полным дешифратором с прямыми выходами называется комбинационная схема, имеющая  $n$  входов и реализующая  $2^n$  минтермов.

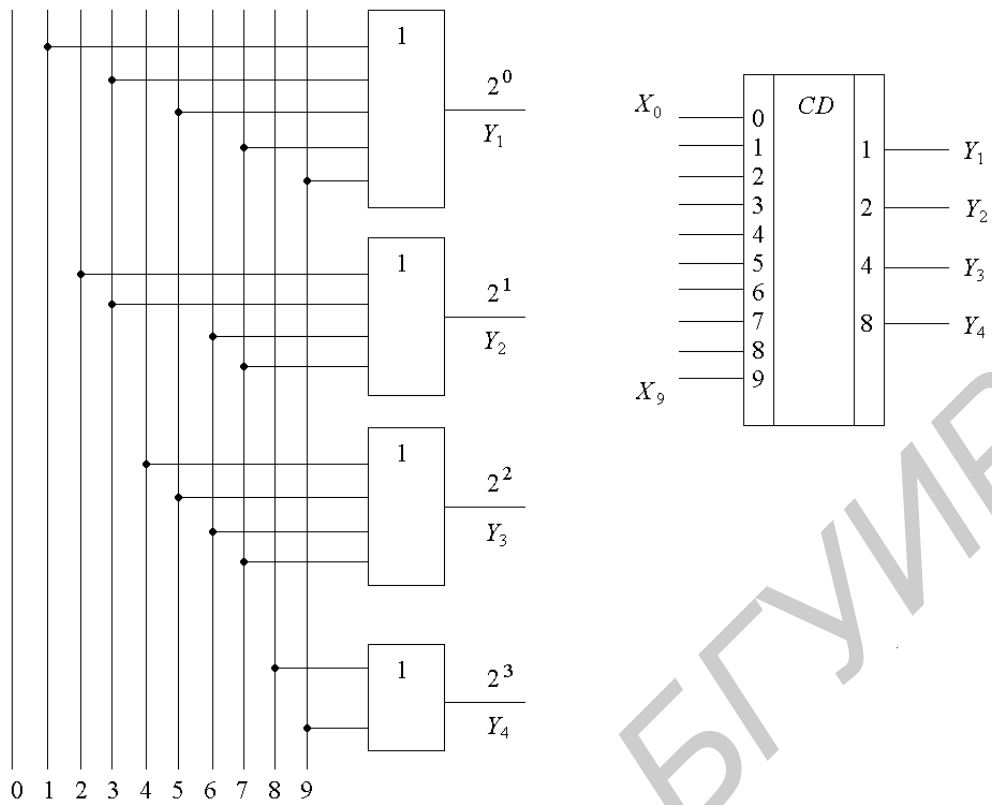


Рисунок 6.1 – Схема шифратора на элементах ИЛИ и его условное графическое обозначение

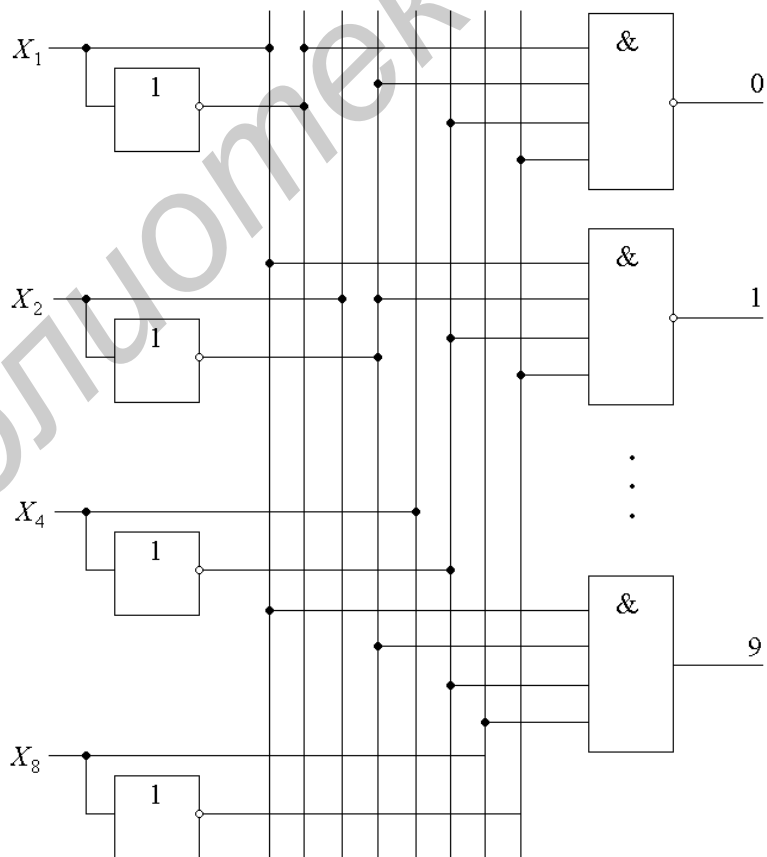


Рисунок 6.2 – Дешифратор на микросхеме К155ИД1

Неполным дешифратором называется комбинационная схема, имеющая  $n$  входов, но реализующая  $N < 2^n$  минтермов  $n$  переменных.

Условное обозначение дешифратора на микросхеме К155ИД1 с десятью выходами для дешифрования одного разряда двоично-десятичного кода 8421 и часть его принципиальной схемы приведены на рисунке 6.2. Любому входному двоичному коду соответствует низкий уровень только на одном выходе, а на всех остальных сохраняется высокий уровень.

### 6.3 Лабораторное задание

Вариант задания для каждой бригады назначает преподаватель.

Перед тем как приступить к выполнению лабораторной работы за компьютером, ознакомьтесь с теоретической частью, приведенной в подразделе 6.2.

Соберите модель логической схемы требуемого варианта. С помощью генератора кодов пошагово подавайте сигналы на входы схемы по вариантам. На выходе схемы контролируйте сигнал с помощью анализатора кодов и осциллографа.

Пример схемы для варианта 1 представлен на рисунке 6.3, для варианта 2 – на рисунке 6.4.

Постройте таблицу истинности для своего варианта.

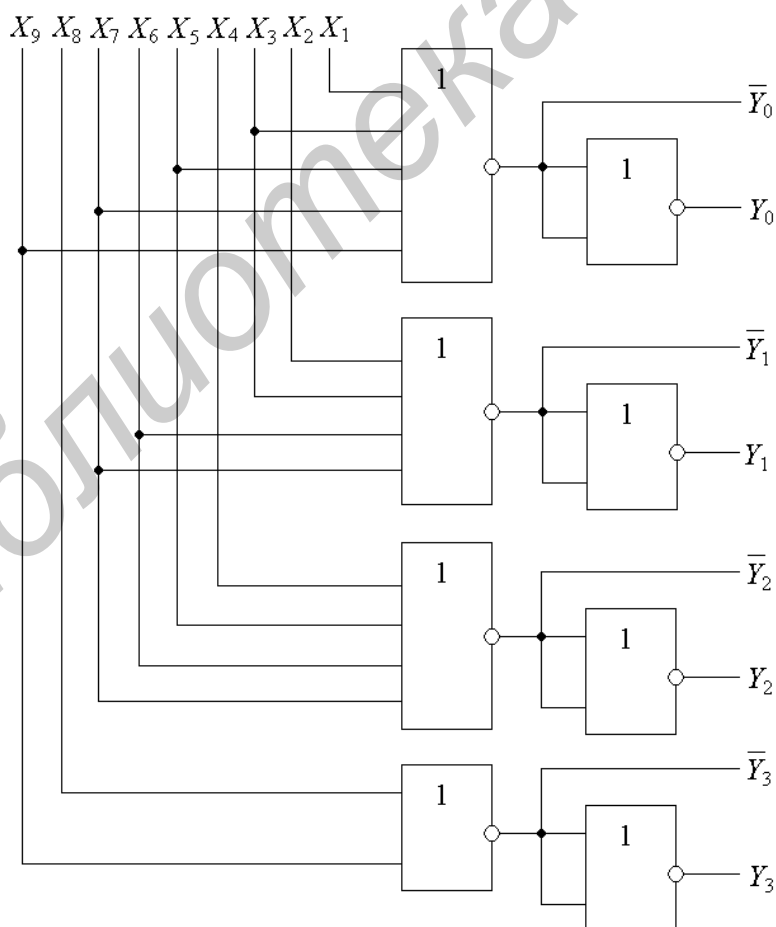


Рисунок 6.3 – Шифратор, реализованный в базисе ИЛИ–НЕ



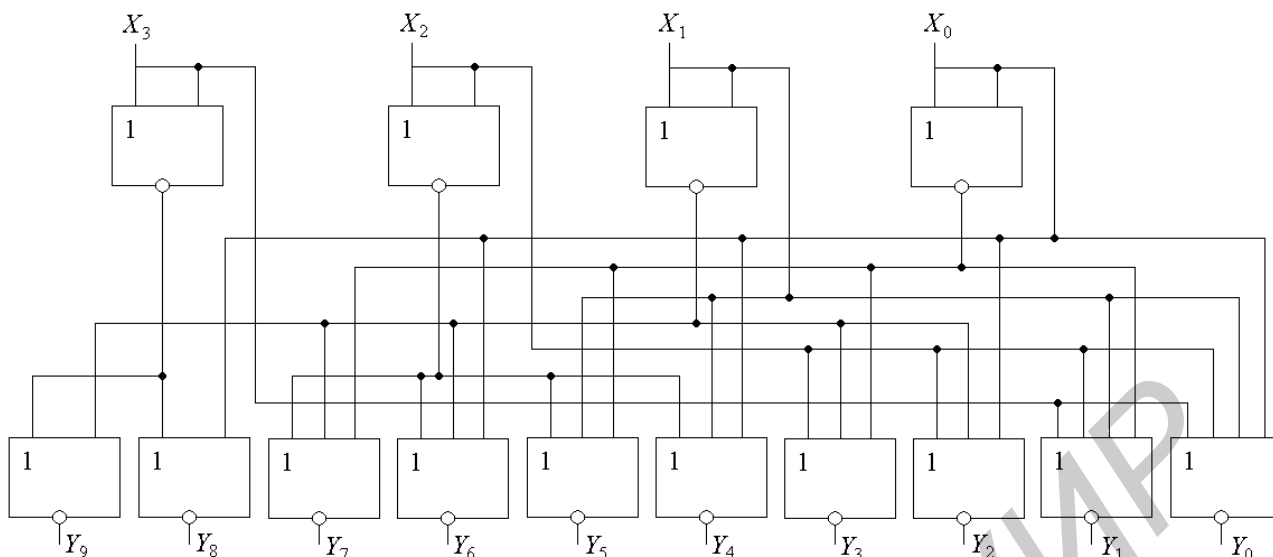


Рисунок 6.4 – Дешифратор, реализованный в базисе ИЛИ – НЕ

#### 6.4 Содержание отчета

- 1 Титульный лист.
- 2 Цель работы.
- 3 Информация о проделанной работе, включая схемы, которые были построены в Multisim в ходе выполнения работы, а также таблицы истинности и итоговые преобразования величин в виде формул.
- 4 Выводы о проделанной работе и полученных результатах.

#### 6.5 Контрольные вопросы

- 1 Что такое шифратор?
- 2 Где находит наибольшее применение шифратор?
- 3 Что представляют собой дешифраторы?
- 4 Где находит наибольшее применение дешифратор?
- 5 Полный и неполный дешифраторы.

## ЦИФРОАНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ

### 7.1 Цель работы

Цель работы состоит в том, чтобы ознакомиться с основными видами цифроаналоговых преобразователей (ЦАП), научиться моделировать простейшие ЦАП и с помощью встроенных приборов Multisim измерять их параметры.

### 7.2 Краткие теоретические сведения

Цифроаналоговый преобразователь представляет собой устройство для автоматического декодирования входных величин, представленных числовыми кодами, в эквивалентные им значения заданной физической величины. Количественная связь между входной числовой величиной  $N_i$  и ее аналоговым эквивалентом  $A(t_i)$ , характеризующая алгоритм цифроаналогового преобразования, имеет вид  $A(t_i) = N_i \Delta A + \delta A_i$ , где  $\Delta A$  – аналоговый эквивалент единицы младшего разряда кода;  $\delta A$  – погрешность преобразования.

По принципу действия схемы ЦАП могут быть с суммированием и делением напряжения, а также с суммированием токов.

Выходное напряжение в схеме ЦАП с суммированием напряжения (рисунок 7.1, а) равно

$$U(N) = U_{\text{оп}} R \sum_{i=0}^{n-1} \frac{a_i}{\sum_{i=0}^{n-1} 2^{-(n-i-1)}}, \quad (7.1)$$

где  $N = a_0 2^0 + a_1 2^1 + \dots + a_{n-1} 2^{n-1}$  – двоичный код;

$$R_i = 2^{n-i-1} R;$$

$$R_i = 2^{n-i-1} R;$$

$$R_{n-1} = R;$$

$n$  – число двоичных разрядов.

Выходное напряжение в схеме ЦАП с делением напряжения (рисунок 7.1, б), где используется резистивная матрица типа  $R-2R$ :

$$U(N) = U_{\text{оп}} \frac{2}{3} \sum_{i=0}^{n-1} a_i 2^{-(n-i)}. \quad (7.2)$$

Коэффициент использования опорного напряжения в схеме на рисунке 7.1, б  $U_{\text{оп}}/U(N_{\text{max}})$  равен  $2/3$ , а в схеме на рисунке 7.1, а этот коэффициент равен 1. Несмотря на это, ЦАП (по схеме на рисунке 7.1, б) с резистивной матрицей типа  $R-2R$  имеет следующее преимущество: для выполнения схемы требуются два резистора с сопротивлением  $R$  и  $2R$  (в отличие от схемы на рисунке 7.1, а, для которой требуется  $n$  резисторов с сопротивлением  $R_i = 2^{n-i-1} R$ ). Однако сле-

дует отметить, что в схеме на рисунке 7.1, б ЦАП имеет более низкое быстродействие, чем в схеме на рисунке 7.1, а, так как содержит больше паразитных емкостей и в ней используется многозвенный принцип передачи напряжения.

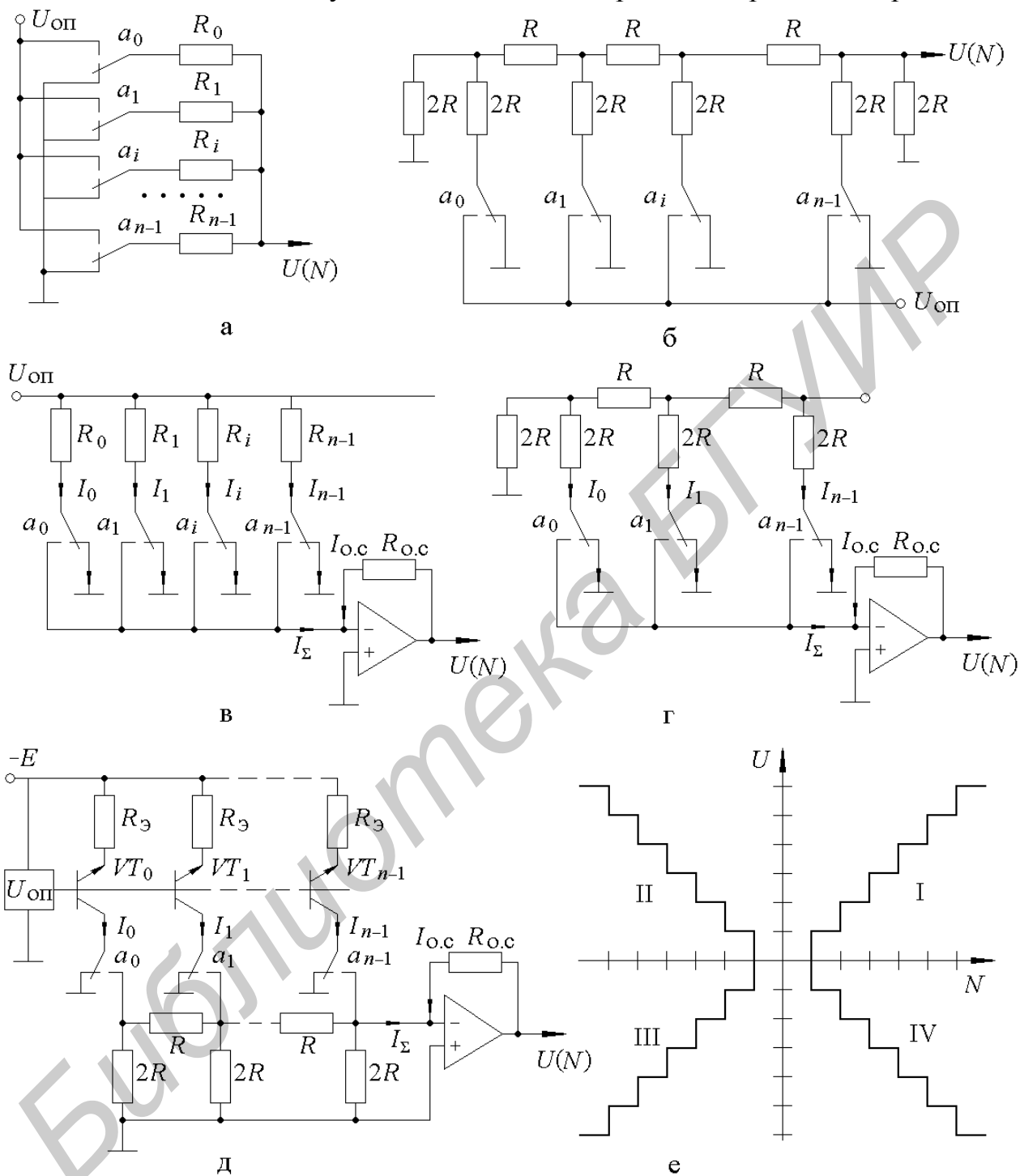


Рисунок 7.1 – Схемы ЦАП

Для более высокой скорости преобразования на практике используют ЦАП с суммированием токов (рисунок 7.1, в, г). Так как входное сопротивление и коэффициент операционного усилителя ОУ велики, то напряжение и ток во входной цепи ОУ близки к нулю. Следовательно, все токи  $I_0 + I_1 + I_2 + \dots + I_{n-1} = I_{\Sigma}$ , текущие

через элементы резистивной цепи, уравниваются током  $I_{0.c} = I_{\Sigma}$ , проходящим в цепи обратной связи. Выходное напряжение такого ЦАП

$$U(N) = R_{0.c} I_{0.c} = R_{0.c} I_{\Sigma} = R_{0.c} \sum_{i=0}^{n-1} a_i I_i. \quad (7.3)$$

Для схемы на рисунке 7.1, в сопротивление резисторов  $R_i = R_{n-1} 2^{n-i-1}$ , выходное напряжение

$$U(N) = R_{0.c} \sum_{i=0}^{n-1} a_i \frac{U_{\text{оп}}}{R_i} = R_{0.c} \sum_{i=0}^{n-1} a_i \frac{U_{\text{оп}}}{R_{n-1} 2^{n-i-1}}. \quad (7.4)$$

Для схемы ЦАП с резистивной матрицей  $R-2R$  (см. рисунок 7.1, г) ток  $I_i = \frac{U_{\text{оп}}}{R} 2^{-(n-i)}$  и выходное напряжение

$$U(N) = R_{0.c} \sum_{i=0}^{n-1} a_i \frac{U_{\text{оп}}}{R} 2^{-(n-i)}. \quad (7.5)$$

Следует отметить, что в схемах ЦАП с суммированием токов (см. рисунок 7.1, в, г) резистором  $R_{0.c}$  можно менять коэффициент преобразования

$K_{\text{пр}} = \frac{U(N_{\text{max}})}{U_{\text{оп}}} = \frac{2R_{0.c}}{R_{n-1}}$ ; так, при  $R_{0.c} = R = R_{n-1}/2$   $K_{\text{пр}} = 1$ . Токи в резисторах

(см. рисунок 7.1, в, г) почти не зависят от входного кода, что обеспечивает их стабильный тепловой режим, однако изменения сопротивлений переключателей вызывают погрешность. Для уменьшения влияния сопротивления ключей применяют схемы ЦАП с резистивными матрицами  $R-2R$  и одинаковыми генераторами токов  $I_0$  (рисунок 7.1, д). Выходное напряжение в таком ЦАП

$$U(N) = I_0 R_{0.c} \sum_{i=0}^{n-1} \frac{a_i}{2^{n-i-1}} = I_0 R_{0.c} 2^{-(n-1)} \sum_{i=0}^{n-1} a_i 2^i = \Delta U_{\text{p.c}} N, \quad (7.6)$$

где  $N = \sum_{i=0}^{n-1} a_i 2^i$  – цифровой код;

$\Delta U_{\text{p.c}} = I_0 R_{0.c} 2^{n-1}$  – шаг квантования (разрешающая способность).

В этом ЦАП генераторы тока имеют одинаковые динамические свойства, так как нагружены на одинаковые резисторы сопротивлением  $R$ . Это позволяет быстрее устанавливаться сигналам младших разрядов, а также уменьшает амплитуду и длительность выбросов. Такие сигналы используют в быстродействующих ЦАП, причем время установления не более 50 нс. Однако в этом ЦАП имеется зависимость токов в резисторах от входного кода, что приводит к нестабильности их теплового состояния.

Выходное напряжение ЦАП можно рассматривать как функцию входного сигнала  $U_{\text{оп}}$ :  $U_{\text{вых}} = U_{\text{оп}} k_1$ , где  $k_1$  – коэффициент, пропорциональный цифровому коду  $N_1$  на входе ЦАП. Если  $U_{\text{оп}}$  рассматривать как сигнал, который получа-

ется с помощью другого ЦАП, т. е.  $U_{\text{оп}} = U'_{\text{оп}} k_2$ , где  $k_2$  – коэффициент, пропорциональный цифровому коду  $N_2$ , тогда  $U_{\text{вых}} = U'_{\text{оп}} k_2 k_1$ , что представляет собой аналоговое напряжение, пропорциональное произведению двух чисел –  $N_1$  и  $N_2$ . При этом полярность выходного сигнала зависит от полярности опорного напряжения при суммировании или делении напряжения на резисторах (см. рисунок 7.1, а, б) и имеет ту же полярность, что и  $U_{\text{оп}}$ ; от способов суммирования токов (рисунок 7.1, в – д) и от того, к какому входу ОУ (неинвертирующему или инвертирующему) приложен этот сигнал (ток  $I_{\Sigma}$ ) (последний вариант включения ОУ более распространен).

Таким образом, выходные сигналы ЦАП могут располагаться в одном, двух или четырех квадрантах в зависимости от того, какие значения принимают  $k_1$ ,  $k_2$ ,  $U'_{\text{оп}}$  (рисунок 7.1, е). В простейших ЦАП эти величины принимают только один знак, и выходной сигнал формируется в I или IV квадранте. В более сложных ЦАП используют специальные коды  $k_1$ ,  $k_2$ , имеющие обе полярности; выходные устройства (операционные усилители), позволяющие изменять полярность выходного сигнала; коммутируемые источники опорного напряжения  $U_{\text{оп}}$  разной полярности. Кроме того, разработаны умножающие ЦАП, работающие с изменяющимися или биполярными опорными сигналами.

Микросхема К572ПА1 (рисунок 7.2) является 10-разрядным ЦАП умножающего типа, построенным с суммированием токов и питающимся от опорного напряжения (см. рисунок 7.1, г). Для ее функционирования необходимы внешние источники опорного напряжения (ИОН) и операционный усилитель (ОУ).

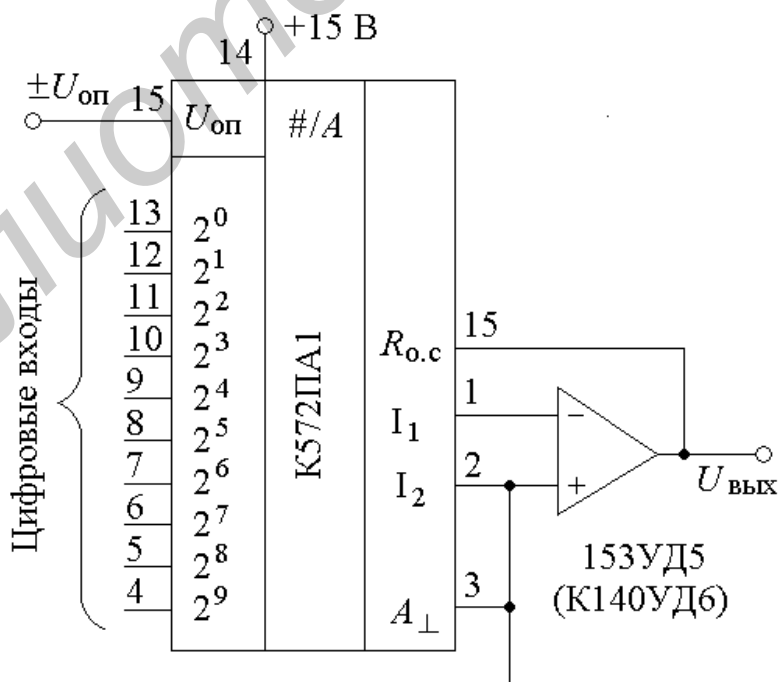


Рисунок 7.2 – 10-разрядный ЦАП умножающего типа

Выходное напряжение схемы  $U_{\text{вых}}(N) = \frac{U_{\text{оп}}}{2^n} \sum_{i=0}^{n-1} a_i 2^i$ . Микросхема может

работать в режиме двухквadrантного умножающего преобразования. Для этого предусмотрено подключение двухполярного ИОН, значение которого можно изменять в пределах  $\pm 17$  В.

### 7.3 Лабораторное задание

Вариант задания для каждой бригады назначает преподаватель.

Перед выполнением лабораторной работы за компьютером ознакомьтесь с теоретической частью, приведенной в подразделе 7.2.

Создайте модель требуемой схемы. С помощью генератора кодов пошагово подавайте сигналы на входы схемы по вариантам. На выходе схемы контролируйте сигнал с помощью осциллографа.

Схема для варианта 1 представлена на рисунке 7.1, б, для варианта 2 – на рисунке 7.1, в. Число  $n$  задается преподавателем.

### 7.4 Содержание отчета

- 1 Титульный лист.
- 2 Цель работы.
- 3 Информация о проделанной работе, включая схемы, которые были построены в Multisim в ходе выполнения работы.
- 4 Выводы о проделанной работе и полученных результатах.

### 7.5 Контрольные вопросы

- 1 Что представляет собой ЦАП?
- 2 Назовите основные преимущества и недостатки схемы на рисунке 7.1, б.
- 3 Какой ЦАП используют для более высокой скорости преобразования?
- 4 От чего зависит полярность сигнала на выходе ЦАП?
- 5 По какому принципу построена микросхема К572ПА1?

**АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ****8.1 Цель работы**

Ознакомиться с основными видами аналого-цифровых преобразователей (АЦП), научиться моделировать АЦП в среде Multisim 10 и измерять их параметры с помощью встроенных приборов Multisim.

**8.2 Краткие теоретические сведения**

Аналого-цифровой преобразователь (АЦП) представляет собой устройство для автоматического преобразования непрерывно изменяющихся во времени аналоговых величин в эквивалентные значения числовых кодов. Количественная связь между аналоговой величиной  $A(t_i)$  и соответствующей ей цифровой величиной  $N_{t_i}$ , характеризующая алгоритм аналого-цифрового преобразования, имеет вид  $N_{t_i} = A(t_i)/\Delta A \pm \delta N_{t_i}$ , где  $\Delta A$  – шаг квантования, т.е. аналоговый эквивалент единицы младшего разряда кода;  $\delta N_{t_i}$  – погрешность преобразования на данном шаге.

Существует большое число способов и соответствующих им схем для преобразования аналоговой величины в цифровой код. В последнее время получила распространение классификация АЦП, показывающая, как во времени разворачивается процесс преобразования. Различают АЦП последовательные, последовательно-параллельные и параллельные. К последовательным АЦП относят преобразователи интегрирующего типа, последовательных приближений, следящего типа. В них преобразование аналоговой величины идет ступеньками (шагами), последовательно приближаясь к измеряемому значению. Такие АЦП позволяют получить высокую разрядность (точность), но имеют невысокое быстродействие. В параллельных АЦП преобразование осуществляется за один шаг путем его квантования с помощью набора компараторов. АЦП данного типа являются самыми быстродействующими. Последовательно-параллельные АЦП являются комбинированными устройствами. В них с помощью малоразрядного параллельного АЦП сначала определяются старшие разряды кода, затем формируется разностный сигнал и по нему определяются младшие разряды с помощью второго параллельного АЦП.

Рассмотрим АЦП параллельного типа и последовательный АЦП следящего уравнивания.

Параллельные АЦП имеют относительно простую структуру. Схема такого трехразрядного АЦП приведена на рисунке 8.1. Она включает делитель опорного напряжения и компараторы, на инвертирующие входы которых подаются напряжения с делителя, а на прямые – преобразуемое напряжение  $U$ . В зависимости от величины  $U$  будет срабатывать часть компараторов. Например,

если сработают три младших компаратора, то сформируется код 0000111, соответствующий двоичному коду 011.

Основной недостаток параллельных АЦП – большое количество компараторов. Для  $N$ -разрядного АЦП их число  $2N - 1$ .

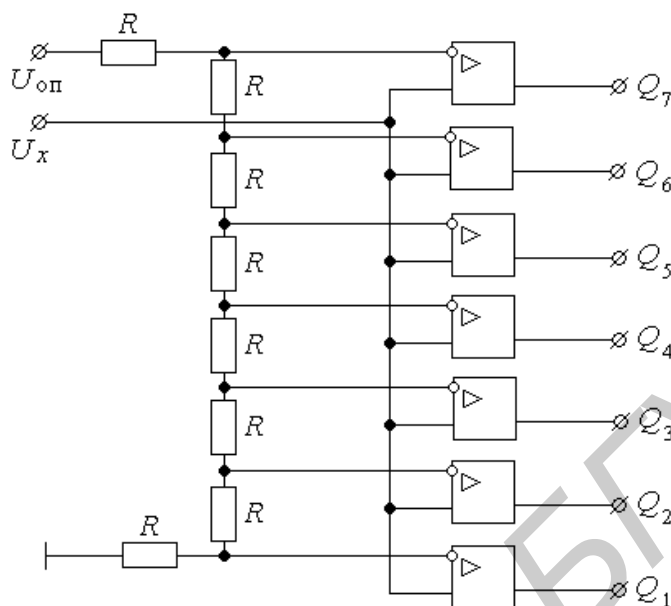


Рисунок 8.1 – Трехразрядный параллельный АЦП

В АЦП последовательного типа следящего уравнивания (рисунок 8.2) используется реверсивный счетчик (РС), схема управления (СУ), компаратор (К), генератор счетных импульсов (ГСИ). В момент достижения  $U_k$  величины  $U_x$  АЦП переходит в следящий режим и выходной код АЦП колеблется вокруг среднего значения с точностью до шага квантования. Если скорость изменения  $U_x(t)$  не превышает максимальной скорости изменения компенсирующего напряжения  $U_k$ , то в любой момент  $U_k$  не отличается от измеряемого напряжения более чем на шаг квантования  $h \leq U_x'(t)\tau_0$ . Это соотношение определяет апертурную погрешность АЦП, а период счетных импульсов  $\tau_0$  является апертурным времени. В следящем режиме работы АЦП цифровой код измеряемой величины можно снять в любом такте работы преобразователя.

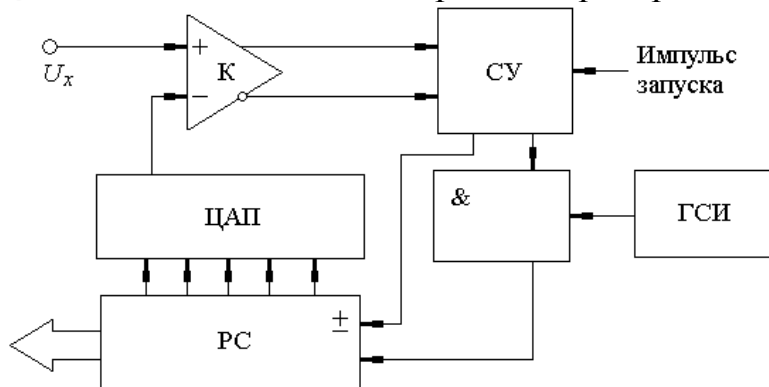


Рисунок 8.2 – АЦП последовательного типа следящего уравнивания



### 8.3 Лабораторное задание

Вариант задания для каждой бригады назначает преподаватель.

Перед тем как приступить к выполнению лабораторной работы за компьютером, ознакомьтесь с теоретической частью (подраздел 8.2).

Создайте модель требуемого варианта схемы. С помощью функционального генератора подавайте аналоговый сигнал на входы схемы по вариантам. На выходе схемы контролируйте сигнал с помощью анализатора кодов.

Вариант схемы для построения в Multisim представлен на рисунке 8.1.

### 8.4 Содержание отчета

- 1 Титульный лист.
- 2 Цель работы.
- 3 Информация о проделанной работе, включая схемы, которые были построены в Multisim в ходе выполнения работы.
- 4 Выводы о проделанной работе и полученных результатах.

### 8.5 Контрольные вопросы

- 1 Что представляет собой АЦП?
- 2 Какие различают виды АЦП? Дайте им краткую характеристику.
- 3 Назовите основные преимущества и недостатки параллельного АЦП.
- 4 Какой формулой выражается количественная связь между аналоговой величиной  $A(t_i)$  и соответствующей ей цифровой величиной  $N_{t_i}$  ?
- 5 Поясните принцип работы АЦП последовательного типа следящего уравновешивания.

### ЛИТЕРАТУРА

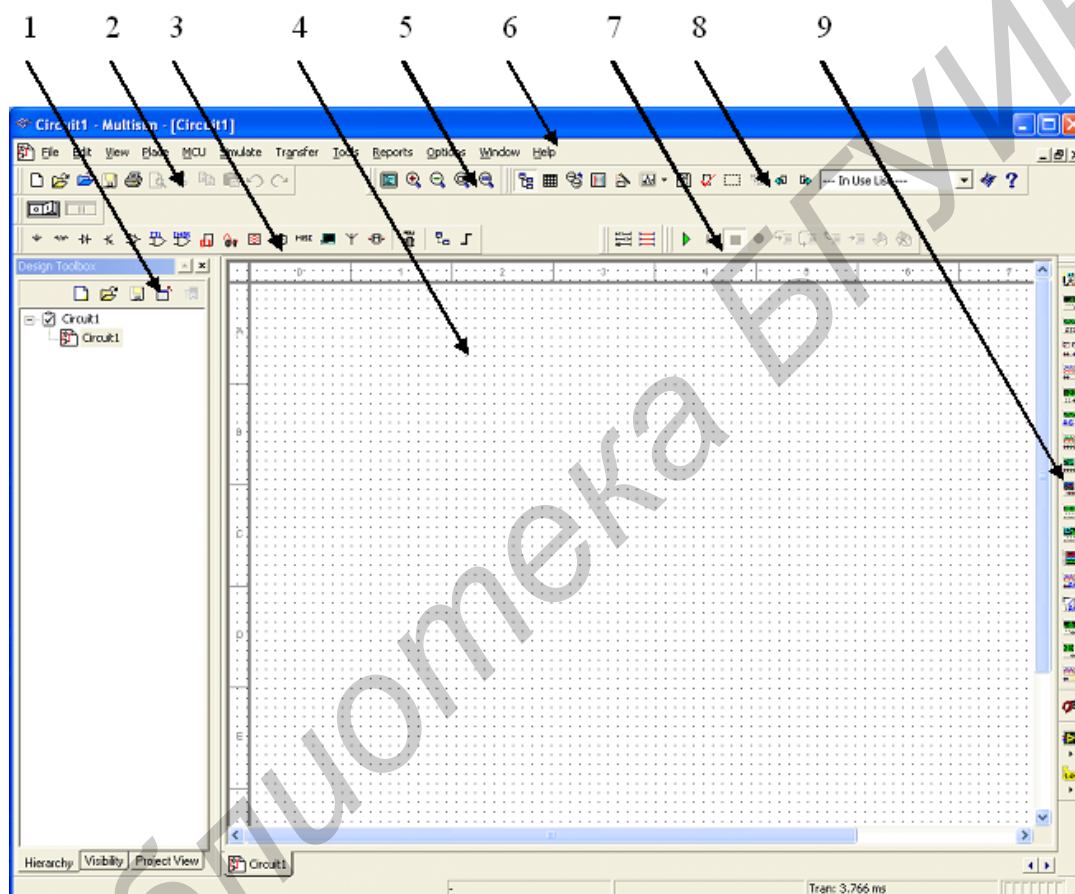
- 1 Токхейм, Р. Основы цифровой электроники / Р. Токхейм. – М. : Мир, 1998. – 391 с.
- 2 Зельдин, Е. А. Цифровые интегральные схемы в информационно-измерительной аппаратуре / Е. А. Зельдин. – Л. : Энергоатомиздат, 1986. – 280 с.
- 3 Пухальский, Г. И. Проектирование дискретных устройств на интегральных микросхемах : справочник / Г. И. Пухальский, Т. Я. Новосильцева. – М. : Радио и связь, 1990. – 304 с.
- 4 Пухальский, Г. И. Цифровые устройства: учебное пособие для вузов / Г. И. Пухальский, Т. Я. Новосильцева. – СПб. : Политехника, 1996. – 885 с.
- 5 Шило, В. Л. Популярные цифровые микросхемы : справочник / В. Л. Шило. – М. : Радио и связь, 1987. – 352 с.
- 6 Зубчук, В. И. Справочник по цифровой схемотехнике / В. И. Зубчук, В. П. Сигорский, А. Н. Шкуро. – Киев : Техника, 1990. – 448 с.
- 7 Федорков, Б. Г. Микроэлектронные цифроаналоговые и аналого-цифровые преобразователи / Б. Г. Федорков, В. А. Телец, В. П. Дегтяренко. – М. : Радио и связь, 1984. – 121 с.

## ПРИЛОЖЕНИЕ А

### ОСНОВНЫЕ ЭЛЕМЕНТЫ ИНТЕРФЕЙСА ПАКЕТА Multisim 10.0

Программный пакет Multisim представляет собой систему автоматизированного проектирования электронных схем, включающую, в частности, средство построения схем и имитационное приложение National Instruments Circuit Design Suite, блок EDA (Electronics Design Automation).

Основные элементы интерфейса пользователя Multisim представлены на рисунке А.1.



- 1 – панель, которая позволяет управлять через другие типы файлов в проекте (схемы, РСВ, сообщения), рассматривает схематическую иерархию и показывает или прячет другие слои;  
2 – панель с кнопками наиболее часто используемых команд; 3 – панель базовых элементов;  
4 – поле для рисования схем; 5 – панель с кнопками, управляющими видом экрана;  
6 – панель меню программы; 7 – панель симуляции; 8 – основная панель;  
9 – панель инструментов программы

Рисунок А.1 – Примерный вид программы Multisim при запуске

Рассмотрим основные команды программы, которыми придется оперировать при анализе и синтезе дискретных схем.

Раздел меню «File» содержит следующие основные команды:

- 1) New – создать новый файл;

- 2) Open – открыть существующий файл;
- 3) Save – записать файл;
- 4) Save as... – записать файл под другим именем;
- 5) Print – распечатать файл на принтере;
- 6) Exit – выход из программы и др.

Меню «Edit» содержит такие основные команды:

- 1) Cut – вырезать, т. е. удалить и перенести выделенный фрагмент схемы в буфер обмена;
- 2) Copy – копирование выделенного фрагмента в буфер;
- 3) Paste – вставка из буфера фрагмента схемы;
- 4) Delete – удаление выделенного фрагмента;
- 5) Select All – выделить всю схему для копирования, переноса или удаления и др.

Меню «View» содержит следующие основные команды:

- 1) Zoom In – увеличение масштаба;
- 2) Zoom Out – уменьшение масштаба;
- 3) Toolbars – выбор панелей, которые отображаются на экране.

Немаловажным является меню «Help», в которое можно обращаться при возникновении вопросов по работе с программой.

При построении схемы требуется выбрать пиктограмму необходимой группы базовых элементов на панели базовых элементов и щелкнуть левой кнопкой мыши. При этом раскроется меню, в котором можно выбрать необходимый тип элемента; затем двойным щелчком левой кнопки мыши переносим элемент на поле для рисования схем. Чтобы закрепить элемент на поле, необходимо еще раз нажать левую кнопку мыши в выбранном месте для построения. В дальнейшем элемент удобно и легко можно перемещать по рабочей площадке, щелкнув по нему и удерживая левую кнопку мыши.

Для того чтобы соединить два элемента между собой, нужно подвести курсор мыши к выводу первого элемента, нажать левую кнопку мыши (при этом у вывода элемента появится небольшая черная точка) и, удерживая кнопку мыши нажатой, перетянуть указатель мыши к выводу другого элемента. При этом будет вычерчиваться линия слежения за курсором мыши и вокруг вывода другого элемента появится красная точка. Затем кнопка мыши отпускается и провод, соединяющий два вывода, готов. Он будет нарисован в поле схемы.

Для удаления элемента из схемы достаточно привести курсор мыши на элемент, который требуется удалить. При этом элемент обводится синим прерывистым прямоугольником. После чего нажимается клавиша Delete (Del) или выбирается пункт «Delete» в меню «Edit» и элемент удаляется из схемы.

В программе также можно задать имя элементу или блоку. В этом случае следует два раза щелкнуть левой кнопкой мыши по выбранному элементу (блоку). После этого в появившемся меню требуется выбрать закладку «Label» и в поле «Label» набрать задуманное имя элемента. Затем нажимается кнопка ОК и под элементом появляется его название.

Если требуется задать ошибки в работу какого-либо элемента, то в окне свойств элемента, вызванном, как и в предыдущем случае, выбирается закладка «Fault». В этой закладке можно выбрать такие неисправности, как короткое замыкание указанных цифрами выводов элемента (Short); обрыв на заданных цифрами выводах (Open); можно задать величину сопротивления утечки (Leakage) либо выбрать отметку, обозначающую отсутствие ошибок (None).

Для изменения цвета проводника, соединяющего элементы, надо щелкнуть по нему правой кнопкой мыши и выбрать опцию «Segment Color». В появившемся подокне можно выбрать желаемый цвет проводника. После этого нажать кнопку ОК.



Toggle Design Toolbox – кнопка проектного инструментария. Включает и выключает просмотр проектного инструментария.



Toggle Spreadsheet View – кнопка вида электронной таблицы. Включает и выключает просмотр электронной таблицы.



Database Manager – кнопка менеджера базы данных. Запускает менеджера базы данных диалогового блока.



Create Component – кнопка создания компонента. Запускает мастер компонентов.



Кнопка Grapher/Analyses. Отображает самописец, а также список доступного анализа. Самописец является многооконным средством визуализации процессов в цепи, что позволяет рассматривать, устанавливать, сохранять и экспортировать графики и диаграммы.



Кнопка Postprocessor. Отображает диалоговый блок Postprocessor. Postprocessor вычисляет результаты уравнений и вычерчивает эти результаты как линии на графиках и диаграммах. Чтобы использовать Postprocessor, строим уравнения, объединяя переменные из результатов анализа предшествующей цепи с математическими функциями. Чтобы строить уравнения для Postprocessor, необходимо выполнить по крайней мере один анализ. При выполнении анализа в цепи результаты появляются в Самописце и сохранены для использования Postprocessor.



Electrical Rules Checking – кнопка проверки электрических правил. Проверяет выполнение электрических правил, установленных для проводки цепи.



Show Breadboard – кнопка показа макета. Отображает 3D-компоненты цепи и стандартный макет.



Capture Screen Area – Кнопка выделения области экрана.



Кнопка Back Annotate from Ultiboard. Позволяет включать изменения в цепь, которая была сделана в Ultiboard (например удаленные компоненты), в соответствующий файл цепи Multisim.



Кнопка Forward Annotate. Позволяет записывать изменения, сделанные в схематическом файле в Multisim, в свой существующий файл Ultiboard.



Help – кнопка подсказки. Запускает файл подсказки.



Educational Website – кнопка информационного Website. Запускает Internet-браузер и отправляет на информационный сайт Electronic Workbench. Эта характеристика доступна не во всех версиях Multisim.



Кнопка запуска/продолжения симуляции. Начинает/продолжает моделирование активной цепи.



Кнопка паузы симуляции.



Кнопка прекращения симуляции. Останавливает моделирование.



Кнопка паузы на границе следующей инструкции MCU. Предназначена для использования с модулем Multisim MCU.



Кнопка Шаг В... Используется с модулем Multisim MCU.



Кнопка Перешагнуть. Для использования с Модулем Multisim MCU.



Кнопка Шаг Из... Используется с модулем Multisim MCU.



Кнопка работы с курсором. Используется с модулем Multisim MCU.



Кнопка точечного разрыва переключателя. Используется с модулем Multisim MCU.



Кнопка удаления всех точечных разрывов. Используется с модулем Multisim MCU.



Кнопка источников. Выбирает группу источников питания в окне просмотра.



Кнопка основных компонентов. Выбирает группу основных пассивных компонентов (резисторы, конденсаторы и т. д.) в окне просмотра.



Диодная кнопка. Выбирает группу компонентов «диоды» в окне просмотра.



Транзисторная кнопка. Выбирает группу компонентов «транзисторы» в окне просмотра.





Аналоговая кнопка. Выбирает группу аналоговых компонентов (ОУ, компараторы и т. п.) в окне просмотра.





Кнопка TTL. Выбирает группу компонентов TTL в окне просмотра.


 Кнопка CMOS. Выбирает компонентную группу КМОП в окне просмотра.

 Кнопка смешанная цифровая. Выбирает смешанную цифровую компонентную группу в окне просмотра.


 Смешанная кнопка. Выбирает смешанную (аналого-цифровую) компонентную группу в окне просмотра.


 Кнопка силовых компонентов. Выбирает компонентную группу силовой электроники в окне просмотра.


 Кнопка указателя. Выбирает компонентную группу указателя в окне просмотра.

 Кнопка Прочее. Выбирает компонентную группу прочего в окне просмотра.


 Кнопка Электромеханика. Выбирает компонентную группу электромеханика в окне просмотра.

 Кнопка RF (ВЧ). Выбирает компонентную группу ВЧ в окне просмотра.

 Кнопка установки иерархии блоков. Открывает файл, который нужно вставлять как иерархический блок.

 Кнопка установки шины. Устанавливает шину с сегментами, созданными щелчком мыши в рабочей области.

 Кнопка предоставления периферийных устройств. Выбирает компонентную группу периферийных устройств в окне просмотра.

 Кнопка установки модуля MCU. Выбирает компонентную группу микропроцессорного (MCU) модуля в окне просмотра.

Multisim обеспечивает большое количество виртуальных инструментов, которые используются для изучения поведения исследуемых цепей. Эти инструменты устанавливаются, используются и считываются просто, подобно их реальным эквивалентам. Они выглядят как инструменты, используемые в лаборатории. Дополнительно к стандартным инструментам, которые входят в пакет Multisim, можно создавать свои собственные заказные инструменты, используя LabVIEW (графическую среду разработки для создания гибкого и масштабируемого теста, измерений и управляющих приложений).

Виртуальные инструменты имеют два вида: иконка инструмента, подключаемого к цепи, и лицевая панель инструмента, где устанавливаются элементы управления и отображаются результаты измерения. Лицевую панель инструмента можно вызывать или скрывать двойным щелчком на иконке инструмента.

Чтобы активизировать цепь, нужно щелкнуть кнопку запуска/продолжения симуляции на панели симуляции. Multisim начинает имитиро-

вать поведение цепи и сигналов, отображая результат измерения в точках, в которых установлен инструмент.

В течение моделирования сообщения о результатах симуляции и любых проблемах с моделированием записываются в контрольный журнал. Если необходимо наблюдать прогресс моделирования, выберите Simulation Error Log/Audit из меню Simulate.

Пока цепь активизирована, можно отрегулировать установочные параметры инструмента. При этом невозможно изменить цепь, изменяя величины (за исключением переменных компонентов), или выполнить любые схематические функции сбора, как, например, сдвиг или компонентная замена; нужно аннулировать netlist.

Для того чтобы останавливать моделирование, выбирают Simulate/Pause.

Для того чтобы остановить моделирование, щелкните имитационную кнопку Стоп на панели симуляции. Моделирование заканчивается с появлением конечных результатов, показанных на лицевой панели инструмента и в контрольном журнале.

### Мультиметр (Multimeter)

Мультиметр (Multimeter) предназначен для измерения напряжений, токов, сопротивлений и уровней в различных точках схемы. На корпусе мультиметра есть два вывода: «+» и «-», которые необходимо подсоединить к исследуемой цепи. Чтобы увидеть показания мультиметра, используют двойной щелчок левой кнопки мыши по нему (рисунки А.2 и А.3).

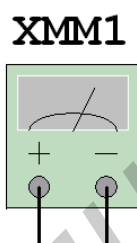


Рисунок А.2 – Изображение мультиметра в рабочей зоне Multisim 10.0

Рисунок А.3 – Рабочее окно мультиметра

### Осциллограф (Oscilloscope)

Двухканальный осциллограф отображает величину и временные изменения электронных сигналов. Он может предоставить график одного или двух сигналов во времени или сравнение одной формы сигнала с другой (рисунки А.4 и А.5)



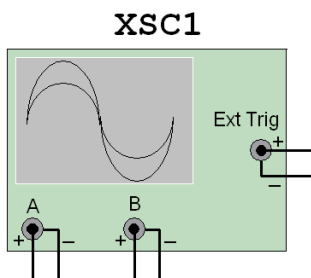


Рисунок А.4 – Изображение осциллографа в рабочей зоне Multisim 10.0

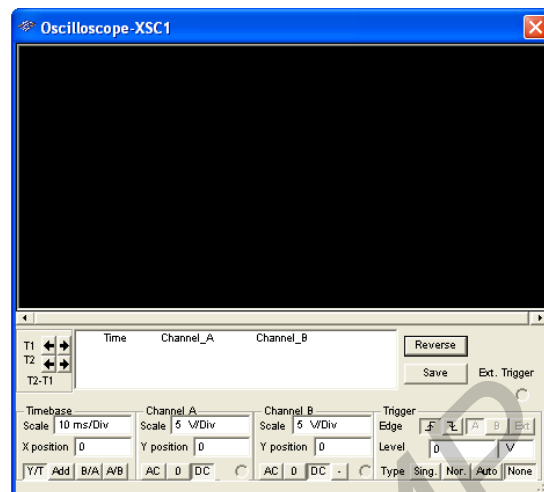


Рисунок А.5 – Рабочее окно осциллографа

На рисунке А.6 Scale (шкала) – цена деления по оси X; X position (позиция X) – начальная точка сигнала по оси X; Y/T – величина напряжения в пределах установленного времени; Add – добавляет след A и след B; B/A, A/B – определяет оси, показываемые на осциллографе.

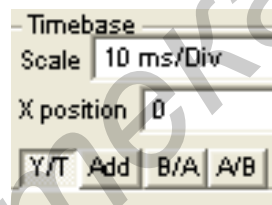


Рисунок А.6 – Временной блок в рабочем окне осциллографа

Для того чтобы получать удовлетворительные показания, надо отрегулировать временную базу в обратной пропорции частоты, устанавливаемой на функциональном генераторе: чем выше частота сигнала, тем меньше период развертки.

Например, если необходимо видеть один период сигналов 1 кГц, период развертки должен быть около 1 мс.

Установка позиции X регулирует начало развертки сигнала по оси X. Когда позиция X = 0, сигнал начинается на левом крае экрана. Положительная величина (например 2.00) перемещает начало направо. Отрицательная величина (например, -3.00) перемещает отправной пункт налево.

Оси экрана осциллографа могут быть переключены из демонстрации формы сигнала в пределах установленного времени (Y/T) в демонстрацию отношения сигналов двух каналов (A/B или B/A). При сравнении вклада канала A и канала B (A/B) шкала по оси X определена масштабом для канала B (и наоборот).



Нет необходимости заземлять осциллограф, так как цепь, к которой он приложен, заземлена.

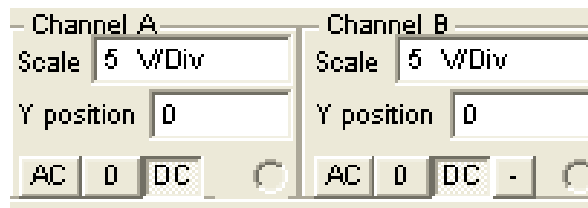


Рисунок А.7 – Блок установки параметров каналов А и В в рабочем окне осциллографа




На рисунке А.7 Scale (шкала) – цена деления по оси Y; Y position (позиция Y) – начальная точка сигнала по оси Y;  – когда используется в одиночку, инвертирует сигнал; когда используется вместе с кнопкой Add из временной базы, вычитает сигнал В из сигнала А. Изменение позиции Y, устанавливаемой для каналов А и В, может помочь различить формы сигналов для сравнения.



Рисунок А.8 – Блок запуска ждущей развертки в рабочем окне осциллографа

Для того чтобы начать отображение сигнала с положительного фронта или возрастания сигнала, нужно щелкнуть кнопку возрастания .

Для того чтобы начинать с отрицательного фронта или падения сигнала, нужно выбрать кнопку убывания .

Уровень запуска триггера (Trigger Level) ждущей развертки является точкой на оси Y осциллографа, которая должна быть пересечена сигналом прежде, чем та будет отображена. Постоянный сигнал не пересечет уровень триггера. Для того чтобы видеть постоянный сигнал, нужно убедиться, что запуск развертки установлен на кнопке «Auto».

Запуск триггера развертки может быть внутренним – для входного сигнала канала А или В, или внешним – для сигнала через внешний выход триггера. Если ожидается сигнал постоянного тока или если сигналы должны отображаться как можно скорее, нужно нажать кнопку «Auto».

Используйте кнопку «Sing.», чтобы включить однократную ждущую развертку. Как только луч дойдет до конца экранной области, развертки не будет, пока не будет снова нажата кнопка «Sing.».

Кнопку «Nor.» используют, чтобы обновлять каждый раз уровень запуска или не устанавливать запуск.

Для того чтобы отображать точные значения сигнала, необходимо перетаскивать вертикальный курсор до тех пор, пока не появится желаемая величина.

Можно также переместить курсор на точную позицию правым щелчком на экране осциллографа, используя управляющее меню, которое при этом появляется.

### Генератор кодов (Word Generator)

Генератор кодов служит для выработки разнообразных кодовых последовательностей с числом разрядов до восьми в различных режимах. Генератор снабжен входом для разрешения работы или запуска генератора по переднему либо по заднему фронту импульса. Для этого на генераторе имеются соответствующие кнопки (рисунки А.9 и А.10).

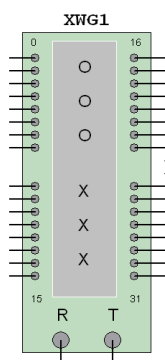


Рисунок А.9 – Изображение генератора кодов в рабочей зоне Multisim 10.0

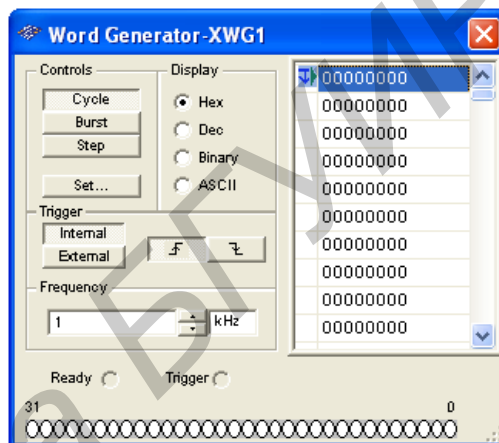


Рисунок А.10 – Рабочее окно генератора кодов

Кнопка INTERNAL предназначена для запуска генератора от внутреннего источника тактовых импульсов, а кнопка EXTERNAL – от внешнего источника. Кнопка STEP предназначена для пошаговой генерации импульсов на выходах, кнопка BURST – для генерации всего набора импульсов, и кнопка CYCLE – для непрерывной генерации набора таблицы импульсов.

Тип числа может быть шестнадцатеричный (Hex), десятичный (Dec), двоичный (Binary) или ASCII. Для изменения генерируемых последовательностей надо подвести курсор мыши к требуемому элементу и нажать левую кнопку мыши, выделив таким образом элемент, и тогда можно записать «логическую 1» или «логический 0». Для быстрого перемещения в таблице можно воспользоваться курсорными клавишами.

### Логический анализатор (Logic Analyzer)

Логический анализатор – восьмиканальный анализатор логических уровней. Прибор предназначен для визуального наблюдения логических уровней в восьми точках схемы (рисунки А.11 и А.12).

В анализаторе можно установить вид запуска либо по переднему, либо по заднему фронту импульса, подаваемого на вход запуска TRIGGER, либо от внутреннего генератора. Кнопка EXTERNAL предназначена для запуска анали-

затра от внешнего источника. Для задания набора надо нажать кнопку SET и в появившемся меню выбрать нужный разряд («логическую 1», «логический 0») либо оставить безразличное состояние «х»).

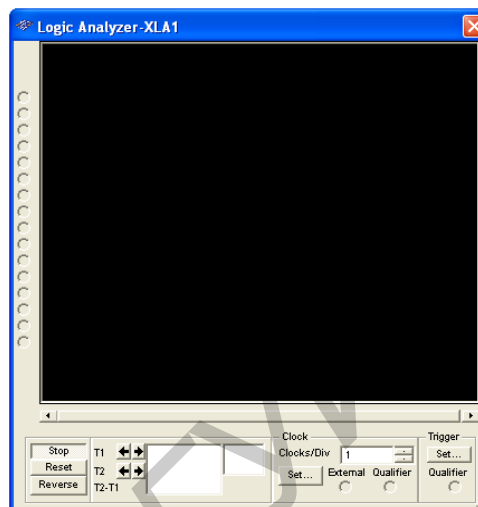
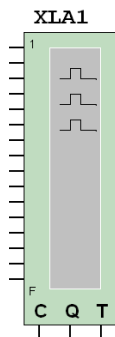


Рисунок А.11 – Изображение логического анализатора в рабочей зоне Multisim 10.0

Рисунок А.12 – Рабочее окно логического анализатора

### Логический конвертор (преобразователь) (Logic Converter)

Логический конвертор (рисунки А.13 и А.14) используется для преобразования или нахождения таблицы истинности схемы, преобразования таблицы истинности в функцию алгебры логики, преобразования таблицы истинности в упрощенную логическую формулу, преобразования логической формулы в таблицу истинности, а также для преобразования логической формулы в логическую схему в базисе И-ИЛИ-НЕ либо в базисе И-НЕ и др.

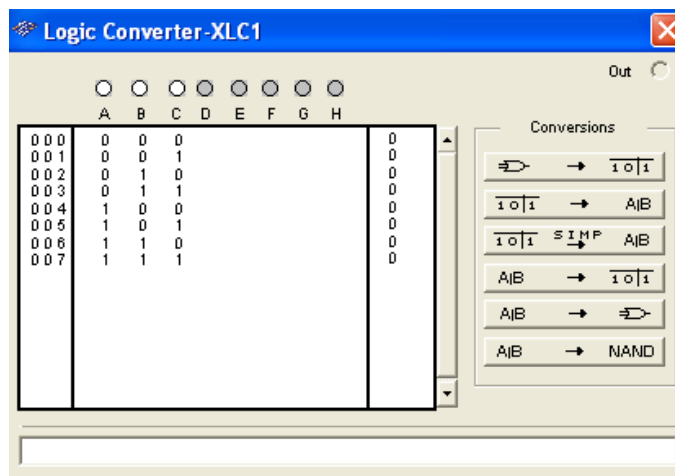
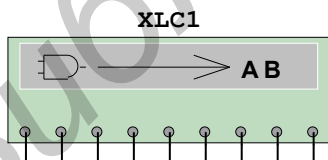


Рисунок А.13 – Изображение логического конвертора в рабочей зоне Multisim 10.0

Рисунок А.14 – Рабочее окно логического конвертора

Для создания таблицы истинности требуется нажать кнопку мыши требуемое количество раз (до восьми) в кружках, обозначенных латинскими буквами «А, В, С, D, E, F, G, H». При этом в поле значений входов появятся последовательные многоразрядные двоичные числа. Чтобы уменьшить число разрядов, следует также нажать левую кнопку мыши в кружках требуемых входов. После этого можно подвести курсор мыши к нужному разряду, нажать левую кнопку мыши (при этом логическое значение выделится квадратиком) и изменить значение «1» или «0».

После этого таблицу истинности можно преобразовать в логическую формулу или упрощенную логическую формулу; логическую формулу можно преобразовать в схему в базисе И–ИЛИ–НЕ или базисе И–НН, нажав левой кнопкой мыши на определенную кнопку логического преобразователя. Для преобразования схем нужно подключить входы схем к входам логического преобразователя, а выход схемы – к выводу OUT логического преобразователя, после чего можно преобразовывать схему. Для этого надо подвести курсор мыши к прибору; нажав и удерживая левую кнопку мыши, перетащить его в нужное место схемы.

Библиотека БГУИР

*Учебное издание*

**Гурский Александр Леонидович**  
**Певнева Наталья Алексеевна**

## **ЦИФРОВЫЕ И МИКРОПРОЦЕССОРНЫЕ УСТРОЙСТВА СРЕДСТВ ИЗМЕРЕНИЙ**

Лабораторный практикум  
для студентов специальности  
1-54 01 04 «Метрологическое обеспечение информационных систем и сетей»  
всех форм обучения

В 2-х частях

Часть 1

### **ЦИФРОВЫЕ УСТРОЙСТВА**

Редактор Т. П. Андрейченко  
Корректор И. П. Острикова  
Компьютерная верстка М. В. Гуртатовская

---

Подписано в печать.  
Гарнитура «Таймс».  
Уч.-изд. л. 3,0.

Формат 60x84 1/16.  
Отпечатано на ризографе.  
Тираж 100 экз.

Бумага офсетная.  
Усл. печ. л.  
Заказ 338.

---

Издатель и полиграфическое исполнение: Учреждение образования  
«Белорусский государственный университет информатики и радиоэлектроники»  
ЛИ №02330/0494371 от 16.03.2009. ЛП №02330/0494175 от 03.04.2009.  
220013, Минск, П. Бровки, 6