

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет
информатики и радиоэлектроники»

На правах рукописи

УДК 621.3.049.77

ШИНТАР
Андрей Владимирович

**МЕТОДИКА ОЦЕНКИ НАДЕЖНОСТИ МИКРОСХЕМ ПАМЯТИ
ПОСЛЕ ВОЗДЕЙСТВИЯ
ЭЛЕКТРОСТАТИЧЕСКИХ РАЗРЯДОВ**

АВТОРЕФЕРАТ

диссертации на соискание степени
магистра техники и технологий

по специальности 1-39 81 01 – Компьютерные технологии
проектирования электронных систем

Минск 2016

Работа выполнена на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Научный руководитель: **ПИСКУН Геннадий Адамович**,
кандидат технических наук, доцент кафедры проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Рецензент: **КАЗЕКА Александр Анатольевич**,
кандидат технических наук, доцент, начальник отдела студенческой науки и магистратуры учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Защита диссертации состоится «24» июня 2016 г. года в 9⁰⁰ часов на заседании Государственной комиссии по защите магистерских диссертаций в учреждении образования «Белорусский государственный университет информатики и радиоэлектроники» по адресу: 220013, Минск, ул. П.Бровки, 6, копр. 1, ауд. 415, тел. 293-20-80, e-mail: kafpiks@bsuir.by

С диссертацией можно ознакомиться в библиотеке учреждения образования «Белорусский государственный университет информатики и радиоэлектроники».

СОГЛАСОВАНО:

_____ Г.А. Пискун
«__» _____ 2016 г.

ВВЕДЕНИЕ

Встроенные устройства памяти считаются одним из основных компонентов современных систем на кристалле, в то время как различные технические средства выпускаются промышленностью Республики Беларусь, в которых используются микросхемы памяти.

В настоящее время основной проблемой работоспособности вычислительной техники являются недостаточно длительные сроки эксплуатации входящих в них отдельных радиоэлементов, таких как микросхемы памяти. Они за счет большой плотности размещения и значительной площади, занимаемой на кристалле, являются заметным источником дефектов современных сложных систем. Вместе с тем достаточно сложно осуществить эффективную защиту микросхем памяти от внешних воздействий, особенно от влияния электростатических разрядов.

На сегодняшний день существует достаточно большое число работ в области определения влияния разрядов статического электричества на функционально сложные изделия твердотельной электроники. Наиболее значимые результаты были получены российскими и белорусскими учеными, которые проводили исследования в таких областях, как воздействие электростатических разрядов статического электричества на полупроводниковые изделия (М.И. Горлов, В.А. Емельянов, Л.П. Ануфриев, В.Ф. Алексеев, Г.А. Пискун); методы защиты устройств от электромагнитных помех (Л.Н. Кечиев, Е.Д. Пожидаев); средства защиты интегральных схем от воздействия деструктивных импульсов разрядного тока (В.А. Каверзнев, Г.Д. Грошева). Среди зарубежных авторов особый интерес вызывают работы Ч. Джоввета, Кая Есмарка, А. Шваба, Э. Хабигера, S. Voldman, в которых представлено описание некоторых механизмов влияния и упрощенные аналитические подходы для решения задач, связанных с воздействием электростатических разрядов на электроприборы.

Однако проблема оценки надежности функционирования микросхем памяти после воздействия электростатических разрядов решена не в полной мере. В частности, научный и практический интерес представляет разработка методики оценки надежности микросхем памяти, с проверкой целостности записанного массива данных и определением областей их неустойчивого функционирования вследствие появившихся изменений в коде, что позволит в дальнейшем, используя алгоритм и методику, упростить оценку надежности микросхем памяти.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы исследования

Уменьшение проектных норм современных микросхем памяти приводит к существенному повышению чувствительности ячеек памяти и управляющих узлов к воздействию ЭСР. С развитием технологии и с увеличением информационной емкости микросхем памяти произошло изменение характера поведения ЭСР и доминирующих механизмов электростатических отказов в микросхемах памяти.

В следствии воздействия ЭСР функциональные отказы могут проявляться в виде потери информации в ячейке памяти, невозможности ее перезаписи, наличия ошибок при считывании и т.д.

В связи с вышесказанным, актуальной является задача решения проблемы контроля характеристик микросхем памяти, с записанным во встроенную микросхему памяти программным кодом, после воздействия ЭСР.

Степень разработанности проблемы

Исследование влияния электростатических разрядов на полупроводниковые приборы осуществлялось на основе построения теоретических моделей используя работы российских и белорусских ученых: М.И. Горлова, В.А. Емельянова, Л.П. Ануфриева, В.Ф. Алексеева, Г.А. Пискуна, Л.Н. Кечиева, Е.Д. Пожидаева, В.А. Каверзнева, Г.Д. Грошева, а так же зарубежных авторов: Ч. Джоввета, Кая Есмарка, А. Шваба, Э. Хабигера, S. Voldman.

Одним из недостатков исследований, представленных в современной технической литературе, является неполное рассмотрение целостности записанного программного кода после воздействия разрядов статического электричества.

Предложенное исследование направлено на устранение этого недостатка на основе модификации алгоритма оценки надежности и исследования функционирования микросхем памяти после воздействия электростатических разрядов.

Цель и задачи исследования

Целью диссертации является разработка методики оценки надежности микросхем памяти после воздействия электростатических разрядов.

Поставленная цель работы определяет следующие основные задачи:

1. Систематизация и анализ текущего состояния проблемы и возможность разработки новых алгоритмов технической диагностики микросхем памяти с записанным во встроенную память программным кодом.
2. Моделирование и анализ характеристик распределения дефектов и отказов в кристаллах памяти.
3. Определение параметров распределения дефектов в ячейках микросхем памяти после воздействия разрядов статического электричества.

Область исследования

Содержание работы соответствует образовательному стандарту высшего образования второй ступени (магистратуры) специальности 1-39 81 01 «Компьютерное технологии проектирования электронных систем».

Теоретическая и методологическая основа исследования

В основу диссертации легли работы российских, белорусских и зарубежных ученых в области воздействия ЭСР на полупроводниковые элементы, а так же анализ технических нормативных правовых актов по рассматриваемой тематике.

Информационная база исследования сформирована на основе литературы, открытой информации, технических нормативно-правовых актов, сведений из электронных ресурсов, а также материалов научных конференций и семинаров.

Научная новизна

Научная новизна диссертационной работы заключается в разработке методики оценки надежности микросхем памяти (МП) после воздействия ЭСР.

Теоретическая значимость диссертации заключается в том, что в ней предложен подход к анализу воздействия ЭСР на МП, позволяющий детально исследовать процесс функциональных отказов. Разработана методика, демонстрирующая алгоритм оценки надежности МП после воздействия ЭСР.

Практическая значимость диссертации состоит в том, что на основе предложенной методики оценки надежности МП после воздействия ЭСР возможно проведение анализа целостности записанного массива данных и определением областей их неустойчивого функционирования вследствие появившихся изменений в коде.

Основные положения, выносимые на защиту

1. Экспериментально установленная зависимость распределения количества дефектов в МП от мощности ЭСР, основанная на анализе проектных норм, позволяющая выявить потенциально ненадежные МП у различных производителей.

2. Алгоритм моделирования отказов элементов памяти, основанный на моделировании типа и места отказа, позволяющий на основе изучения реальных статистических данных определить неисправности в кристалле.

3. Методика оценки надежности микросхем памяти после воздействия электростатических разрядов, основанная на обнаружении и исправлении ошибок в элементах памяти, позволяющая вне зависимости от того, как именно реализуется контроль и исправление ошибок, произвести детектирование ошибок или их коррекцию.

Апробация диссертации и информация об использовании ее результатов

Результаты исследований были представлены на 52-ой научной конференции аспирантов, магистрантов и студентов БГУИР (Минск, Беларусь 25 – 30 апреля 2016 г.); Международной заочной научно-практической конференции «Актуальные направления научных исследований XXI века: теория и практика» (Воронеж, Российская Федерация, 9-12 ноября 2015 г.); XII Международный весенний симпозиум «Инновации в современной науке» (Таганрог, Российская Федерация, 27 – 31 мая 2016 г.).

Публикации

Изложенные в диссертации основные положения и выводы опубликованы в 6 печатных работах. Общий объем публикаций по теме диссертации составляет 20 страниц.

Структура и объем работы

Диссертация состоит из введения, общей характеристики работы, трех глав с краткими выводами по каждой главе, заключения, библиографического списка и приложений.

В первой главе приведен обзор текущего состояния проблемы воздействия ЭСР на микросхемы памяти, а также рассмотрена возможность разработки новых алгоритмов технической диагностики микросхем памяти. **Во второй главе** представлена разработанная модель распределения дефектов и отказов в кристаллах памяти, с учетом характера дефектов. **В третьей главе** разработана методика оценки надежности микросхем памяти после воздействия электростатических разрядов, с алгоритмом проведения проверки целостности записанного массива данных и определением областей их неустойчивого функционирования вследствие появившихся изменений в коде, что позволит в дальнейшем, используя алгоритм и методику упростить оценку надежности микросхем памяти. **В приложении** представлены методика оценки надежности микросхем памяти после воздействия электростатических разрядов с проверкой целостности записанного массива данных, публикации автора и акт внедрения.

Общий объем диссертационной работы составляет 108 страниц. Из них 92 страницы основного текста, 36 иллюстраций, 9 таблиц, библиографический список из 78 наименований, список собственных публикаций соискателя из 6 наименований, приложений.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении рассмотрено современное состояние проблемы электростатики в устройствах памяти, определены основные направления исследований, а также дается обоснование актуальности темы диссертационной работы.

В общей характеристике работы сформулированы ее цель и задачи, даны сведения об объекте исследования и обоснован его выбор, представлены положения, выносимые на защиту, приведены сведения о личном вкладе соискателя, апробации результатов диссертации и их опубликованность, а также, структура и объем диссертации.

В первой главе проведена систематизация и анализ текущего состояния проблемы, возможность разработки новых алгоритмов технической диагностики интегральных микросхем памяти.

Из анализа следует, что проблема реализации функциональной диагностики интегральных микросхем заключается в отсутствии точных алгоритмов и методик оценки надежности функционирования программного кода, записанного во *flash*-памяти.

Решение этой проблемы позволит оптимизировать процесс отбраковки микросхем памяти, которые на сегодняшний день имеют широкий круг применения, а так же сократить материальные затраты со стороны изготовителя.

Рассмотрена классификация интегральных микросхем памяти, а также проведен анализ проблемы воздействия электростатических разрядов на полупроводниковые приборы и интегральные микросхемы памяти со встроенным программным кодом с учетом процесса статической электризации материалов.

На рисунке 1 приведен график снижения проектных норм для разных типов микросхем памяти.

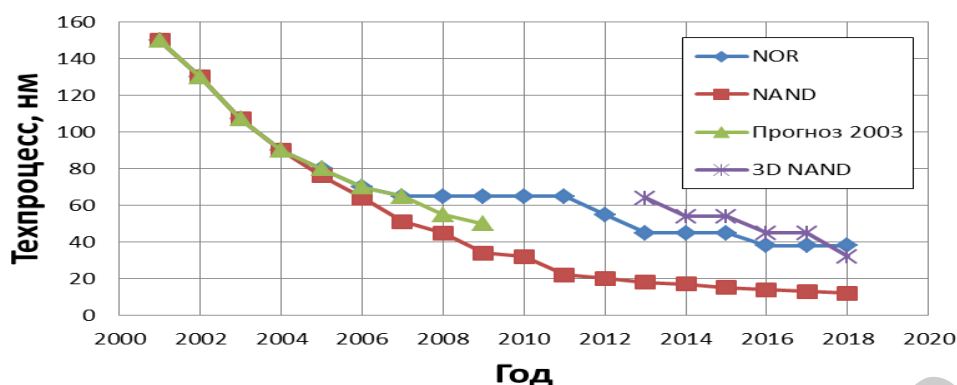


Рисунок 1 – Снижение проектных норм для разных типов микросхем flash-памяти (по данным ITRS)

Особое внимание уделено принципу организации процессов чтения и записи информации в микросхеме памяти, а так же влияние разрядов статического электричества на эти процессы, в следствии чего, целостность записанного массива данных может подвергаться деффектам. Воздействие электростатических разрядов на микросхемы памяти могут приводить к различным повреждениям.

Эффекты повреждения от воздействия одиночного импульса напряжения заряда могут быть очень разнообразны по характеру, как показано на рисунке 2.

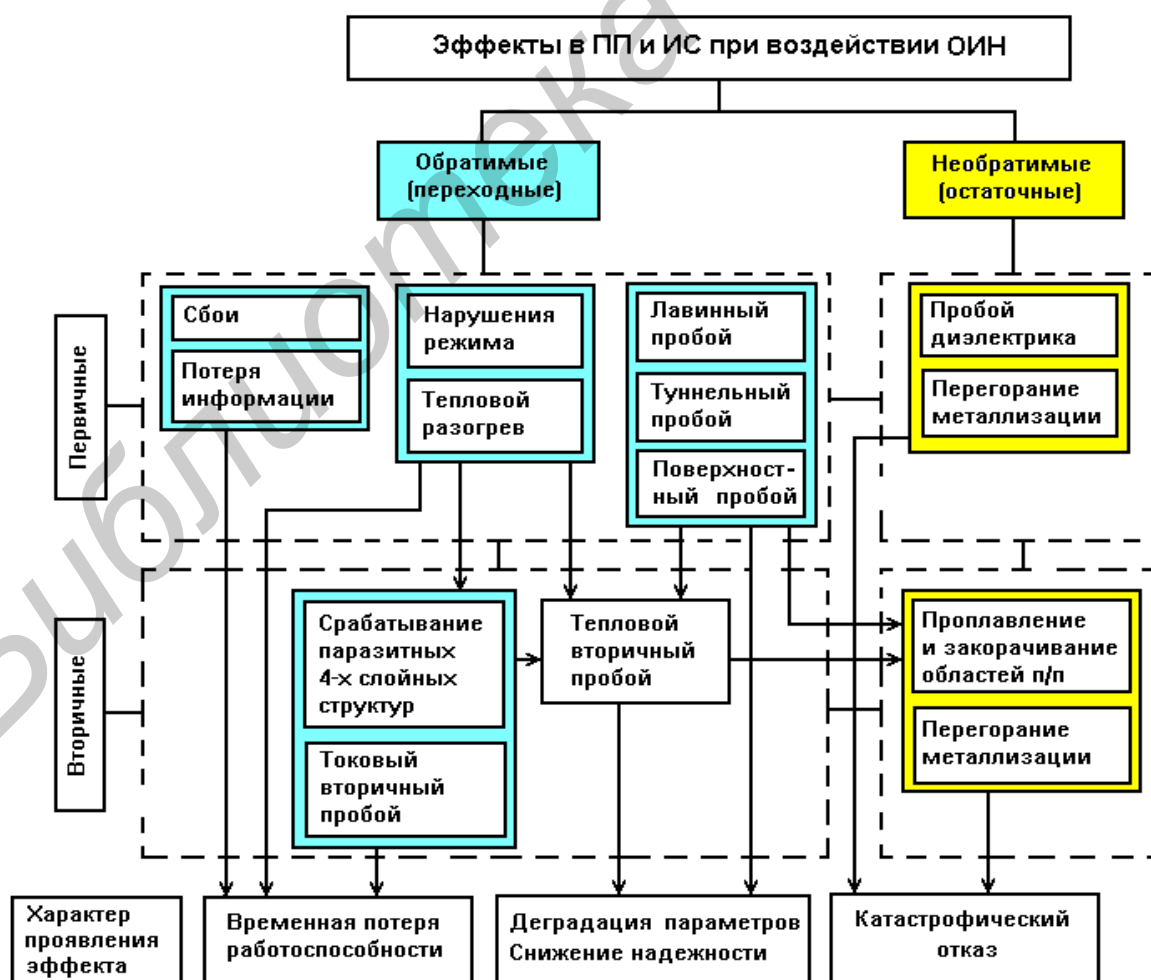


Рисунок 2 – Классификация эффектов, возникающих в ПП и ИС при воздействии одиночного импульса напряжения

При контроле сохранности информации в ячейках *flash*-памяти критичным режимом может являться как пониженное, так и повышенное напряжение питания, т.к. при считывании из накопителя на управляющий затвор транзистора ячейки подается напряжение питания и считывающая схема определяет величину тока стока. При меньшем питании эта величина будет меньше и частично разряженная ячейка, порог которой находится в пограничном состоянии, будет считана как запрограммированная. Это справедливо при контроле нарушений сохранности информации при воздействии электростатического разряда.

Во второй главе приведен анализ характеристик распределения дефектов и отказов в кристаллах памяти, а также представлен разработанный алгоритм моделирования отказов элементов памяти (представлен на рисунке 3), основанный на моделировании типа и места отказа, позволяющий на основе изучения реальных статистических данных определить неисправности в кристалле.

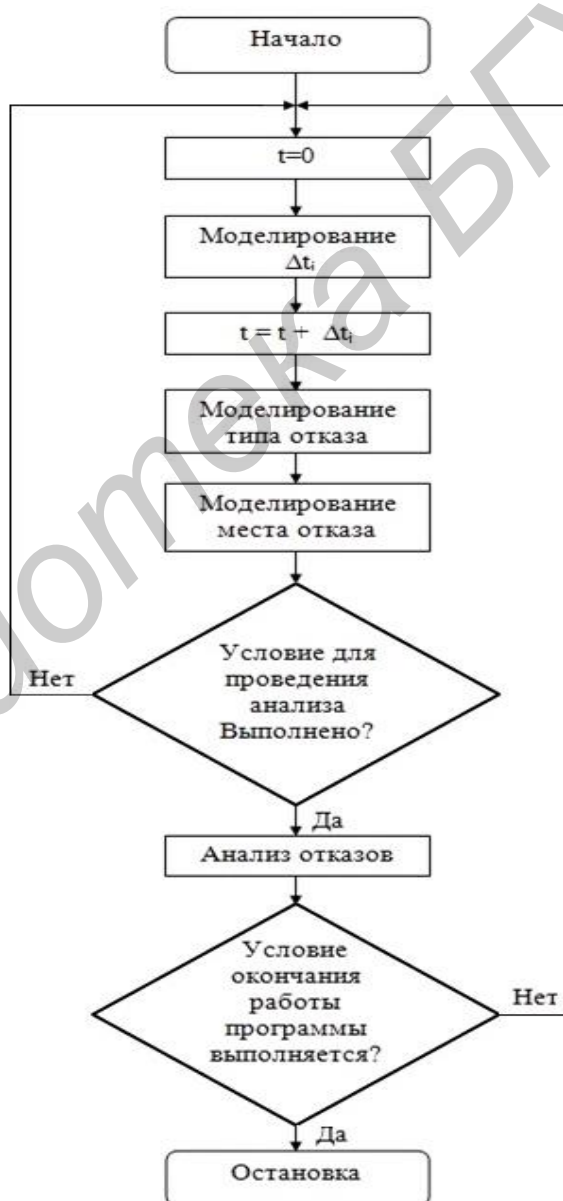


Рисунок 3 – Алгоритм моделирования отказов ячеек памяти интегральных микросхем

Исходным при моделировании, алгоритм которого показан на рисунке 3, является предположение о том, что в момент времени $t = 0$ ни одна из исследуемых микросхем памяти отказов не содержит.

После запуска программы моделируется время между отказами (Δt_i). Далее моделируется тип отказа: одного элемента памяти, строки, столбца, поднакопителя, всей микросхемы памяти. Моделирование завершается определением места отказа, т.е. координат нефункционирующих элементов памяти в матрице накопителя.

Окончанием работы является достижение определенного текущего времени.

Приблизительно 60 % отказов одиночных элементов памяти представляют собой сбои и при повторных испытаниях (в тех же нагрузочных условиях) обнаружены не были.

В третьей главе исследованы функциональные и эксплуатационные характеристики микросхем памяти после воздействия электростатических разрядов.

Как отказы, так и сбои крайне нежелательны, поэтому в большинстве систем основной памяти содержатся схемы, служащие для обнаружения и исправления ошибок. Описаны методы обнаружения и исправления ошибок в записанном программном коде микросхем памяти, а также тестовые структуры для контроля качества интегральных микросхем памяти, представлены виды функциональных отказов в микросхемах памяти (таблица 1).

Таблица 1 – Виды функциональных отказов в микросхемах памяти при воздействии электростатических разрядов и действия для восстановления функционирования

Вид отказа	Проявление отказа при выполнении функциональных тестов	Действия для восстановления функционирования
Потеря информации в ячейке памяти/сбой в буферном ОЗУ	Ошибка при считывании информации	Перезапись информации/ повторное считывание
Сбой операции стирания	Флаг завершения операции стирания не выставляется. Ток потребления резко снижается	Аппаратный сброс или сброс питания. Перезапуск операции
Самопроизвольное стирание накопителя	Повышение тока потребления до значения в режиме стирания	Перезапись информации
Сбой операции записи	Ток потребления резко снижается. Не выставляется флаг завершения операции	Аппаратный сброс или сброс питания. Перезапуск операции
Сбой считывания	Сбой в управляющей цепи. Все последующие циклы могут также быть с ошибками	Аппаратный сброс. Перезапуск операции или сброс питания
Сбой в хранении	Ток потребления повышается. Микросхема не отвечает на запросы	Сброс питания
Тиристорный эффект/ Катастрофический отказ	Ток потребления повышается. Микросхема не отвечает на запросы	Сброс питания/Нет

Вне зависимости от того, как именно реализуется контроль и исправление ошибок, в основе их всегда лежит введение избыточности. Это означает, что контролируемые разряды дополняются контрольными разрядами, благодаря которым и возможно детектирование ошибок, а в ряде методов – их коррекция.

Последовательность операций, позволяющая проверить функциональную стойкость и надежность МП к воздействию ЭСР показаны на рисунке 4.

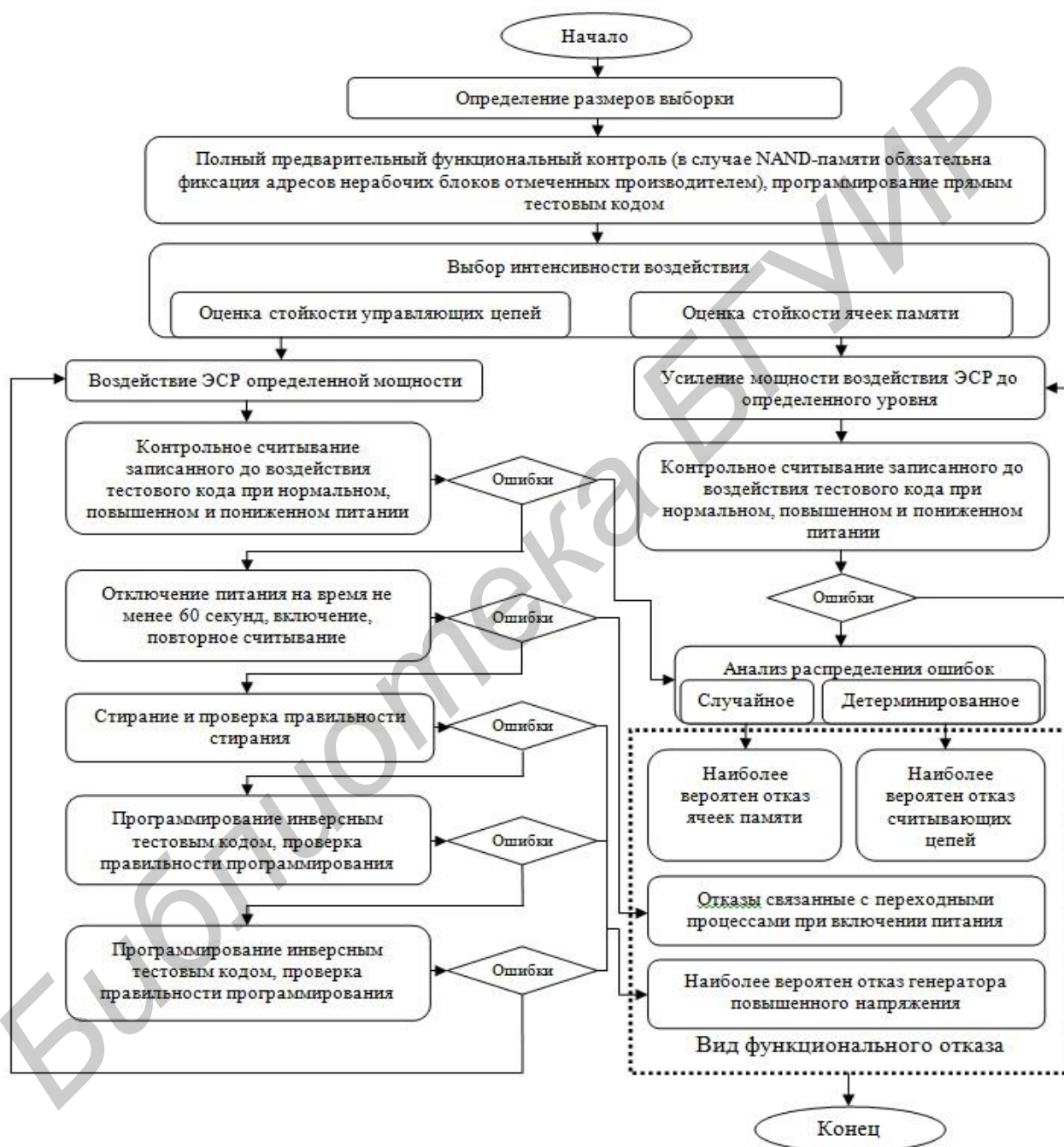


Рисунок 4 – Последовательность операций, позволяющая оценить надежность микросхем памяти

Исследованы функциональные и эксплуатационные характеристики микросхем памяти. Диагностику микросхем памяти рационально проводить с учетом особенностей внутренней структуры и функционирования.

На рисунке 5 показана схема обнаружения и исправления ошибок.

Перед записью M -разрядных данных в память производится их обработка, обозначенная на схеме функцией f , в результате которой формируется добавочный K -разрядный код. В память заносятся как данные, так и этот вычисленный код, то есть $(M + K)$ -разрядная информация.

При чтении информации повторно формируется K -разрядный код, который сравнивается с аналогичным кодом, считанным из ячейки.

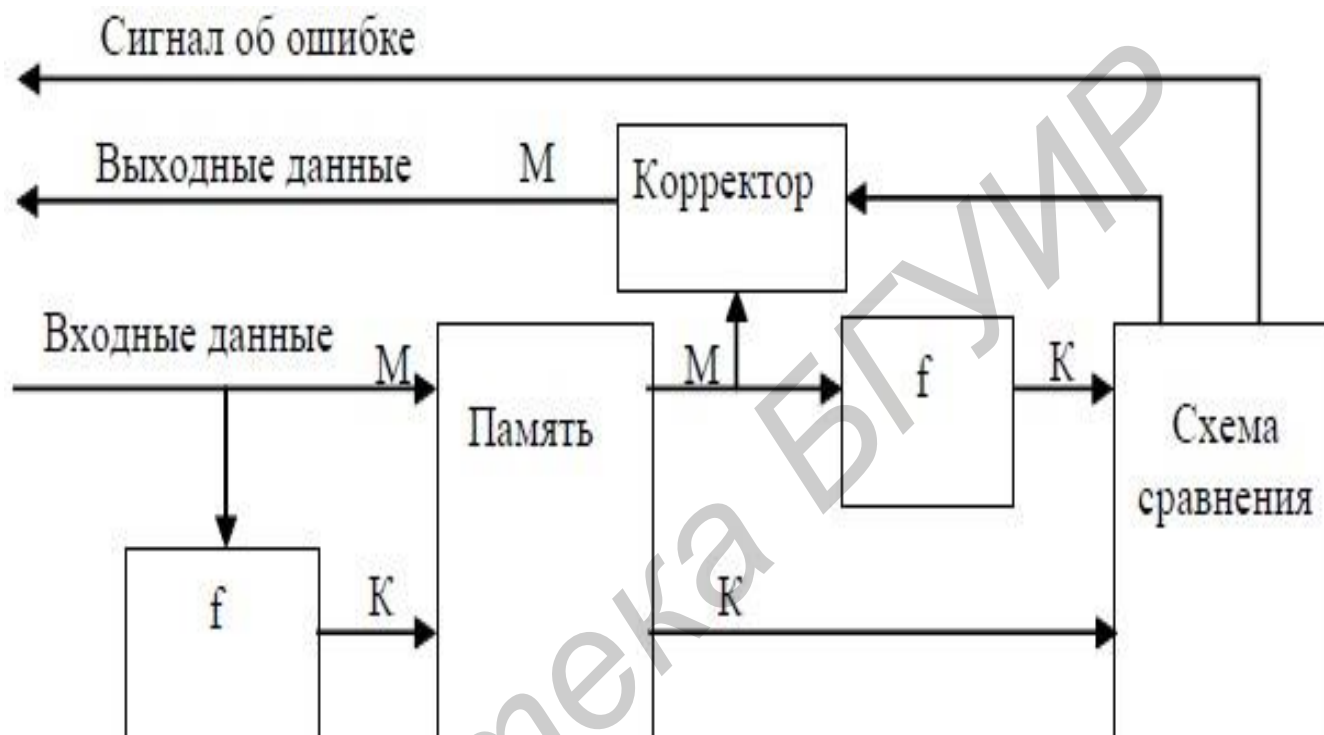


Рисунок 5 – Схема обнаружения и исправления ошибок

Сравнение приводит к одному из трех результатов:

1. Не обнаружено ни одной ошибки. Извлеченные из ячейки данные подаются на выход памяти.
2. Обнаружена ошибка, и она может быть исправлена. Биты данных и добавочного кода подаются на схему коррекции. После исправления ошибки данные поступают на выход памяти.
3. Обнаружена ошибка, и она не может быть исправлена. Выдается сообщение о неисправимой ошибке.

Коды, используемые для подобных операций, называют корректирующими кодами или кодами с исправлением ошибок.

Вне зависимости от того, как именно реализуется контроль и исправление ошибок, используя методику можно провести детектирование ошибок и их коррекцию.

В приложении приведена методика оценки целостности записанного программного кода и функционирования микросхемы памяти в целом, позволяющая оценить надежность интегральных микросхем памяти после воздействия разрядов

статического электричества, основанная на обнаружении и исправлении ошибок в элементах памяти.

ЗАКЛЮЧЕНИЕ

Основные научные результаты диссертации

1. Приведена систематизация и анализ текущего состояния проблемы диагностики МП с записанным во встроенную память программным кодом [1, 2].

2. Представлено моделирование и анализ характеристик распределения дефектов и отказов в кристаллах памяти с учетом статического анализа неисправностей [3/ 4].

3. В ходе работы было установлено что наиболее критичным параметром является входной ток высокого уровня. Вначале наблюдается параметрический отказ по входному току, а затем, при подаче дополнительных разрядов, - функциональный отказ [5].

Установлено, что когда ток утечки на контактной ножке превышает величину 1мА, то это рассматривается как отказ. Приблизительно 60% отказов одиночных ЭП представляют собой сбои и при повторных испытаниях обнаружены не были.

Установлена зависимость характера дефектов отказов от ЭСР. В основном, при напряжении от 6кВ появляются в работе МП функциональные ошибки, при повышении напряжения дефектность становится более катастрофической, обычно такие отказы возникают от 6,2 кВ [6].

Функциональная сложность ИМС и малые размеры их элементов затрудняют, а в ряде случаев делают невозможным изучение механизмов отказов и вызывающих их дефектов непосредственно на кристалле микросхемы.

Рекомендации по практическому использованию результатов

Полученные результаты внедрены в учебный процесс на кафедре проектирования информационно–компьютерных систем учреждения образования “Белорусский государственный университет информатики и радиоэлектроники в учебный курс “Физические основы проектирования радиоэлектронных средств”.

СПИСОК ПУБЛИКАЦИЙ СОИСКАТЕЛЯ

1. Шинтар А.В. Исследование и классификация типов разряда статического электричества/ А.В. Шинтар, Ю.И. Савостеев, Г.А. Пискун, В.Ф. Алексеев // Актуальные направления научных исследований ххi века: теория и практика: сб. науч. трудов по материалам междунар. Заоч. Науч.–практич. Конф., Воронеж, Российская Федерация / ФГБОУ ВО «ВГЛТУ». – Воронеж. 2015. – С. 219–222.

2. Быковский С.И. Внутренние элементы защиты интегральных схем от воздействия электростатических разрядов/ С.И. Быковский, А.В. Шинтар, Г.А. Пискун // Актуальные направления научных исследований ххi века: теория и практика: сб. науч. трудов по материалам междунар. Заоч. Науч.–практич. Конф., Воронеж, Российская Федерация / ФГБОУ ВО «ВГЛТУ». – Воронеж. 2015. – С. 195–198.

3. Шинтар А.В. Структура и принцип работы микросхемы памяти/ А.В. Шинтар, Г.А. Пискун // материалы 52-ой науч. конф. аспирантов, магистрантов и студентов «Проектирование информационно-компьютерных систем», Минск, Респ. Беларусь, 25–30 апреля 2016 г. / УО «БГУИР». – Минск, 2016. – С. 145–147.

4. Шинтар А.В. Виды функциональных отказов в микросхемах памяти после воздействия электростатических разрядов/ А.В. Шинтар, Г.А. Пискун // материалы 52-ой науч. конф. аспирантов, магистрантов и студентов «Проектирование информационно-компьютерных систем», Минск, Респ. Беларусь, 25–30 апреля 2016 г. / УО «БГУИР». – Минск, 2016. – С. 148–150.

5. Шинтар А.В. Методика проведения физико-технической оценки элементов конструкции и кристалла микросхем/ А.В. Шинтар, Г.А. Пискун // материалы 52-ой науч. конф. аспирантов, магистрантов и студентов «Проектирование информационно-компьютерных систем», Минск, Респ. Беларусь, 25–30 апреля 2016 г. / УО «БГУИР». – Минск, 2016. – С.140–144.

6. Алгоритм проведения оценки функционирования микросхемы памяти после воздействия электростатических разрядов / А.В. Шинтар // XII Международный весенний симпозиум «Инновации в современной науке», Таганрог, Российская Федерация. 2016. – С.32-37.

Шынтар Андрэй Уладзіміравіч
Методыка ацэнкі надзейнасці мікрасхем памяці пасля ўздзеяння
электростатычных разрадаў

Ключавыя словы: электростатычны разрад, мікрасхемы памяці, функцыянальныя памылкі, адмовы.

Мэта работы: аналіз і праверка цэласнасці запісанага масіва дадзеных з вызначэннем абласцей іх няўстойлівага функцыянавання з прычыны якія з'явіліся змяненняў у праграмным кодзе мікрасхемы памяці. Распрацоўка методыкі ацэнкі надзейнасці мікрасхем памяці, пасля ўздзеяння электростатычных разрадаў.

Атрыманыя вынікі і іх навізна: прапанаваная методыка аналізу функцыянавання мікрасхем памяці пасля ўздзеяння электростатычных разрадаў. Прадстаўлена мадэляванне і аналіз характарыстык размеркавання дэфектаў і адмове ў крышталях памяці з улікам статычнага аналізу няспраўнасцяў. Ўсталяваная залежнасць характару дэфектаў адмоў ад магутнасці электростатычнага разраду. У асноўным, пры напрузе ад 6кВ з'яўляюцца ў рабоце мікрасхем памяці функцыянальныя памылкі (адзінкавыя збоі ў вочках памяці, памылка пры счытванні, памылка пры запісе, памылка пры спробе ачысціць, самаадвольнае сціранне), пры павышэнні напружання дэфектнасць становіцца больш катастрафічнай (страта інфармацыі, скажэнне інфармацыі, завісанне мікрасхемы, катастрафічныя адмовы ў кіраўнікоў схемах пры спробе ачысціць), звычайна такія адмовы ўзнікаюць ад 6,3кВ.

Функцыянальная складанасць інтэгральных мікрасхем памяці і малыя памеры іх элементаў абцяжарваюць, а ў шэрагу выпадкаў робяць немагчымым вывучэнне механізмаў адмоў і выклікаюць іх дэфектаў непасрэдна на крышталі мікрасхемы.

Пашкоджанні актыўных элементаў (у тым ліку і мікрасхем) у значнай ступені вызначаюць верагоднасць пашкоджання ЭА ў цэлым.

Ступень выкарыстання: вынікі ўкаранёны ў навучальны працэс на кафедры праектравання інфар-най-камп'ютэрных сістэм ўстанова адукацыі "Беларускі дзяр-ны ўніверсітэт інфарматыкі і радыёэлектронікі ў навучальны курс "Фізічныя асновы праектавання радыёэлектронных сродкаў".

Вобласць ужывання: паўправадніковая прамысловасць, мікра-працэсарныя сістэмы.

РЕЗЮМЕ

Шинтар Андрей Владимирович

Методика оценки надежности микросхем памяти после воздействия электростатических разрядов

Ключевые слова: электростатический заряд, микросхемы памяти, функциональные ошибки, отказы.

Цель работы: анализ и проверка целостности записанного массива данных с определением областей их неустойчивого функционирования вследствие появившихся изменений в программном коде микросхемы памяти. Разработка методики оценки надежности микросхем памяти, после воздействия электростатических разрядов.

Полученные результаты и их новизна: предложена методика анализа функционирования микросхем памяти после воздействия электростатических разрядов. Представлено моделирование и анализ характеристик распределения дефектов и отказов в кристаллах памяти с учетом статического анализа неисправностей. Установлена зависимость характера дефектов отказов от мощности электростатического разряда. В основном, при напряжении от 6кВ появляются в работе микросхем памяти функциональные ошибки (одиночные сбои в ячейках памяти, ошибка при считывании, ошибка при записи, ошибка стирания, самопроизвольное стирание), при повышении напряжения дефектность становится более катастрофической (потеря информации, искажение информации, зависание микросхемы, катастрофические отказы в управляющих схемах стирания), обычно такие отказы возникают от 6,3кВ.

Функциональная сложность интегральных микросхем памяти и малые размеры их элементов затрудняют, а в ряде случаев делают невозможным изучение механизмов отказов и вызывающих их дефектов непосредственно на кристалле микросхемы.

Повреждения активных элементов (в том числе и микросхем) в значительной степени определяют вероятность повреждения ЭА в целом.

Степень использования: результаты внедрены в учебный процесс на кафедре проектирования информационно-компьютерных систем учреждения образования “Белорусский государственный университет информатики и радиоэлектроники в учебный курс “Физические основы проектирования радиоэлектронных средств”.

Область применения: полупроводниковая промышленность, микропроцессорные системы.

SUMMARY

Shintar Andrey Vladimirovich

Methods of assessing the reliability of memory chips after exposure to electrostatic discharge

Keywords: electrostatic charge, memory chips, functional errors, failures.

The object of study: analysis and verification of the integrity of the recorded data file with the definition of areas of unstable operation due to the emerging changes in the program code memory chips. The development of methodology for assessing the reliability of the memory chips, after exposure to electrostatic discharges.

The results and novelty: a method of analysis memory chips functioning after exposure to electrostatic discharges. The simulation and analysis of defects in the distribution and characteristics of failures in the memory crystals based on a static analysis of faults. The dependence of the defects of character failures of power electrostatic discharge. In general, at a voltage of 6 kV appear in the memory chip functional errors (single failures in the memory cells, the error in reading error when recording, erase error, spontaneous erasure), when the voltage deficiency becomes more disastrous (loss of information, misrepresentation, hang chip catastrophic failures in the control circuits erase), such failures usually arise from 6,3kV.

Functional complexity IC memory and the small size of their components make it difficult, and in some cases make it impossible to study the failure mechanisms and defects causing them directly on the chip die.

Damage to the active elements (including chips) largely determine the likelihood of damage to the whole EA.

Degree of use: results are implemented in the educational process at the Department of proektirvoaniya information systems and computer facilities of the Court, "the Belarusian gosu endowment University of Informatics and Radio Electronics in the training course" Physical basis of the design of radio-electronic means. "

Sphere of application: semiconductor industry, microprocessor-based systems.