Министерство образования Республики Беларусь Учреждение образования «Белорусский государственный университет информатики и радиоэлектроники»

Кафедра радиоэлектронных средств

П.П. Лычук, И.Н. Цырельчук, А.И. Толстая

Схемотехника аналоговых и цифровых устройств

Методические указания и контрольные задания для студентов специальности I - 38 02 03 «Техническое обеспечение безопасности» заочной формы обучения

Лычук П.П.

Л 88 Схемотехника аналоговых и цифровых устройств: Метод. указания и контрольные задания для студ. спец. I-38~02~03 «Техническое обеспечение безопасности» заочной формы обуч. /П.П. Лычук, И.Н. Цырельчук, А.И. Толстая. – Мн.: БГУИР, $2005.-24~\mathrm{c.:}$ ил.

ISBN 985-444-849-5

Приводится программа дисциплины «Схемотехника аналоговых и цифровых устройств», даются методические указания к изучению учебного материала, перечень основных контрольных вопросов к каждому разделу учебной дисциплины и тематика практических и лабораторных работ.

УДК 621.375+681.3(075.8) ББК 32.844 я 73

Введение

Учебная дисциплина «Схемотехника аналоговых и цифровых устройств», закладывающая фундаментальные инженерные знания о принципах работы, построения, проектирования и применения аналоговых и цифровых электронных схем и устройств, является одной из центральных дисциплин учебного процесса. Её цель заключается в привитии студенту знаний и навыков, позволяющих технически грамотно осуществлять синтез принципиальных схем аналоговых и цифровых устройств радиоэлектронных средств, обоснованный выбор структуры и компонентов этих схем.

В учебной дисциплине рассматриваются принципы построения и работы основных базовых схемных конфигураций, используемых при организации аналоговых трактов усиления и преобразования аналоговых сигналов; современные методы и тенденции проектирования аналоговых и цифровых схем, предусматривающих использование при их проектировании средств вычислительной техники, которые в свою очередь полностью реализованы на основе цифровой технологии. Поэтому вторая часть учебной дисциплины «Схемотехника аналоговых и цифровых устройств» посвящена основам цифровой схемотехники и теории проектирования цифровых устройств различного назначения.

1. Цель и задачи изучения дисциплины

1.1. Цель преподавания дисциплины

Целью преподавания дисциплины «Схемотехника аналоговых и цифровых устройств» является формирование у студентов знаний, навыков и умений, позволяющих им осуществлять схемотехническое проектирование и конструирование аналоговых электронных и цифровых устройств на основе современных методов анализа и синтеза.

Изучение курса обеспечивает понимание физических явлений, происходящих в аналоговых и цифровых устройствах, формирует у студентов знания принципов их работы, их современной элементной базы, перспектив развития, методов инженерного расчета как отдельных узлов, так и устройств в целом, а также умение использовать полученные знания при разработке и эксплуатации современных радиоэлектронных и вычислительных средств.

1.2. Задачи изучения дисциплины

Основная задача дисциплины — обеспечить усвоение студентами теоретических знаний в области проектирования аналоговых электронных устройств (АЭУ) и цифровых устройств (ЦУ) и развить практические навыки их разработки и эксплуатации.

В результате изучения дисциплины «Схемотехника аналоговых и цифровых устройств» студенты должны:

– знать теоретические основы и уровень современной техники проектирования АЭУ и ЦУ, тенденции и перспективы их развития;

- уметь пользоваться специальной литературой, производить анализ и расчеты, необходимые для проектирования, исследования и испытания АЭУ и ЦУ различного назначения, находить взаимопонимание при работе в коллективах со специалистами смежных специальностей: схемотехниками, конструкторами, технологами, разработчиками радиоэлектронных схем, специалистами

 в области вычислительной техники, автоматизированного проектирования и др.;
- иметь представление об областях применения АЭУ и ЦУ, их структурах различного назначения, условиях эксплуатации и экономических факторах их применения, конструкциях АЭУ и ЦУ, современной элементной базе и методах проектирования.

1.3. Рекомендации по изучению дисциплины

Изучение дисциплины «Схемотехника аналоговых и цифровых устройств» базируется на физико-математической подготовке студентов, которую они получают при изучении дисциплин «Высшая математика» и «Физика», на знании методов анализа электрических и радиотехнических цепей, с которыми студенты знакомятся при изучении дисциплины «Радиотехнические цепи и сигналы», на знании характеристик и параметров интегральных микросхем, транзисторов и пассивных элементов.

Программа предусматривает изучение дисциплины в течение двух семестров, выполнение и защиту 2 контрольных работ. Изучение дисциплины завершается зачетом (5 семестр) и экзаменом (6 семестр).

1.4. Распределение учебной дисциплины по разделам

- Раздел 1. Общие сведение об аналоговых электронных устройствах.
- Раздел 2. Анализ работы каскада с помощью вольт-амперных характеристик его элементов.
 - Раздел 3. Работа усилительных каскадов в режиме малого сигнала.
 - Раздел 4. Обратная связь в усилительных трактах.
 - Раздел 5. Многокаскадные усилители.
- Раздел 6. Базовые схемные конфигурации аналоговых микросхем и усилителей постоянного тока.
 - Раздел 7. Функциональные устройства на операционных усилителях.
 - Раздел 8. Устройства регулировки усиления сигналов.
 - Раздел 9. Основы теории проектирования цифровых устройств.
 - Раздел 10. Логические элементы ИМС.
 - Раздел 11. Триггерные устройства цифровых систем.
 - Раздел 12. Регистры.
 - Раздел 13. Счетчики.
- Раздел 14. Применение комбинационных микросхем (дешифраторы и шифраторы, мультиплексоры, сумматоры).

2. Программа и методические указания по отдельным разделам

2.1. Общие сведения об аналоговых и электронных устройствах

Основные определения. Классификация аналоговых электронных устройств. Основные технические показатели и характеристики аналоговых электронных устройств. Стандартизация и унификация. Входное и выходное сопротивления. Коэффициенты усиления. Амплитудно- и фазочастотная характеристики. Переходная характеристика. Нелинейные искажения. Коэффициент полезного действия. Собственные помехи. Амплитудная характеристика и динамический диапазон.

Принцип электронного усиления. Понятие усилительного каскада. Режимы работы усилительных элементов: режим A, режим B, режим AB, режим C, режим Д.

Литература: [1, c. 5 - 23; 3, c. 8 - 48; 108 - 115; 7, c. 245 - 255; 269 - 271].

Методические указания

Аналоговые электронные устройства (АЭУ) – это устройства усиления и обработки аналоговых электрических сигналов, выполненные на основе электронных приборов.

Аналоговые электронные устройства можно условно разделить на две большие группы: усилители и устройства, выполненные на их основе.

Усилителем электрических колебаний называется такое устройство, которое за счет энергии источника питания формирует новое колебание, являющееся по форме более или менее точной копией заданного усиливаемого колебания, но превосходит его по напряжению, току или мощности.

Электронные усилители в современной технике находят самое широкое применение и как самостоятельные устройства, и как составные части более сложных устройств.

Устройства на основе усилителей – это в основном преобразователи электрических сигналов и сопротивлений.

- 1. Что такое АЭУ?
- 2. Что называется усилителем?
- 3. Какие бывают усилители в зависимости от их диапазона частот?
- 4. Какие требования предъявляются к входному и выходному сопротивлениям усилителей и других устройств?
 - 5. Что такое линейные и нелинейные искажения усилителя?
 - 6. Какие бывают виды собственных помех усилителя?
 - 7. Что такое динамический диапазон усилителя?
- 8. В чем отличительная сущность каждого из основных режимов работы усилительного элемента?

2.2. Анализ работы каскада с помощью вольт-амперных характеристик его элементов

Выходные характеристики транзистора, рабочая точка и область безопасной работы. Нагрузочная характеристика и траектория движения рабочей точки. Критерии выбора положения исходной рабочей точки. Условия получения наибольшей мощности сигнала в выходной цепи усилительного прибора.

Литература: [1, с. 23 – 35; 7, с. 258 – 261].

Методические указания

Представление о протекающих в усилительном каскаде процессах дает анализ его работы, проведенный с помощью вольт-амперных характеристик (BAX) усилительного прибора. Основной характеристикой, используемой при этом анализе, является его выходная BAX, представляющая зависимость выходного тока $I_{\text{вых}}$ от выходного напряжения $U_{\text{вых}}$.

Точка плоскости выходных или других ВАХ усилительного прибора, связывающая текущие значения токов и напряжений в каскаде, называется рабочей точкой (РТ). Рабочая точка, соответствующая отсутствию сигнальных воздействий, называется исходной рабочей точкой (ИРТ). Напряжения, токи, а также цепи, обеспечивающие положение ИРТ в усилительной области, называются соответственно напряжениями, токами и цепями смещения.

Контрольные вопросы

- 1. Какова сущность понятий «рабочая точка» и «исходная рабочая точка»?
- 2. Перечислите основные признаки усилительной области ВАХ транзистора?
- 3. Какова сущность понятия «область безопасной работы » и значение каких параметров транзистора ограничивает ее протяженность?
- 4. В чем состоит различие понятий «траектория движения рабочей точки» и «нагрузочная характеристика»?
- 5. Назовите два основных критерия, которыми руководствуются при выборе исходного положения рабочей точки в случаях усиления сигналов большой интенсивности?

2.3. Работа усилительных каскадов в режиме малого сигнала

Критерии и особенности малосигнального режима работы транзистора. Малосигнальные параметры биполярных и полевых транзисторов. Способы включения транзистора в схему усилительного каскада. Свойства транзисторов и каскадов при незаземленности общего провода. Каскады усиления переменного сигнала. Низкочастотные и переходные искажения в усилителях переменного сигнала. Анализ влияния температурных и других дестабилизирующих факторов на работу каскада.

Литература: [1, с. 47 – 69; 3, с. 145 – 159].

Методические указания

Считается, что транзистор работает в малосигнальном или линейном режиме, если в процессе работы не проявляется влияние нелинейности его BAX. Основным критерием линейного режима работы транзистора является малое значение в нем сигнальных составляющих выходных токов $\Delta I_{вых}$ и напряжений $\Delta U_{вых}$ по сравнению с их значениями $I_{вых0}$ и $U_{вых0}$ в ИРТ.

При малосигнальном режиме работы транзистора взаимосвязи и взаимозависимости между его токами и напряжениями определяются постоянными коэффициентами, не зависящими от уровня сигналов. Эти коэффициенты называются малосигнальными параметрами. Основным параметром, который в первую очередь определяет усилительные свойства транзистора, является проводимость Y_{21} , часто называемая крутизной транзистора и обозначаемая S. Проводимости Y_{11} являются главной характеристикой входных свойств транзистора, а Y_{22} — выходных, поэтому указанные проводимости соответственно называются входной и выходной проводимостью транзистора.

Основными звеньями, на базе которых осуществляется синтез и проектирование усилительных схем, являются одиночные усилительные каскады.

Исходным пунктом при проектировании одиночного каскада является выбор способа включения его в схему усилительного прибора (УП). Возможны шесть способов подключения трехполюсного элемента к схеме, но практически в усилительных схемах используются три, так как только при этих трех способах входные сигналы обладают эффективным управляющим воздействием на выходной ток. Это схемы с общим эмиттером, общим коллектором и общей базой для биполярных транзисторов и общим истоком, общим стоком и общим затвором для полевых транзисторов.

Контрольные вопросы

- 1. Какова сущность малосигнальных параметров?
- 2. Перечислите возможные способы подключения транзистора к схеме усилительного каскада?
- 3. Какое включение транзистора называется основным, какое выступает в роли повторителя тока, какое является повторителем напряжения?
 - 4. Нарисуйте типовые схемы каскадов ОЭ, ОК и ОБ?
- 5. В чем отличие усилителей переменных сигналов от усилителей постоянного тока?
- 6. С какой целью применяют в усилителях переменного сигнала разделительные и блокировочные конденсаторы?

2.4.Обратная связь в усилительных трактах

Структурная схема усилителя с однопетлевой обратной связью. Правила определения значений исходных параметров и петлевой передачи в схемах с об-

ратной связью. Влияние обратной связи на параметры и характеристики усилительного тракта. Стабилизирующее влияние отрицательной обратной связи на коэффициент усиления. Стабилизирующее влияние отрицательной обратной связи на режимы работы на постоянном токе. Влияние обратной связи на ход амплитудно — частотной характеристики.

Литература: [1, с. 70 – 95; 3, с. 49 – 108; 7, с. 261 – 269].

Методические указания

Процесс передачи сигналов в усилительных трактах в направлении, обратном основному, т.е. с выхода на вход, называется обратной связью (ОС), а цепь, по которой осуществляется эта передача, — цепью обратной связи.

Обратную связь, увеличивающую коэффициент передачи по напряжению, принято называть положительной обратной связью (ПОС), а ту, которая понижает его, – отрицательной обратной связью (ООС).

В усилительной технике в основном применяют ООС. При её применении за счет некоторого ухудшения усилительных свойств повышаются стабильность и определенность этих свойств, снижается уровень нелинейных, частотных и переходных искажений.

Контрольные вопросы

- 1. Какой процесс в усилительном тракте называется обратной связью?
- 2. Почему в усилительных трактах в основном находит применение ООС, несмотря на то, что она уменьшает коэффициент усиления?
 - 3. Объясните стабилизирующее влияние ООС на коэффициент усиления.
 - 4. Объясните обратные связи параллельного и последовательного вида.
 - 5. Какие параметры называются исходными?

2.5. Многокаскадные усилители

Особенности построения многокаскадных усилительных трактов. Способы межкаскадных связей. Усилители с непосредственными межкаскадными связями. Усилители с гальваническими межкаскадными связями. Каскады и цепи с емкостной связью. Трансформаторная межкаскадная связь. Типовые многотранзисторные схемные конфигурации усилительных каскадов. Каскодное соединение ОЭ – ОБ. Схемные построения на эмиттерно-связанных транзисторах.

Литература: [1, с. 96 – 108; 3, с.170 – 233].

Методические указания

В общей структуре многокаскадного усилительного тракта можно выделить три основных звена. Это входной каскад, один или несколько каскадов предварительного усиления, выходной или выходные каскады.

Простейшей межкаскадной связью, с помощью которой сигналы с выхода предшествующего каскада передаются на вход последующего, является непосредственная связь. В усилителях переменного сигнала широкое применение

находит емкостная связь, при которой в качестве элемента связи выступает конденсатор, называемый разделительным. Конденсатор разделяет каскады по постоянному напряжению, объединяя их по переменной (сигнальной) составляющей.

Соединение двух участков сигнальной цепи с помощью трансформатора называется трансформаторной связью.

Контрольные вопросы

- 1. Какие виды межкаскадных соединений вы знаете?
- 2. Какими достоинствами и недостатками обладают усилительные тракты с емкостными межкаскадными связями?
- 3. Какими достоинствами и недостатками обладают усилительные каскады, в которых связь с цепями нагрузки осуществляется с помощью трансформатора?
 - 4. Что такое каскодное соединение ОЭ ОБ?
- 5. Поясните принцип работы фазорасщепляющего каскада, выполненного на эмиттерно-связанных транзисторах.

2.6. Базовые схемные конфигурации аналоговых микросхем и усилителей постоянного тока

Дифференциальный усилительный каскад. Генератор стабильного тока и его применение в схеме дифференциального усилительного каскада. Входное сопротивление дифференциальных каскадов. Схема сдвига уровня постоянного напряжения.

Литература: [1, с. 114 – 129; 3, с. 294 – 316; 7, с. 288 – 300].

Методические указания

Дифференциальный усилитель — это усилитель с двумя входами, относительно которых коэффициенты передачи равны по величине и противоположны по знаку. Дифференциальный усилитель, у которого указанные условия выполняются, называется идеальным дифференциальным усилителем.

Один из входов дифференциального усилителя называется неинвертирующим или прямым, другой — инвертирующим. Усиление сигнала, поступающего на неивертирующий вход, происходит без изменения знака (без изменения фазы), а поданного на инвертирующий вход — с изменением (инверсией) знака на противоположный.

- 1. Какое схемное построение называют дифференциальным усилительным каскадом?
- 2. Какими свойствами должен обладать дифференциальный усилитель, чтобы он мог считаться идеальным?

- 3. С какой целью в состав дифференциального усилительного каскада вводят схему генератора стабильного тока?
- 4. Каково назначение схем сдвига уровня и чем обусловлена необходимость ее применения при организации аналоговых интегральных схем?
- 5. Каковы основные аспекты схемного построения и применения схемы сдвига уровня?

2.7. Функциональные устройства на операционных усилителях

Операционные усилители (ОУ) и их свойства. Принципы и особенности организации обработки сигналов в схемах на операционных усилителях. Типовые способы включения ОУ в схему обработки сигналов. Дифференциальные усилители на ОУ.

Литература: [1, с.197 – 205; 210 – 212; 3, с.325 – 360; 7, с.300 – 311].

Методические указания

В современной электронике под операционными усилителями понимают особый класс микроэлектронных устройств, обладающих высоким (порядка $10^5 \dots 10^6$) собственным усилением, в том числе и на постоянном токе, очень большим входным сопротивлением и очень малым выходным. По своему схемному построению ОУ являются усилителями постоянного тока, выполненными по дифференциальной схеме.

Все устройства с ОУ можно условно разделить на три разновидности. К первой относятся схемы с глубокими ООС, ко второй – устройства, в которых ОУ используются без ОС, к третьей – схемы на ОУ с ПОС.

В устройствах с ООС различают три основных способа включения ОУ в схему. Это инвертирующее включение, неинвертирующее включение и комбинированное включение.

- 1. Какое устройство называют операционным усилителем и какими свойствами он должен обладать в идеальном случае?
- 2. Какова сущность параметра $U_{\text{ош}}$ и почему для снижения его значения стараются выполнить условие $R_{\text{c+}} = R_{\text{c-}}$?
- 3. Почему операционный усилитель в устройствах усиления применяется только в условиях действия глубокой ООС на постоянном токе?
 - 4. Назовите три основных способа включения ОУ в схему обработки.
- 5. Почему при организации схем дифференциальных усилителей на ОУ предъявляют повышенные требования к определенности значений сопротивлений резисторов?

2.8. Устройства регулировки усиления сигналов

Регуляторы усиления. Назначение и место включения. Потенциометрические и режимные регуляторы. Регуляторы в схемах на ОУ. Регуляторы на основе электрически управляемых сопротивлений.

Литература: [1, с. 242 – 248].

Методические указания

Регулировку усиления применяют почти во всех усилителях. Она служит для изменения уровня выходного сигнала при постоянном входном или для поддержания постоянного уровня выходного сигнала при изменении входного, в частности предотвращения перегрузки усилителя большим сигналом, а также для точной подгонки усиления.

Регулировка может быть ручной или автоматической, плавной или ступенчатой. Регулятор усиления должен обеспечивать необходимую глубину регулировки, но не должен заметно изменять другие показатели усилителя. Чаще всего применяется так называемая потенциометрическая схема регулировки усиления, осуществляемая включением регулирующего переменного резистора, имеющего три вывода, по схеме потенциометра, который изменяет коэффициент деления поданного на него напряжения.

Контрольные вопросы

- 1. В каких случаях нужны регуляторы усиления?
- 2. После какого каскада усилителя целесообразно их размещать?
- 3. Изобразите схему потенциометрического регулятора и укажите его пре-имущества.
 - 4. Что представляет собой тонкомпенсированный регулятор громкости?
 - 5. Каковы особенности реализации регуляторов усиления в схемах на ОУ?

2.9. Основы теории проектирования цифровых устройств

Основы алгебры логики. Основные аксиомы и тождества алгебры логики. Аналитическая форма представления булевых функций. Упрощение (минимизация) булевых функций.

Литература: [10, с. 7 – 68; 11, с. 8 – 24; 12, с. 7 – 24; 13, с. 25 – 55].

Методические указания

Основным понятием булевой алгебры является понятие переключательной функции. Переключательной (булевой, двоичной) функцией называют функцию вида $f(X_1, X_2, X_3, ... X_n)$, которая, как и ее переменные (аргументы) $X_1, ... X_n$, может принимать два значения: 0 или 1. Совокупность комбинаций аргументов называют набором. Для любой переключательной функции от п переменных существует 2^n различных наборов. Поскольку любая булева функция определена на

 2^n наборах и сама принимает только два значения (0 или 1), то число булевых функций от n переменных равно 2^{2^n} .

Поскольку переключательные функции, в конечном счете, отражают определенные логические связи между различными узлами цифровых устройств, то тем самым булева алгебра позволяет преобразовывать эти связи и, следовательно, она является аппаратом, позволяющим разработчику осуществлять выбор оптимального варианта.

Изучая учебный материал этого раздела, следует особо обратить внимание на основные аксиомы и тождества алгебры логики, т.к. знание их позволит легко усвоить методы минимизации булевых функций.

Контрольные вопросы

- 1. Дайте определение понятию «переключательная функция».
- 2. Какие функции называются сингулярными?
- 3. Какие функции называются бинарными?
- 4. Что такое «логический элемент»?
- 5. Объясните логику работы конъюнктора, дизъюнктора, инвертора, элемента Шеффера, элемента Пирса.
 - 6. Поясните понятие функциональной полноты системы булевых функций.
 - 7. Назовите основные аксиомы и тождества алгебры логики.
 - 8. Приведите примеры записи функций в виде ДСНФ и КСНФ.
 - 9. Назовите способы представления логических функций.
- 10. Поясните графический метод минимизации функций с помощью карт Вейча-Карно.

2.10. Логические элементы интегральных микросхем

Система параметров. Интегральные элементы одноступенчатой логики. Резистивно-транзисторные ИМС. Диодно-транзисторные ИМС. Интегральные микросхемы с эмиттерными связями. Интегральные элементы инжекционной логики.

Интегральные элементы двухступенчатой логики. Диодно-транзисторные ИМС. Транзисторно-транзисторные ИМС. Транзистор-транзисторно-транзисторные ИМС.

Логические элементы на полевых транзисторах. Логические элементы на одноканальных МДП-структурах. Логические элементы на дополняющих МДП-транзисторах. Логические элементы с нагрузочным КМДП-транзистором. Логические элементы с вентильным и блокирующим КМДП-транзисторами. Особенности логических элементов, реализуемых в составе БИС.

Литература: [8, с. 53 – 86; 10, с. 263 – 332; 11, с. 91 – 190; 12, с. 26 – 73].

Методические указания

Логические элементы (ЛЭ) и схемы потенциального типа характеризует наличие связи по постоянному току между их входами и выходами. Они могут уп-

равляться и управлять другими схемами с помощью сигналов как ограниченной, так и неограниченной длительности.

К параметрам, характеризующим логические и схемотехнические возможности ЛЭ микросхем и больших интегральных схем, относятся: реализуемая логическая функция; нагрузочная способность n, характеризующая возможность подключения определенного числа идентичных ЛЭ; коэффициент объединения по входу m; средняя задержка передачи сигнала τ_{cp} (полусумма времени задержки передачи сигналов 1 и 0 со входа ЛЭ на его выход); предельная рабочая частота f_p ; помехоустойчивость; потребляемая мощность.

ЛЭ ИМС потенциального типа с одноступенчатой логикой по схемотехнической реализации и организации межэлементных связей делятся на следующие типы: резисторно-транзисторные; транзисторные с непосредственной связью; транзисторные с резистивными связями; транзисторные с резистивно-конденсаторными связями; комплементарные с транзисторно-резистивной логикой; диодно-транзисторные; транзисторные с эмиттерными связями; транзисторные с инжекционной логикой.

По схемотехнической реализации ЛЭ двухступенчатой логики, выполняемые на биполярных транзисторах, подразделяются на диодно-транзисторные; транзисторно-транзисторные (TTL); транзисторно-транзисторные с диодами Шоттки (TTL-S);транзистор-транзисторно-транзисторные (T-TTL).

Логические схемы на МДП-транзисторах *p-типа* с заземленным истоком требуют отрицательного напряжения питания (схемы отрицательной логики). Логические схемы на МДП-транзисторах *n-типа* с заземлением требуют положительного питающего напряжения (схемы положительной логики). При построении логических элементов на основе дополняющих МДП-транзисторов с каналами *p-* и *n-типов* (КМДП ИМС) возможно создание схем как положительной, так и отрицательной логики.

Контрольные вопросы

- 1. Перечислите основные параметры ЛЭ ИМС.
- 2. Назовите типы ЛЭ ИМС одноступенчатой логики.
- 3. Назовите типы ЛЭ ИМС двухступенчатой логики.
- 4. Чем объясняется высокое быстродействие элементов ЭСЛ-типа?
- 5. Какие основные части можно выделить в схеме базового элемента ЭСЛ-типа?
- 6. В чем преимущества элементов КМДП- типа?
- 7. Назовите особенности ЛЭ, реализуемых в составе БИС.

2.11. Триггерные устройства цифровых систем

Классификация триггерных устройств. Требования и параметры, характеризующие триггерные устройства. Статические триггеры. Импульсно-статические триггеры. Триггеры на МДП- и КМДП-элементах. Квазистатические триггеры.

Литература: [8, с. 124 – 142; 10, с. 337 – 353; 11, с. 233 – 275; 12, с. 73 – 137; 14, с. 25 – 38].

Методические указания

Триггерами называют большой класс электронных устройств, обладающих двумя и более устойчивыми состояниями электрического равновесия, способных под действием внешних (управляющих) сигналов переключаться в любое из этих состояний и находиться в них сколь угодно долго после прекращения их действия.

В основу классификации триггерных устройств положены следующие признаки: способ схемной реализации; функциональный признак; способ записи информации в триггер; способ управления записью информации.

Триггер характеризуется рядом параметров и требований, предъявляемых к нему. Всю совокупность этих параметров и требований можно разбить на две группы: функциональные и схемотехнические.

Наиболее широкое применение получили статические триггеры. Они удобны в эксплуатации, надежны в работе, легко изготовляются в интегральном исполнении и обладают самым широким диапазоном в части получения схем с любым заданным способом управления записью информации.

Импульсно-статические триггеры характеризуются следующими признаками: памятью статического типа; управлением сигналами потенциального типа; содержанием в своем составе элементов, вырабатывающих сигналы кратковременного (импульсного) воздействия на статические элементы памяти.

Статические и импульсно-статические триггеры могут быть реализованы на базе МДП-ИМС. Схемотехника таких триггеров характеризуется высоким выходным сопротивлением, возможностью использования двунаправленных ключей, использованием вентильных и блокирующих транзисторов, использованием паразитных емкостей затворов МДП-ИМС.

Квазистатические триггеры характеризуются управлением сигналами ограниченной длительности, наличием тактирующих (фазных) импульсов, используемых только для записи информации, наличием двух типов памяти — статической и динамической.

- 1. Что такое триггерное устройство?
- 2. Приведите классификацию триггерных устройств.
- 3. Приведите обобщенную структурную схему триггера.
- 4. Что такое элементарный триггер?
- 5. Какими параметрами определяется работа триггера.
- 6. Приведите закон функционирования RS-триггера.
- 7. Приведите закон функционирования триггера ЈК-типа.
- 8. Что такое триггер задержки?
- 9. Что такое счетный триггер?
- 10. Что такое синхронные триггеры?
- 11. Приведите пример использования триггеров.

2.12. Регистры

Последовательные регистры. Параллельно-последовательные регистры. Регистры парафазного и однофазного видов. Параллельные регистры. Сдвигающие регистры и их классификация. Сдвигающие регистры многотактного действия. Сдвигающие регистры однотактного действия.

Литература: [8, с. 142 – 169; 10, с. 589 – 624; 12, с. 146 – 180; 14, с. 51 – 60].

Методические указания

Регистрами называются устройства, выполняющие функции приема, хранения и передачи информации. Информация в регистрах хранится в виде числа (слова), представленного комбинацией сигналов 0 и 1. Каждому разряду числа, записанному в регистр, соответствует свой разряд.

Основным классификационным признаком, по которому различают регистры, является способ записи информации или кода в регистр. По этому признаку выделяют регистры трех типов: параллельные, последовательные и параллельно-последовательные.

Контрольные вопросы

- 1. Дайте определение регистра.
- 2. Назовите одно из основных применений регистра.
- 3. Что такое операция сдвига кода числа?
- 4. Что такое сдвигающий регистр?
- 5. Поясните принцип записи числа в параллельный регистр.
- 6. Поясните принцип записи кода числа в последовательный регистр.
- 7. Чем характеризуется регистр парафазного вида?
- 8. Чем характеризуются регистры однофазного вида?

2.13. Счетчики

Классификация счетчиков. Счетчики на основе триггерных устройств. Счетчики с переносом. Реверсивные счетчики. Применение счетчиков.

Литература: [8, с. 170 – 221; 10, с. 624 – 738; 12, с. 180 – 196].

Методические указания

В общем случае счетчик представляет собой устройство, которое может переходить из одного состояния в другое под действием выходных импульсов, подлежащих счету. Число состояний, которое счетчик должен иметь для подсчета заданного числа импульсов, обычно называют коэффициентом счета или модулем счета счетчика.

Большинство счетчиков работают в обычном двоичном коде, то есть считают от 0 до (2^N-1) , где N – число разрядов выходного кода счетчика.

Счетчики классифицируют по целому ряду признаков, наиболее важными из которых являются: структурная реализация, способ кодирования, целевое назначение, способ установки кода.

Контрольные вопросы

- 1. Дайте определение счетчика и назовите его назначение.
- 2. Что такое модуль счета счетчика?
- 3. Какой памятью обладают счетчики?
- 4. Что такое двоичный счетчик?
- 5. Как классифицируют счетчики по способу соединения разрядов.
- 6. Что представляют собой счетчики с переносом?
- 7. Какие счетчики называют реверсивными?

2.14. Применение комбинационных микросхем

Дешифраторы и шифраторы. Мультиплексоры. Сумматоры. Литература: [8, с. 87 – 109; 10, с. 417 – 479; 12, с. 280 – 315].

Методические указания

Дешифраторами называют комбинационные логические структуры, преобразующие код числа, поступающий на входы, в управляющий сигнал только на одном из выходов. Таким образом, дешифратор преобразует входной двоичный код в номер выходного сигнала (дешифрирует код), а шифратор преобразует номер входного сигнала в выходной двоичный код (шифрует номер входного сигнала). Количество выходных сигналов (и соответствующих им выходов) дешифратора и входных сигналов (и соответствующих им входов) шифратора равно количеству возможных состояний двоичного кода (входного кода у дешифратора и выходного кода у шифратора), то есть 2ⁿ, где n – разрядность двоичного кода.

Мультиплексоры предназначены для поочередной передачи на один выход одного из нескольких входных сигналов, то есть для их мультиплексирования. Количество мультиплексируемых входов называется количеством каналов мультиплексора, а количество выходов называется числом разрядов мультиплексора.

Логические устройства, предназначенные для суммирования двух входных кодов, называются сумматорами. При проектирование цифровых устройств наиболее часто применяют двоичные и двоично-десятичные сумматоры.

- 1. Назовите особенности комбинационных микросхем.
- 2. Чем определяется выходной код шифратора?
- 3. Какую полярность имеют выходные сигналы дешифратора?
- 4. С помощью чего осуществляется управление работой мультиплексора (выбор номера канала)?
- 5. Могут ли использоваться сумматоры для суммирования чисел в отрицательной логике?

3. Примерный перечень тем практических занятий

- 1. Основные параметры усилителей.
- 2. Общая теория обратной связи.
- 3. Обеспечение режимов работы усилительных каскадов.
- 4. Каскады предварительного усиления.
- 5. Выходные и предвыходные каскады.
- 6. Усилители на интегральных микросхемах.

4. Примерный перечень лабораторных работ

- 1. Минимизация переключательных функций и их аппаратурная реализация.
- 2. Исследование конъюнктора, дизъюнктора, инвертора, элементов Шеффера и Пирса.
- 3. Исследование базового логического элемента серий транзисторно-транзисторной логики.
- 4. Исследование базового логического элемента серий эмиттерно-связанной логики.

5. Контрольные работы

В процессе изучения дисциплины «Схемотехника аналоговых и цифровых устройств» студенты должны выполнить две контрольные работы:

Контрольная работа №1 относится к аналоговым электронным устройствам (разделы 2.1...2.8).

Контрольная работа №2 относится к цифровым электронным устройствам (разделы 2.9...2.14).

Варианты работ определяет преподаватель.

Контрольная работа №1

Вариант 1

- 1. Рассчитать входное сопротивление каскада с ОЭ (рис.1) при следующих данных: транзистор КТ503A, h_{119} = 1,4 кОм, $R_{\rm B}$ = 7,4 кОм.
- 2. Поясните, почему для каскадов с ОЭ(ОИ) имеет место, а для каскадов с ОБ, ОК(ОЗ, ОС) не имеет места инвертирование входного напряжения? Изобразите электрические принципиальные схемы включения усилительных элементов: ОЭ, ОБ, ОК и ОИ, ОЗ, ОС и поясните принцип их работы.

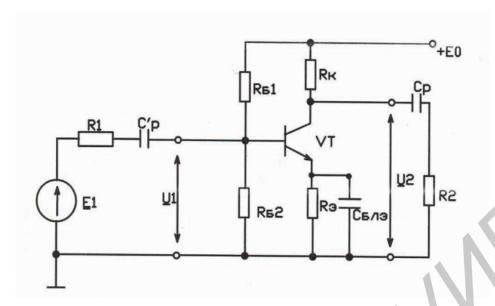


Рис. 1. Схема резисторного каскада с ОЭ и эмиттерной стабилизацией

Вариант 2

- 1. Рассчитать для каскада с ОЭ (см. рис.1) глубину местной ОС при следующих данных: транзистор КТ503A, R_9 = 1 кОм, R_B = 7,4 кОм, h_{219} = 70, h_{119} = 1,4 кОм.
- 2. Изобразите цепи питания коллекторов, базы и эмиттера биполярного и цепи питания стока, затвора и истока полевого транзисторов.

Вариант 3

- 1. Рассчитать для каскада с ОЭ (см. рис.1) R_H , K, K_E при исходных данных вариантов 1 и 2 и R_K = 2 кОм, R1 = 75 Ом, R2 = 75 Ом.
- 2. Опишите назначения резисторов $R_{\rm B1}$, $R_{\rm B2}$, $R_{\rm K}$, $R_{\rm 9}$ и конденсаторов $C^{\prime}_{\rm P}$, $C_{\rm P}$, и $C_{\rm 6\pi,9}$ в схеме рис.1.

Вариант 4

- 1. Рассчитать входное и выходное сопротивления каскада с ОБ (рис. 2) с параметрами транзистора КТ503A, приведенными в вариантах 1 и 2 и h_{22} 9 = 5x 10^{-5} CM, $R_{\rm B}$ = 7,4 кOM, $R_{\rm K}$ = 2,2 кOM, $R_{\rm I}$ = $R_{\rm I}$ 2 = 75 OM.
- 2. Как будет изменяться коэффициент усиления K (K_E) каскада рис.1, если увеличивать R_K ? Чему он равен при $R_K = 0$?

Вариант 5

- 1. Рассчитать для условий варианта 4 коэффициенты усиления К и К_Е.
- 2. Как зависит коэффициент усиления $K(K_E)$ каскада рис.1 от R2? Чему он будет равен при R2=0?

Вариант 6

1. Рассчитать входное и выходное сопротивления каскада с ОК (рис.3) на транзисторе КТ503A, параметры которого приведены в вариантах 1 и 2. Кроме того, известно, что $R_{\rm B}$ = 7,4 кОм, $R_{\rm B}$ = 1 кОм, $R_{\rm B}$ = 75 Ом.

2. Опишите назначение элементов $R_{\mathfrak{I}}$ и $C_{\mathsf{бл.9}}$ в схеме рис.1 и $R_{\mathtt{II}}$, $C_{\mathsf{бл.и}}$ в схеме рис.4.

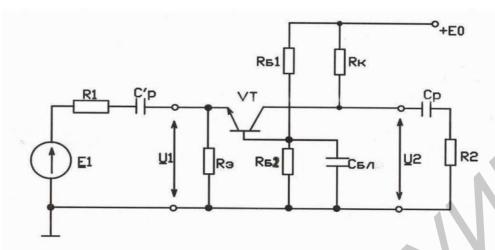


Рис. 2. Схема резисторного каскада с ОБ

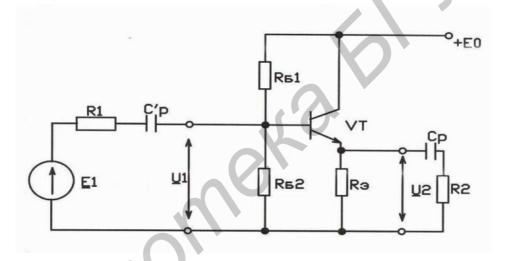


Рис. 3. Схема резисторного каскада с ОК

Вариант 7

- 1. Рассчитать для условий варианта 6 коэффициенты усиления K и $K_{\rm E}$.
- 2. Будет ли работать каскад (рис.2), если принять $R_{\rm B1}=\infty$, или $R_{\rm B1}=0$? Обосновать ответы.

Вариант 8

- 1. Рассчитать для каскадов с ОИ (рис. 4) на транзисторе КП303В с крутизной S=4 мСм коэффициент усиления К и общее сопротивление в цепи затвора R_3 , если R2=1 кОм, $R_C=2$ кОм, $R_1=1$ кОм, $R_{32}=2$ кОм.
- 2. Покажите для каскада (см. рис.1) контуры прохождения постоянных и переменных токов базы, коллектора, эмиттера и резисторов делителя напряжения в цепи базы.

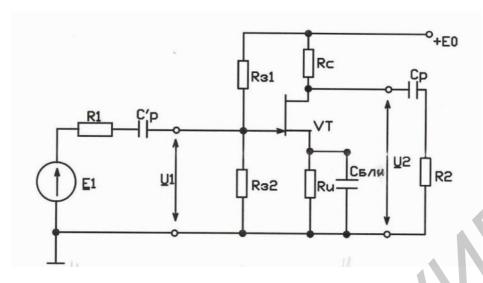


Рис. 4. Схема резисторного каскада с ОИ

Вариант 9

- 1. Рассчитать для каскада с ОЗ (рис. 5) входное и выходное сопротивления и коэффициенты усиления К и K_E по данным варианта 8 и при условии, что r_{CM} = 180 кОм, R1 = 2 кОм, R_{M} = 0,67 кОм.
- 2. Изобразите электрическую принципиальную схему каскада с ОЭ и поясните принцип работы цепи смещения с фиксированым током базы $I_{\rm B}$ = const.

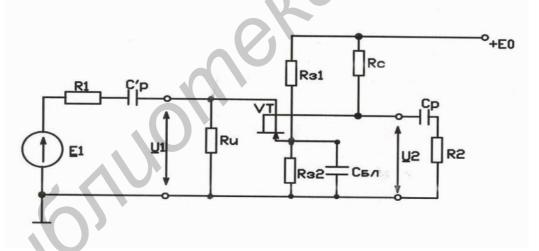


Рис. 5. Схема резисторного каскада с ОЗ

Вариант 10

- 1. Рассчитать для каскада с ОС (рис. 6) входное сопротивление $R_{\rm BЫX}$ и коэффициент усиления по ЭДС $K_{\rm E}$ при исходных данных варианта 8, если $R_{\rm M}=1$ кОм.
- 2. Изобразите электрическую принципиальную схему каскада с ОЭ и поясните принцип работы цепи смещения с фиксированным напряжением на базе $U_{\text{Б}}$ = const.

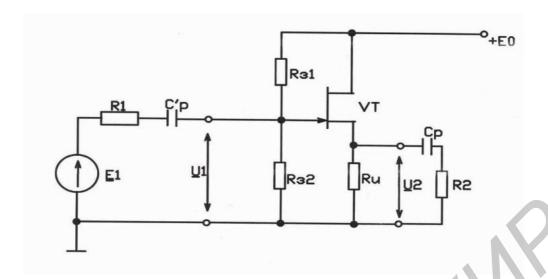


Рис. 6. Схема резисторного каскада с ОС

Вариант 11

- 1. Построить нагрузочные линии для переменного и постоянного токов для усилительного каскада (см. рис. 1) при следующих данных: $E_0 = 6~B$, $R_K = 1~\kappa Om$; $R2 = 1~\kappa Om$. Ток покоя $I_K = 3 \times 10^{-3}~A~u~I_B = 175~mA$.
- 2. Как зависит глубина местной ОС по постоянному и переменному току для схемы рис.1 от R_3 , R_5 , h_{213} , h_{113} ? Чему она равна при $R_3 = 0$?

Вариант 12

- 1. Рассчитать коэффициент гармоник для каскада (см. рис. 1) в отсутствие ОС ($R_9=0$ и F=1) при $U_{2m}=0.45$ В, $r_{B}'=8$ Ом, $h_{119}=140$ Ом, $R_{\Gamma}=R_{H}=100$ Ом, $I_{K}=13$ мА, $h_{219}=70$, $C_{K}=10.5$ пФ, $f_{\Gamma p}=12.1$ МГц, $f_{B}=60$ МГц.
- 2. Каков вид ОС в каскаде рис.1 и как она влияет на основные параметры каскада? Описать.

Контрольная работа № 2

- 1. Составить таблицу истинности минтермов и макстеров для функции F_1 и F_2 .
- 2. Представить функции, заданные в алгебраическом виде, с помощью минтермов и макстеров.
 - 3. Доказать эквивалентность ДСНФ и КСНФ.
- 4. Получить инверсии заданных функций с помощью аксиом и законов булевой алгебры.
- 5. Представить функции F3 и F4, заданные в алгебраическом виде, с помощью карт Карно.

Вариант	Функция			
200000000000000000000000000000000000000	F_1	F ₂	F ₃	F ₄
1	$X_1\overline{X}_2$	$X_1+X_2\overline{X}_3$	$X_1\overline{X}_2X_3+\overline{X}_1X_2X_3+X_1\overline{X}_2\overline{X}_3$	$X_1X_2X_3X_4+\overline{X}_1X_2X_3\overline{X}_4+X_1\overline{X}_2\overline{X}_3$
2	$X_1 + X_2$	$X_1\overline{X}_2+X_3$	$\overline{X}_1 X_2 \overline{X}_3 + X_1 X_2 \overline{X}_3 + X_1 X_2 X_3$	$X_1\overline{X}_2\overline{X}_3X_4+\overline{X}_1\overline{X}_2X_3X_4+X_1\overline{X}_2X_3$
3	\overline{X}_1+X_2	$\overline{X}_1X_3+X_2$	$\overline{X}_1\overline{X}_2\overline{X}_3+\overline{X}_1\overline{X}_2X_3+X_1\overline{X}_2X_3$	$\overline{X}_1 X_2 X_3 \overline{X}_4 + X_1 \overline{X}_2 X_3 \overline{X}_4 + \overline{X}_1 X_2 \overline{X}_3$
4	$\overline{X}_1 + \overline{X}_2$	$X_1\overline{X}_2X_3$	$X_1X_2X_3+X_1\overline{X_2}\overline{X_3}+\overline{X_1}X_2\overline{X_3}$	$\overline{X}_1 X_2 \overline{X}_3 X_4 + X_1 \overline{X}_2 X_3 \overline{X}_4 + \overline{X}_1 \overline{X}_2 \overline{X}_3$
5	X ₁ X ₂ .	$\overline{X}_1 + \overline{X}_2 + \overline{X}_3$	$\overline{X}_1X_2X_3+X_1\overline{X}_2X_3+X_1X_2\overline{X}_3$	$X_1\overline{X}_2\overline{X}_3\overline{X}_4 + \overline{X}_1\overline{X}_2X_3\overline{X}_4 + X_1\overline{X}_2\overline{X}_3$
6	$\overline{X}_1\overline{X}_2$	$X_1+\overline{X}_2+\overline{X}_3$	$\overline{X}_1\overline{X}_2X_3+X_1\overline{X}_2\overline{X}_3+\overline{X}_1\overline{X}_2\overline{X}_3$	$X_1X_2X_3X_4 + \overline{X}_1\overline{X}_2\overline{X}_3\overline{X}_4 + \overline{X}_1X_2\overline{X}_3$
7	\overline{X}_1X_2	$\overline{X}_1 + \overline{X}_2 + \overline{X}_3$	$X_1X_2X_3 + \overline{X}_1\overline{X}_2\overline{X}_3 + X_1\overline{X}_2X_3$	$X_1 \overline{X}_2 \overline{X}_3 \overline{X}_4 + \overline{X}_1 \overline{X}_2 X_3 X_4 + X_1 X_2 \overline{X}_3$
8	$X_1\overline{X}_2$	$\overline{X}_1\overline{X}_2X_3$	$\overline{X}_1 X_2 \overline{X}_3 + \overline{X}_1 \overline{X}_2 X_3 + X_1 \overline{X}_2 \overline{X}_3$	$X_1\overline{X}_2\overline{X}_3X_4+\overline{X}_1X_2X_3\overline{X}_4+X_1\overline{X}_2X_3$
9	$\overline{X}_1\overline{X}_2$	$\overline{X_1X_2}+X_3$	$X_1\overline{X}_2X_3 + \overline{X}_1\overline{X}_2X_3 + X_1X_2\overline{X}_3$	$\overline{X}_1\overline{X}_2\overline{X}_3\overline{X}_4 + X_1\overline{X}_2X_3\overline{X}_4 + \overline{X}_1\overline{X}_2\overline{X}_3$
10	$\overline{X_1X_2}$	$\overline{X}_1X_2X_3$	$X_1X_2X_3+X_1\overline{X}_2X_3+\overline{X}_1X_2\overline{X}_3$	$X_1\overline{X}_2\overline{X}_3\overline{X}_4 + X_1\overline{X}_2X_3\overline{X}_4 + \overline{X}_1X_2\overline{X}_3$
11	$\overline{X_1+X_2}$	$\overline{X_1X_2}+X_3$	$\overline{X}_1\overline{X}_2\overline{X}_3+X_1\overline{X}_2\overline{X}_3+\overline{X}_1X_2X_3$	$X_1X_2\overline{X}_3X_4+\overline{X}_1\overline{X}_2X_3X_4+X_1X_2X_3$
12	$\overline{\overline{X}_1}\overline{X}_2$	$X_1X_2\overline{X}_3$	$X_1\overline{X}_2X_3+\overline{X}_1\overline{X}_2X_3+X_1\overline{X}_2\overline{X}_3$	$\overline{X}_1 X_2 X_3 X_4 + X_1 \overline{X}_2 \overline{X}_3 \overline{X}_4 + X_1 X_2 \overline{X}_3$
13	$X_1+\overline{X}_2$	$X_1X_2+\overline{X_3}$	$X_1X_2X_3+X_1\overline{X}_2X_3+X_1X_2\overline{X}_3$	$X_{1}X_{2}X_{3}X_{4}+X_{1}\overline{X}_{2}X_{3}\overline{X}_{4}+X_{1}X_{2}\overline{X}_{3}$
14	$\overline{X_1}\overline{\overline{X}_2}$	$X_1X_3 + \overline{X_2}$	$\overline{X}_1\overline{X}_2X_3+X_1\overline{X}_2\overline{X}_3+\overline{X}_1X_2\overline{X}_3$	$X_1\overline{X}_2X_3X_4+\overline{X}_1X_2\overline{X}_3X_4+X_1\overline{X}_2\overline{X}_3$
			0	
	0			

Литература

- 1. Павлов В.Н., Ногин В.Н. Схемотехника аналоговых электронных устройств: Учеб. для вузов. 2-е изд., испр. М.: Горячая линия Телеком, 2003. 320 с.
- 2. Ногин В.Н. Аналоговые электронные устройства. М.: Радио и связь, 1992. 304 с.
- 3. Остапенко Г.С. Усилительные устройства. –М.: Радио и связь, 1989. 400 с.
- 4. Опадчий Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника. (Полный курс) /Учеб. для вузов/. Под ред. О.П. Глудкина. М.: Горячая линия Телеком, 2002. 768 с.
- 5. Усилительные устройства / В.А. Андреев, Г.В. Войшвило, О.В. Головин и др. /Под ред. О.В. Головина М.: Радио и связь, 1993. 352 с.
- 6. Игумнов Д.В., Костюнина Г.П. Полупроводниковые усилительные устройства. М.: Радио и связь, 1997. 268 с.
- 7. Ткаченко Ф.А. Техническая электроника. Мн.: Дизайн ПРО, 2000. 352c.
- 8. Новиков Ю.В. Основы цифровой схемотехники. Базовые элементы и схемы. Методы проектирования. М.: Мир, 2001. 379 с.
- 9. Новиков Ю.В., Скоробогатов П.К. Основы микропроцессорной техники. Курс лекций. – М.: ИНТУИТ.РУ, 2003. – 440 с.
- 10. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства: Учеб. пособие для студ. втузов. СПб.: Политехника, 1996. 885 с.
- 11. Преснухин Л.Н., Воробьев Н.В., Шишкевич А.А. Расчет элементов цифровых устройств. М.: Высш. шк., 1991. 526 с.
- 12. Букреев И.Н., Горячев В.И., Мансуров Б.М. Микроэлектронные схемы цифровых устройств. М.: Радио и связь, 1990. 416 с.
- 13. Соломатин Н.М. Логические элементы ЭВМ. М.: Высш. шк., 1990. 160 с.
- 14. Миловзоров В.П. Элементы информационных систем. М.: Высш. шк., $1989.-440~\mathrm{c}.$
- 15. Уэйкерли Дж. Проектирование цифровых устройств: В 2-х т. /Пер. с англ. М.: Постмаркет, 2002. Т.1 544 с., Т.2 528 с.

Учебное издание

Лычук Петр Павлович, **Цырельчук** Игорь Николаевич, **Толстая** Алла Ивановна

СХЕМОТЕХНИКА АНАЛОГОВЫХ И ЦИФРОВЫХ УСТРОЙСТВ

Методические указания и контрольные задания для студентов специальности I-38 02 03 «Техническое обеспечение безопасности» заочной формы обучения

Редактор Т.П. Андрейченко Корректор Е.Н. Батурчик

Подписано в печать 27.05.2005.

Гарнитура «Таймс».

Уч.-изд. л. 1,3.

Формат 60х84 1/16.

Печать ризографическая.

Тираж 200 экз.

Бумага офсетная. Усл. печ. л. 1,63.

Заказ 141.

Издатель и полиграфическое исполнение: Учреждение образования «Белорусский государственный университет информатики и радиоэлектроники» Лицензия на осуществление издательской деятельности № 02330/0056964 от 01.04.2004 Лицензия на осуществление полиграфической деятельности № 02330/0131518 от 30.04.2004 220013, Минск, П. Бровки, 6