

УДК 621.3.049.77-048.24:537.2

## КОНТРОЛЬ ФУНКЦИОНИРОВАНИЯ МИКРОКОНТРОЛЛЕРОВ ПРИ ВОЗДЕЙСТВИИ ЭЛЕКТРОСТАТИЧЕСКОГО РАЗРЯДА

Г.А. ПИСКУН, В.Ф. АЛЕКСЕЕВ

*Белорусский государственный университет информатики и радиоэлектроники  
П.Бровка, 6, Минск, 220013, Беларусь*

*Поступила в редакцию 14 мая 2012*

Экспериментально исследовано воздействие электростатических разрядов на микроконтроллеры типа AT89C51RC. Установлено, что ухудшение программного кода, инсталлированного во *flash*-память, наступает при значениях напряжения на 3,06% меньше, чем критическое. Предложена методика контроля функционирования микроконтроллеров при воздействии на них электростатических разрядов с помощью тестовых программ.

*Ключевые слова:* микропроцессорная техника, микроконтроллер, контроль, функционирование, электростатический разряд, тестовая программа, методика.

### Введение

Широкая область применения микропроцессорной техники, построенной на базе микроконтроллеров (МК), которые имеют повышенную чувствительность к воздействию электростатических разрядов (ЭСР), выдвигают задачу обеспечения периодического контроля функционирования и поиска возникших дефектов на одно из первых мест [1].

В настоящее время известно множество методов оценки степени работоспособности и поиска дефектов в МК при воздействии на них ЭСР [2,3]. Подробный анализ данных методов показывает, что наряду с множеством определенных достоинств они обладают рядом существенных недостатков. Это обусловлено, в первую очередь, тем, что они предусматривают процедуру определения значения напряжения разряда статического электричества, при котором происходит катастрофическое повреждение МК с полной утратой запрограммированных функций [4].

В данной статье авторами показано, что ухудшение качества функционирования МК наступает при значениях напряжения ЭСР не являющихся критическими, что, в свою очередь, может привести к ложным срабатываниям радиоэлектронных средств.

### Структура микроконтроллеров

Микроконтроллеры являются специализированными микропроцессорами, которые ориентированы на реализацию устройств управления, встраиваемых в разнообразную микропроцессорную технику. Современные МК представляют собой законченную микропроцессорную систему обработки информации, которая реализована в виде одной большой интегральной микросхемы.

Характерной особенностью структуры МК является объединение в пределах одного полупроводникового кристалла основных функциональных блоков микропроцессорной управляющей системы: центральный процессор (ЦПУ), постоянное запоминающее устройство (ПЗУ), оперативное запоминающее устройство (ОЗУ), периферийные устройства для ввода и вывода информации (УВВ) [5].

Широкое разнообразие моделей МК обусловлено их модульным принципом построения. Этот принцип объясняет то, что все МК одного семейства содержат в себе базовый функциональный блок, который одинаков для всех МК семейства, и изменяемый функциональный блок, который отличает МК разных моделей в пределах одного семейства (рис. 1).

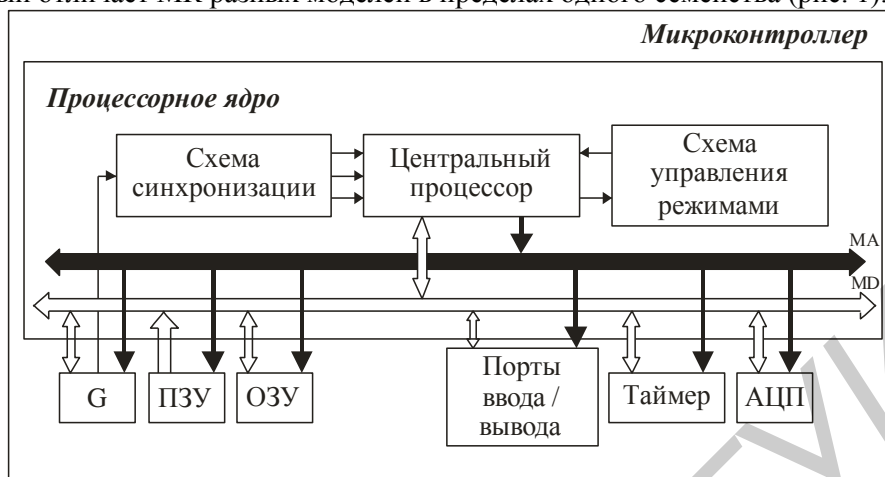


Рис. 1. Модульная структура МК

Базовый функциональный блок включает: центральный процессор; внутренние магистрали адреса, данных и управления; схему формирования многофазной импульсной последовательности для тактирования центрального процессора и межмодульных магистралей; устройство управления режимами работы МК, такими как активный режим, в котором МК выполняет прикладную программу, режимы пониженного энергопотребления, в один из которых МК переходит, если по условиям работы выполнение программы может быть приостановлено, состояния начального запуска (сброса) и прерывания. Базовый функциональный блок принято называть процессорным ядром МК.

Изменяемый функциональный блок включает модули различных типов памяти, модули периферийных устройств, модули встроенных генераторов синхронизации и некоторые дополнительные модули специальных режимов работы МК (модули контроля за напряжением питания и ходом выполнения программы; модули внутрисхемной отладки и программирования).

### Методика контроля функционирования МК при воздействии электростатического разряда

При контроле функционирования МК, подвергнутого воздействию ЭСР, необходимо решить следующие две задачи [6]:

- обеспечить достаточную полноту тестирования;
- определить функциональные блоки (ФБ), ответственные за возникновение отказа.

Для чистоты эксперимента и обеспечения достаточной полноты тестирования эксперимент проводился в двух областях (см. рис. 2):

1. Область воздействия ЭСР на МК;
2. Область тестирования МК.

В соответствии с требованиями [7] воздействие ЭСР на МК осуществлялось в специализированной лаборатории. Методика воздействия ЭСР на МК типа AT89C51RC приведена в [8].

В данной области проводилось тестирование всех ФБ, входящих в состав исследуемого МК. Для этого на языке Ассемблера были разработаны тестовые программы (ТП), набор которых хранится на персональном компьютере, совместно со специализированной прикладной программой для управления программатором.

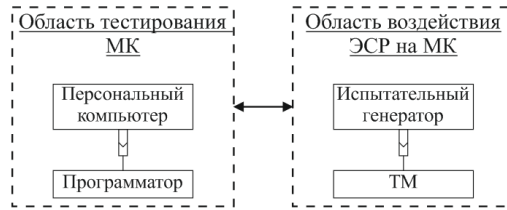


Рис. 2. Схема взаимодействия областей тестирования МК и воздействия ЭСР на МК

Испытуемый микроконтроллер AT89C51RC был представлен в виде процессорного ядра (блоки ФБ<sub>1</sub>...ФБ<sub>9</sub>), внутренней памяти (блоки ФБ<sub>10</sub>...ФБ<sub>12</sub>) и набора периферийных модулей: ФБ<sub>13</sub> (блок интерфейса с внешней памятью (порты ввода-вывода 0 и 2)); ФБ<sub>14</sub> (порт ввода-вывода 1); ФБ<sub>15</sub> (порт ввода-вывода 3); ФБ<sub>16</sub> (таймер 0); ФБ<sub>17</sub> (таймер 1); ФБ<sub>18</sub> (таймер 2) и ФБ<sub>19</sub> (сторожевой таймер) [9].

Разработанный набор ТП обеспечивает следующую последовательность тестирования ФБ в составе МК (табл. 1).

Таблица 1. Последовательность тестирования ФБ МК

№ ТП	Область тестирования	№ функционального блока
ТП <sub>1</sub>	тестирование портов ввода-вывода	ФБ <sub>1</sub> , ФБ <sub>2</sub> , ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub>
ТП <sub>2</sub>	тестирование регистра-аккумулятора	ФБ <sub>1</sub> , ФБ <sub>2</sub> , ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub>
ТП <sub>3</sub>	тестирование регистра расширения аккумулятора	ФБ <sub>1</sub> , ФБ <sub>2</sub> , ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub>
ТП <sub>4</sub>	тестирование ОЗУ	ФБ <sub>1</sub> , ФБ <sub>2</sub> , ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub>
ТП <sub>5</sub>	тестирование АЛУ	ФБ <sub>1</sub> , ФБ <sub>2</sub> , ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub>
ТП <sub>6</sub>	тестирование блока умножения/деления	ФБ <sub>1</sub> , ФБ <sub>2</sub> , ФБ <sub>5</sub> , ФБ <sub>8</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub>
ТП <sub>7</sub>	тестирование контроля состояния и выполнения ветвлений	ФБ <sub>1</sub> ...ФБ <sub>3</sub> , ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub>
ТП <sub>8</sub>	тестирование выполнения битовых операций	ФБ <sub>1</sub> , ФБ <sub>2</sub> , ФБ <sub>5</sub> , ФБ <sub>7</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub>
ТП <sub>9</sub>	тестирование прерываний	ФБ <sub>1</sub> ...ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub>
ТП <sub>10</sub>	тестирование таймерного блока	ФБ <sub>1</sub> ...ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>18</sub>
ТП <sub>11</sub>	тестирование сторожевого таймера	ФБ <sub>1</sub> ...ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>11</sub> , ФБ <sub>13</sub> ...ФБ <sub>15</sub> , ФБ <sub>17</sub> , ФБ <sub>19</sub>
ТП <sub>12</sub>	тестирование внутренней памяти	ФБ <sub>1</sub> ...ФБ <sub>5</sub> , ФБ <sub>9</sub> ...ФБ <sub>15</sub> , ФБ <sub>17</sub> ...ФБ <sub>19</sub>

Таким образом, общий алгоритм функционального тестирования микроконтроллера AT89C51RC можно представить следующим образом (рис. 3).

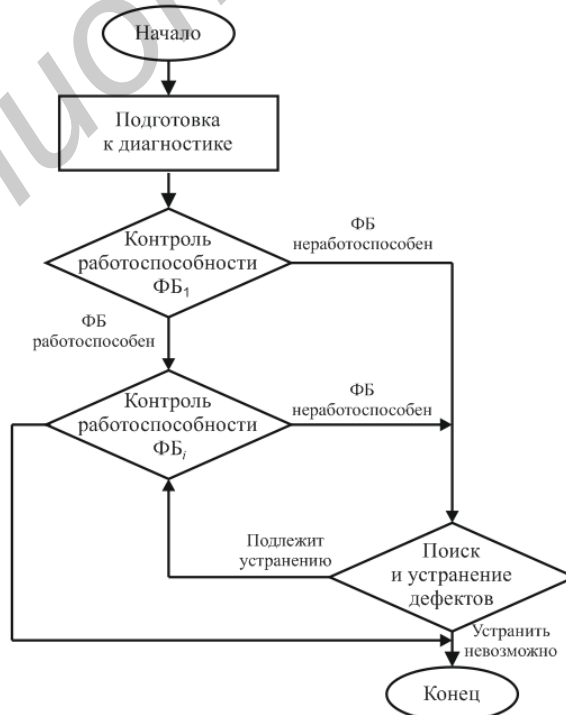


Рис. 3. Алгоритм функционального тестирования микроконтроллеров

## Подготовка к проведению эксперимента

Для проведения эксперимента был разработан тестовый модуль (ТМ), который позволяет контролировать правильность выполнения запрограммированных в МК функций. Схема подключения данного модуля представлена на рис. 4.

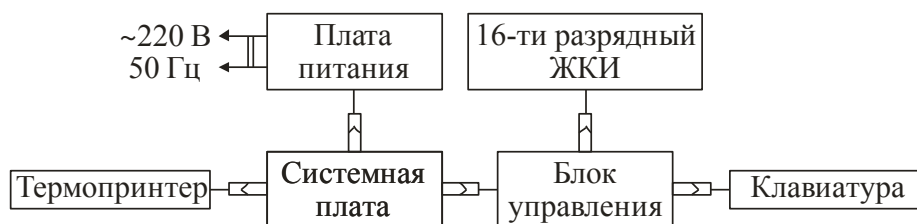


Рис. 4. Схема подключения тестового модуля

Составные части ТМ выполнены в виде следующих функционально законченных взаимозаменяемых блоков.

1. Клавиатура. Используемая клавиатура кнопочного типа предназначена для ввода информации в ТМ при выполнении запрограммированных в МК операций. Нажатие клавиш сопровождается звуковым сигналом. Нарушение последовательности нажатия или нажатие на две и более клавиши одновременно не приводит к нарушению работоспособности ТМ.

2. Термопринтер (ТП). В качестве ТП в ТМ использовано термопечатающее устройство, принцип работы которого основан на изменении цвета термочувствительного слоя, нанесенного на бумажную основу, под воздействием нагрева.

3. Жидкокристаллический индикатор 16-ти разрядный. Индикаторное табло предназначено для отображения вводимых данных, результатов вычислений, режимов работы ТМ, текущего времени и даты, характера неисправностей, причин блокировок, программируемой и другой информации.

4. Электропитание ТМ. Тестовый модуль питается автономно от встроенной аккумуляторной батареи типа А506-6В/1,2 Аh напряжением от 6,0 В до 6,9 В. Напряжение с АБ подается на системную плату через выключатель питания.

В ТМ предусмотрена возможность питания от сети переменного тока напряжением 220 В частотой 50 Гц посредством внешнего нестабилизированного источника (блока питания) с выходным постоянным напряжением  $9 \div 12$  В, допустимым током нагрузки не менее 0,5 А и соответствующим выходным разъёмом.

5. Системная плата (СП). На СП размещены следующие узлы:

- линейный стабилизатор напряжения +5В для питания логической части схемы модуля, выполненный на микросхеме 78L05 (КР142ЕН5);
- схема зарядки АБ стабилизированным током 0,25 А, выполнена на микросхеме КР142ЕН22;
- схема управления шаговым двигателем и термопечатающей головкой ТП;
- схема контроля обрыва бумаги;
- схема звуковой сигнализации;
- часовая микросхема с литиевым элементом питания;
- схема контроля напряжения АБ с порогом включения  $(5,1 \pm 1,0)$  В.

Напряжение для питания нагревательных элементов ТП и обмоток шагового двигателя подается непосредственно от АБ без стабилизации и включается в ТМ программно на время работы ТП.

6. Блок управления (БУ). Блок управления предназначен для обработки данных и команд, вводимых с клавиатуры, управления работой составных частей аппарата, управления визуальным отображением информации и печатью.

Управление БУ осуществляется с помощью программного кода, хранящегося во внутреннем ПЗУ МК AT89C51RC. Используемый МК представляет собой восьмибитный МК с 32-мя Кб flash-памяти и выполненный в сорокавыводном пластмассовом корпусе типа MCS-51 по КМОП технологии.

## Экспериментальные результаты и их обсуждение

Контроль ФБ МК осуществлялся по истечении воздействия разряда статического электричества на контактные выводы МК [8–9]. После прохождения всего набора ТП производился перезапуск МК сигналом *Reset*, формируемым тестовым модулем, после чего полный цикл тестирования повторяется.

В табл. 2 представлена матрица результатов тестирования ФБ<sub>1</sub>...ФБ<sub>9</sub>, полученная при напряжении ЭСР 6,4 кВ. При этом напряжении не было обнаружено отказов функциональных блоков при выполнении тестовых программ.

Таблица 2. Матрица результатов тестирования ФБ<sub>1</sub>...ФБ<sub>9</sub> МК типа АТ89С51RC при напряжении ЭСР 6,4 кВ («0» – тест не выполнен; «1» – тест выполнен)

Тестовая программа	ФБ <sub>1</sub>	ФБ <sub>2</sub>	ФБ <sub>3</sub>	ФБ <sub>4</sub>	ФБ <sub>5</sub>	ФБ <sub>6</sub>	ФБ <sub>7</sub>	ФБ <sub>8</sub>	ФБ <sub>9</sub>
ТП <sub>1</sub>	1	1			1				1
ТП <sub>2</sub>	1	1			1				1
ТП <sub>3</sub>	1	1			1				1
ТП <sub>4</sub>	1	1			1				1
ТП <sub>5</sub>	1	1			1				1
ТП <sub>6</sub>	1	1			1			1	1
ТП <sub>7</sub>	1	1	1		1				1
ТП <sub>8</sub>	1	1			1		1		1
ТП <sub>9</sub>	1	1	1	1	1				1
ТП <sub>10</sub>	1	1	1	1	1				1
ТП <sub>11</sub>	1	1	1	1	1				1
ТП <sub>12</sub>	0	0	0	0	0				0
Результат теста	1	1	1	1	1	1	1	1	1

В табл. 3 представлена матрица результатов тестирования ФБ<sub>10</sub>...ФБ<sub>19</sub>, полученная при напряжении ЭСР 6,4 кВ. При этом напряжении был обнаружен отказ ФБ<sub>12</sub> при выполнении ТП<sub>12</sub> (тестирования *flash*-памяти).

Таблица 3. Матрица результатов тестирования ФБ<sub>10</sub>...ФБ<sub>19</sub> МК типа АТ89С51RC при напряжении ЭСР 6,4 кВ («0» – тест не выполнен; «1» – тест выполнен)

Тестовая программа	ФБ <sub>10</sub>	ФБ <sub>11</sub>	ФБ <sub>12</sub>	ФБ <sub>13</sub>	ФБ <sub>14</sub>	ФБ <sub>15</sub>	ФБ <sub>16</sub>	ФБ <sub>17</sub>	ФБ <sub>18</sub>	ФБ <sub>19</sub>
ТП <sub>1</sub>	1	1		1	1	1				
ТП <sub>2</sub>	1	1		1	1	1				
ТП <sub>3</sub>	1	1		1	1	1				
ТП <sub>4</sub>	1	1		1	1	1				
ТП <sub>5</sub>	1	1		1	1	1				
ТП <sub>6</sub>	1	1		1	1	1				
ТП <sub>7</sub>	1	1		1	1	1				
ТП <sub>8</sub>	1	1		1	1	1				
ТП <sub>9</sub>	1	1		1	1	1				
ТП <sub>10</sub>	1	1		1	1	1	1	1	1	
ТП <sub>11</sub>	1	1		1	1	1		1		1
ТП <sub>12</sub>	0	0	0	0	0	0		0	0	0
Результат теста	1	1	0	1	1	1	1	1	1	1

Выход из строя только одного модуля («модуля памяти») обусловлен спецификой его организации. Данный модуль исследуемого МК, строится на базе энергонезависимой памяти типа *flash* и *EEPROM*, обладающий не только режимами хранения и чтения информации, которая была записана до начала эксперимента на этапе программирования, но и режимы стирания и программирования под управлением прикладной программы. Вследствие этого энергонезависимая память типа *flash* и *EEPROM* требует управления режимами работы, для чего снабжена дополнительными схемами управления, а именно: массив ячеек памяти, доступных для чтения, стирания, и записи информации, строится с помощью дополнительных аналоговых и цифровых схемы управления [10].

Таким образом, из-за введения дополнительных схем управления и организации их на кристалле делает данный функциональный блок наиболее чувствительным к воздействию ЭСР, чем другие.

Полученные результаты показывают эффективность применения данной методики для диагностики функциональных отказов МК при проведении испытаний на устойчивость к воздействию ЭСР.

### **Заключение**

Выполнен анализ воздействия ЭСР на установленный программный код во встроенную *flash*-память микроконтроллера. Впервые установлено, что в МК при воздействии ЭСР напряжением меньше критического на 3,06% происходят повреждения, что, в свою очередь, может привести к некорректному срабатыванию и выполнению запрограммированных функций. Определено, что изменение программного кода обусловлено неэффективной защитой от воздействия импульсных разрядов статического электричества, которая организована на полупроводниковом кристалле.

Предложено использование методики функционального контроля МК при анализе последствий, вызванных воздействием ЭСР на МК, построенного на базе разбиения исследуемого МК на функциональные блоки. Разработана методика определения области сохранения работоспособности МК при воздействии импульсных разрядов статического электричества, основанная на применении наиболее адекватной модели с оптимизированными параметрами. Показано, что данная методика имеет эффективность прогноза в рамках рассматриваемых функциональных блоков выше, чем ранее предложенные методики, и позволяет определить область сохранения работоспособности полупроводниковых структур при воздействии ЭСР.

## **CONTROL OF MICROCONTROLLER UNDER THE INFLUENCE OF ELECTROSTATIC DISCHARGE**

G.A. PISKUN, V.F. ALEXEEV

### **Abstract**

Since the built-in flash-memory microcontroller is an installed program code, we performed an analysis of its resistance to ESD. It was found that the code is damage when exposed to ESD voltage of less critical by 3.06%. This can lead to incorrect triggering and implementing programmed functions. It was determined that changes in the code is not only due to effective protection from exposure to pulsed discharges of static electricity, as well as the number of impacts. Effects caused by exposure to ESD MC were identified by dividing the test on the IC functional blocks and proposed methods of functional control of the MC. Procedure was developed for determining conservation performance IC, based on applying the most efficient model with optimized parameters. It was proved that this method is more efficient and perfect in the consideration of functional units, and allows to define the scope of preserving the integrity of semiconductor structures when exposed to ESD.

### **Список литературы**

1. *Портнягин Н.Н., Пюкке Г.А.* Теория и методы диагностики судовых электрических средств автоматизации. Петропавловск-Камчатский, 2003.
2. ОСТ 11 073.013 – 2008 Микросхемы интегральные. Методы испытаний. Методы электрических испытаний. Часть 7
3. ОСТ 11 073.043 – 75. Приборы полупроводниковые и микросхемы интегральные. Контроль неразрушающий. Метод контроля качества с помощью *m*-характеристик.
4. ГОСТ 27.310-95 Надежность в технике. Анализ видов, последствий и критичности отказов. Основные положения.
5. *Е.К. Александров и др.* Микропроцессорные системы: Учебное пособие для вузов. СПб, 2002.
6. *Лебедев А.В., Шагури И.И.* // Инженерная физика. 2008, №2.

7. СТБ МЭК 61000-4-2-2006 Электромагнитная совместимость Часть 4-2. Методы испытаний и измерения. Испытания на устойчивость к электростатическим разрядам.
8. Пискун Г.А., Алексеев В.Ф., Силков Н.И. и др. // Докл. БГУИР. 2011, № 5 (59). С. 5–12.
9. Пискун Г.А., Алексеев В.Ф. // Вестник РГРТУ. 2012, № 2 (40). С. 34–40.
10. Бродин В.Б., Калинин А.В. Системы на микроконтроллерах и БИС программируемой логики. М., 2002.