

ТЕСТЫ ДЛЯ ОЦЕНКИ ПИКОВОГО РАССЕЙВАНИЯ МОЩНОСТИ КМОП СХЕМ

Л.Д. Черемисинова

Объединённый институт проблем информатики Национальной академии наук Беларуси

Минск, Республика Беларусь

E-mail: cld@newman.bas-net.by

Рассматривается задача и предлагается метод построения тестов для оценки пикового рассеивания мощности синхронной КМОП схемой с памятью для случая, когда наряду со схемой имеется и ее автоматное описание.

ВВЕДЕНИЕ

В настоящее время актуальна задача проектирования схем с малым энергопотреблением, так как чрезмерное рассеивание энергии цифровыми устройствами становится препятствием для дальнейшего повышения уровня интеграции, а также расширения рынка портативных устройств с автономным питанием. Существует множество причин, которые могут приводить к незапланированному поведению и деградации микроэлектронных изделий, одной из важнейших является чрезмерное рассеивание мощности в течение очень короткого или длительного промежутка времени [1]. Чтобы избежать появления проблем, связанных с чрезмерным тепловыделением, необходимо иметь прогнозные оценки максимального рассеивания мощности проектируемой схемы, с тем, чтобы надлежащим образом спроектировать схемы теплоотвода.

Основной подход к вычислению оценки рассеивания мощности основан на моделировании поведения схемы. Предполагается, что задана схема: комбинационная или, в более общем случае, последовательностная. Метод состоит в генерации последовательности (размер которой должен позволять делать статистически значимые выводы) входных воздействий (наборов значений входных наборов) – (тестов), подаче их на входы схемы и подсчете значения рассеиваемой мощности на каждом такте. В случае последовательностных схем приходится определять также и начальные состояния элементов памяти, и эти состояния должны быть достижимы. Большинство известных в литературе методов оценки энергопотребления применимо только для комбинационных схем. Для схем с памятью эта проблема решается тяжело и приближенно [2].

Термин пиковое (максимальное) рассеивание мощности относится к наихудшему случаю рассеивания мощности, потребляемой от источника питания. В КМОП-технологии основной вклад в суммарную рассеиваемую мощность вносит ее динамическая составляющая, обусловленная зарядом и разрядом емкостной нагрузки узлов схемы. Ее значение существенно зависит от переключательной активности схемы, вызываемой сменой значений сигналов на входах узлов

схемы. В качестве эффективной оценки рассеивания мощности в КМОП схеме на стадии логического проектирования может быть использовано значение ее переключательной активности. Эта оценка вычисляется как сумма переключательных активностей узлов схемы или (точнее) сумма взвешенных переключательных активностей, где весовыми коэффициентами служат емкостные характеристики элементов, соответствующих узлам схемы.

В литературе под термином максимальной рассеиваемой мощности понимается: 1) пиковая мощность, рассеиваемая схемой в течение короткого промежутка времени – одного такта работы схемы; 2) максимальная мощность, рассеиваемая схемой в течение заданного числа l последовательных тактов; 3) максимально возможное значение средней мощности, рассеиваемой схемой в течение неопределенно долгого интервала времени (английские эквиваленты: peak sustainable power [2], maximum average power [3]).

В первой постановке задача нахождения оценки пиковой мощности эквивалентна проблеме установления верхней границы рассеиваемой мощности и сводится к вычислению наибольшей переключательной активности узлов схемы в течение одного такта ее работы. Задача точной оценки значения пиковой мощности в случае комбинационных схем состоит в поиске пары наборов $(\mathbf{x}_{i1}, \mathbf{x}_{i2})$ входных сигналов, последовательная подача которых на входы схемы приводит к максимуму рассеивания мощности схемой в течение одного такта работы. В случае последовательностных схем кроме пары наборов входных сигналов необходимо также задать и начальное состояние всех элементов памяти. Задача сводится к поиску тройки векторов $(\mathbf{s}_{i1}, \mathbf{x}_{i1}, \mathbf{x}_{i2})$, где вектор \mathbf{s}_{i1} задает начальные состояния всех элементов памяти схемы.

Вторая задача является обобщением первой на случай $l > 2$ последовательных тактов работы интегральной схемы.

Большое значение в литературе придается в настоящее время третьей постановке задачи, для которой пока не предложено приемлемого решения. Максимальное среднее рассеивание мощности можно определить следующим образом [4].

Среднее рассеивание мощности E_m называется максимальным для анализируемой для схемы, если 1) возможна такая неограниченно длинная последовательность тактов работы схемы, для которой среднее значение рассеиваемой мощности (приходящейся на один такт работы), равно E_m ; 2) не существует другой такой возможной последовательности, для которой среднее значение рассеиваемой мощности больше E_m .

ПОСТРОЕНИЕ ТЕСТОВ ДЛЯ ОЦЕНКИ ПИКОВОГО РАССЕИВАНИЯ МОЩНОСТИ

Задача оценки пикового рассеивания мощности КМОП схем состоит в нахождении тройки векторов (s_{i1}, x_{i1}, x_{i2}) . Для последовательностной схемы с n входными полюсами и m элементами памяти, существует $m \times 4^n$ возможных последовательностей (s_{i1}, x_{i1}, x_{i2}) . Но не все из $m \times 4^n$ тестовых троек могут реализоваться в процессе функционирования конкретной последовательностной схемы, и следовательно может быть найдена завышенная оценка пикового рассеивания мощности. Построение тестов для оценки пикового рассеивания мощности на основе автоматного описания гарантирует нахождение реализуемой тестовой тройки векторов.

Пусть задан конечный автомат, все состояния которого закодированы булевыми переменными, т.е. представляются векторами x, y, z входных, выходных и внутренних булевых переменных. Функции переходов Ψ и выходов Φ задаются в векторном виде $\Psi(x, z) = z^+$; $\Phi(x, z) = y$.

В искомой тестовой тройке векторов (z_{i1}, x_{i1}, x_{i2}) состояние z_{i1} элементов памяти и входной вектор x_{i1} выполняют инициализацию схемы, т.е. устанавливают состояние всех полюсов схемы и определяют следующие состояния z_{i2} элементов памяти последовательностной схемы, в которые они перейдут из состояний z_{i1} под воздействием входного вектора x_{i1} . Подача на входы комбинационной части последовательностной схемы входного вектора x_{i2} (из теста (z_{i1}, x_{i1}, x_{i2})) и вектора z_{i2} сигналов с элементов памяти приводит к переключениям сигналов на выходных полюсах элементов схемы и элементов памяти (последние определяют следующее состояние z_{i3} схемы). Таким образом, в случае автомата Мили реализуется следующая последовательность изменений $(z_{i1}, x_{i1}, y_{i1}, z_{i2}, x_{i2}, y_{i2}, z_{i3})$ векторов входных, выходных и внутренних переменных:

$$\begin{aligned}\Psi(x_{i1}, z_{i1}) &= z_{i2}, \Phi(x_{i1}, z_{i1}) = y_{i1}, \\ \Psi(x_{i2}, z_{i2}) &= z_{i3}, \Phi(x_{i2}, z_{i2}) = y_{i2}.\end{aligned}$$

В случае автомата Мура: $\Phi(z_{i1}) = y_{i1}, \Phi(z_{i2}) = y_{i2}$. Эта последовательность изменений которая порождает тест (z_{i1}, x_{i1}, x_{i2}) , который использу-

ется при моделировании схемы с целью поиска наиболее энергоемкого теста.

В качестве сравнительной оценки энергоемкости теста на стадии выбора наилучшего теста принимается сумма чисел переменных (входных, выходных, внутренних), сменивших свои значения в результате соответствующего перехода автомата. Число входных переменных, сменивших свои значения, равно расстоянию Хэмминга $d(x_{i1}, x_{i2})$ между кодами входных состояний x_{i1} и x_{i2} . Число внутренних переменных (соответствующих состояниям элементов памяти), сменивших свои значения при моделировании схемы с использованием теста (z_{i1}, x_{i1}, x_{i2}) , равно расстоянию Хэмминга $d(z_{i2}, z_{i3})$ между кодами состояний z_{i2} и z_{i3} .

Число выходных переменных, сменивших свои значения, равно расстоянию Хэмминга $d(y_{i1}, y_{i2})$ между кодами выходных символов, которые выдает автомат Мура, находясь в состояниях z_{i1} и z_{i2} , или автомат Мили в состояниях z_{i1} и z_{i2} при поступлении на вход x_{i1} и x_{i2} соответственно. Таким образом, оценка энергоемкости теста (z_{i1}, x_{i1}, x_{i2}) , порождающего последовательность переходов $(z_{i1}, x_{i1}, z_{i2}, x_{i2}, z_{i3})$, вычисляется как

$$D = d(x_{i1}, x_{i2}) + d(z_{i2}, z_{i3}) + d(y_{i1}, y_{i2}).$$

Предполагается, что тесты (z_{i1}, x_{i1}, x_{i2}) с наибольшей оценкой энергоемкости D позволят получить оценку рассеивания мощности последовательностной схемы, которая будет пиковой или близкой к ней. Так как сделанное предположение носит вероятностный характер, то имеет смысл находить несколько (заданное число) таких тестов с наибольшими оценками энергоемкости, которые будут использоваться для более точного подсчета рассеивания мощности последовательностной схемой путем схемотехнического моделирования.

1. Semiconductor Industry Association (SIA) ITRS Roadmap [Electronic resource] / – Mode of access: <http://www.sia-online.org/backgroundersitrs.cfm> – Date of access: 14.09.2012.
2. Kumthekar, B. Simulation-Based Re-Synthesis of Sequential Circuits for Peak Sustainable Power Reduction / B. Kumthekar, E. Macii, M. Poncino, F. // Proc. Intern. Workshop on Logic Synthesis. Lake Tahoe, CA, 7–10 June 1998. — P. 392–397.
3. Hsiao, M.S. K2: An estimation for peak sustainable power of VLSI circuits / M.S. Hsiao, E.M. Rudnick, J.H. Patel // ISLPED-97: ACM/IEEE Intern.Symp. on Low Power Electronics and Design. – CA: Monterey, August 1997. — P. 178–183.
4. Cheremisinova, L. Estimation of Peak Sustainable Power Consumption for Sequential CMOS Circuits / L. Cheremisinova, A. Zakrevskij // Information Theories and Applications. — 2014. — Vol. 21. — No 1. — P. 85–93.