

УДК 004.383

ПРОЦЕССОР ОБРАБОТКИ ИЗОБРАЖЕНИЯ НА МНОГОПОЛОСНОМ ВЕЙВЛЕТ-ПРЕОБРАЗОВАНИИ В АЛГЕБРЕ КВАТЕРНИОНОВ

Н.А. ПЕТРОВСКИЙ

Белорусский государственный университет информатики и радиоэлектроники
П. Бровки, 6, Минск, 220013, Беларусь

Поступила в редакцию 29 июня 2011

В рамках данной статьи рассматривается реализация системы на кристалле ПЛИС Xilinx Virtex-4 XC4SX35 – процессора кодирования изображения в реальном масштабе времени. Основу системы составляет управляющий контроллер Xilinx MicroBlaze и поточный процессор многополосного вейвлет-преобразования. Схема обработки изображения может рассматриваться как базовая для кодеров класса L2L (lossless-to-lossy).

Ключевые слова: параунитарный банк фильтров, многополосное вейвлет-преобразование, кватернион, изображение, процессор реального времени, ПЛИС.

Постановка задачи

В последнее время представляет интерес использование в кодировании изображений многополосного вейвлет-преобразования [1, 2], которое, в отличие от диадического аналога, дает выигрыш в степени компрессии [3]. С другой стороны, в настоящее время представляют интерес схемы, работающие по принципу L2L (lossless-to-lossy) [4, 5], осуществляющие сжатие и восстановление изображения как без потерь, так и с контролируемым внесением артефактов. Это обеспечивает возможность широкого применения схемы компрессии, например, в таких приложениях как обработка снимков с космических аппаратов, изображений медицинского характера, требующих максимально сохранить оригинал, т.е. кодирование без потерь, и применение в бытовых системах мультимедиа: сотовая связь, IP-телефония, фотоаппараты, видеокамеры и т.д., где допускается внесение определенного количества искажений, но при этом уменьшается битовый поток (увеличивается степень сжатия).

В данном случае, преобразование – многополосное вейвлет-преобразование «или», интерпретируя его как банк фильтров, должно иметь следующие свойства: совершенную реконструкцию исходного изображения; линейную фазочастотную характеристику (ФЧХ); конечную импульсную характеристику, быть максимально децимированным и равнополосным. Это объясняется тем, что:

1) свойство совершенной реконструкции обеспечивает представление сигнала без потерь, выше коэффициент эффективности кодирования и значительно упрощается анализ ошибок преобразования;

2) при обработке изображения крайне важно, чтобы у всех фильтров анализа и синтеза была линейная ФЧХ. Помимо устранения искажения фазы, линейность ФЧХ позволяет использовать простые симметричные методы расширения блоков анализа, чтобы точно обработать границы сигналов конечной длины, а также осуществить более эффективную реализацию банка фильтров;

3) длина импульсной характеристики фильтра прототипа должна быть относительно короткой, чтобы предотвратить «звонящие» артефакты в восстановленных изображениях и сохранить возможность синтеза быстрого преобразования;

4) так как интерес представляет степень сжатия, т.е. получение низкой скорости передачи, то предпочтительнее максимально децимированный банк фильтров.

Основой таких многополосных вейвлет-преобразований могут быть параунитарные банки фильтров (ПУБФ) с линейной ФЧХ на основе алгебры кватернионов [6], которые являются преобразованиями без потерь, т.е. сохраняется энергетический баланс. Для числа каналов больше двух линейность ФЧХ соблюдается, лестничные и решетчатые структуры также сохраняют свойство перфективной реконструкции входного сигнала, что дает возможность использовать арифметику с фиксированной запятой [7].

Целью данной статьи является практическая реализация системы компрессии изображения с помощью многополосного вейвлет-преобразования на решетчатых структурах ПУБФ в алгебре кватернионов.

Параунитарный банк фильтров с линейной ФЧХ

ПУБФ анализа описывается $M \times M$ полифазной матрицей $\mathbf{E}(z)$, которая будет параунитарной, если $\mathbf{E}^H(z^{-1})\mathbf{E}(z) = c\mathbf{I}_M$, где c – ненулевая константа и M обозначает число каналов в банке фильтров. Структуру ПУБФ получают путем факторизации его полифазной матрицы $\mathbf{E}(z)$ на элементарные математические преобразования, как правило это планарные обороты Гивенса. Формально параунитарный банк фильтров анализа общего вида может быть описан следующим выражением [8]: $\mathbf{E}(z) = \mathbf{R}_N \mathbf{\Lambda}(z) \mathbf{R}_{N-1} \mathbf{\Lambda}(z) \cdots \mathbf{R}_1 \mathbf{\Lambda}(z) \mathbf{E}_0$, где \mathbf{E}_0 – общая ортогональная матрица; \mathbf{R}_i – ортогональные матрицы, определяющие передаточные характеристики банка фильтров ($i = 1 \dots N$); N – количество матриц \mathbf{R}_i ; $\mathbf{\Lambda}(z)$ – матрица задержки: $\mathbf{\Lambda}(z) = \text{diag}(z^{-1}, \mathbf{I}_{M-1})$. Для ПУБФ анализа с линейной ФЧХ и четного числа каналов M хорошо известна факторизация передаточной полифазной матрицы $\mathbf{E}(z)$ [8]:

$$\mathbf{E}(z) = \mathbf{G}_{N-1}(z) \mathbf{G}_{N-2}(z) \cdots \mathbf{G}_1(z) \mathbf{E}_0, \text{ где}$$

$$\mathbf{E}_0 = \frac{1}{\sqrt{2}} \Phi_0 \mathbf{W} \text{diag}(\mathbf{I}_{M/2}, \mathbf{J}_{M/2}), \quad \mathbf{G}_i(z) = \frac{1}{2} \Phi_i \mathbf{W} \mathbf{\Lambda}(z) \mathbf{W}, \quad i = 1, \dots, N-1, \quad \mathbf{W} = \begin{bmatrix} \mathbf{I}_{M/2} & \mathbf{I}_{M/2} \\ \mathbf{I}_{M/2} & -\mathbf{I}_{M/2} \end{bmatrix},$$

$$\mathbf{\Lambda}(z) = \text{diag}(\mathbf{I}_{M/2}, z^{-1} \mathbf{I}_{M/2}),$$

$\Phi_i = \text{diag}(\mathbf{U}_i, \mathbf{V}_i)$, \mathbf{U}_i и \mathbf{V}_i – произвольные ортогональные матрицы размера $M/2 \times M/2$. Кроме того, для упрощения обозначенной выше факторизации для $i > 0$ матрица \mathbf{U}_i может быть представлена единичной матрицей, тогда $\Phi_i = \text{diag}(\mathbf{I}, \mathbf{V}_i)$, $i > 0$. К сожалению, описанные выше факторизации теряют свойство параунитарности, когда матрицы \mathbf{U}_i и \mathbf{V}_i представляются с ограниченной точностью. Это обусловлено тем, что квантование компонент ортогональных матриц в общем случае приведет к изменению норм столбцов.

Матрицы \mathbf{E}_0 и \mathbf{R}_i в факторизации решетчатой структуры параунитарного банка фильтров анализа, как показано в [6, 7], можно выразить через матрицы умножения кватернионов (левого умножения и правого умножения) следующим образом: $\mathbf{E}_0 = \mathbf{M}^+(Q_0) \mathbf{M}^-(P_0)$, $\mathbf{R}_i = \mathbf{M}^\pm(Q_i)$, $i = 1, \dots, N-1$, где P_0 и все Q_i – некоторые единичные кватернионы, тогда передаточная функция решетчатой структуры общего ПУБФ анализа будет равна: $\mathbf{E}(z) = \mathbf{M}^+(Q_{N-1}) \mathbf{\Lambda}(z) \mathbf{M}^\pm(Q_{N-2}) \mathbf{\Lambda}(z) \cdots \mathbf{M}^\pm(Q_1) \mathbf{\Lambda}(z) \mathbf{M}^+(Q_0) \mathbf{M}^-(P_0)$. В работе [6] показано, что для каждой ортогональной матрицы размерностью 4×4 существует уникальная (с точностью до знака) пара единичных кватернионов P и Q таких, что: $\mathbf{M}^+(P) \cdot \mathbf{M}^-(Q) = \mathbf{M}^-(Q) \cdot \mathbf{M}^+(P)$. Данная факторизация всегда соответствует ортогональному преобразованию сигналов, даже если ее компоненты квантованы. Это происходит потому, что столбцы каждой матрицы умножения кватернионов составлены из одних и тех же элементов с точностью до знака. Таким образом, умножение кватернионов может рассматриваться как основной строительный блок ПУБФ. Реали-

зация параунитарного банка фильтров анализа с линейной ФЧХ на основе умножителей кватернионов предполагает определение Φ_0 и Φ_i как [6]:

$\Phi_0 = \mathbf{M}^-(P_0)\mathbf{M}^+(Q_0)$, $\Phi_i = \mathbf{M}^-(P_i)$, $i=1, \dots, N-1$, где все P_i и Q_0 – некоторые единичные кватернионы. Конвейерные структуры ПУБФ анализа и синтеза с линейной ФЧХ на основе умножителей кватернионов ($N=3$) представлены на рис. 1 и рис. 2 соответственно.

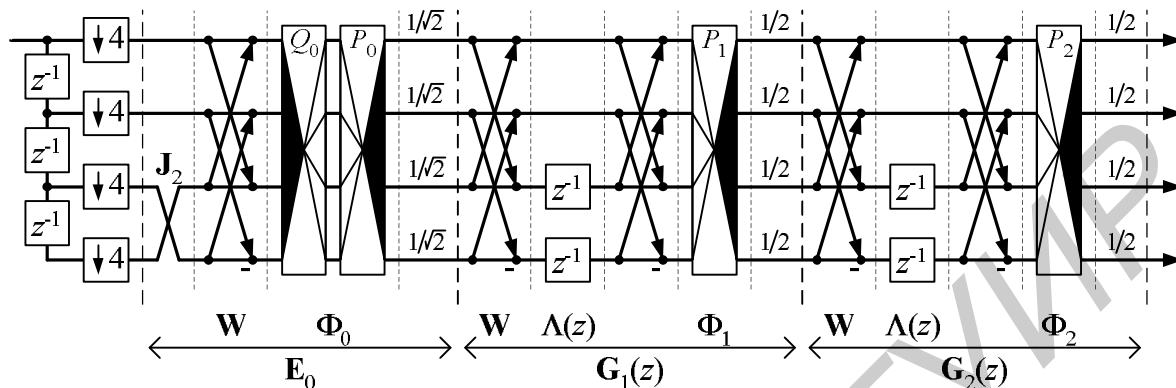


Рис. 1. Конвейеризация обработки данных 4-канальным банком фильтров анализа с линейной ФЧХ на кватернионах

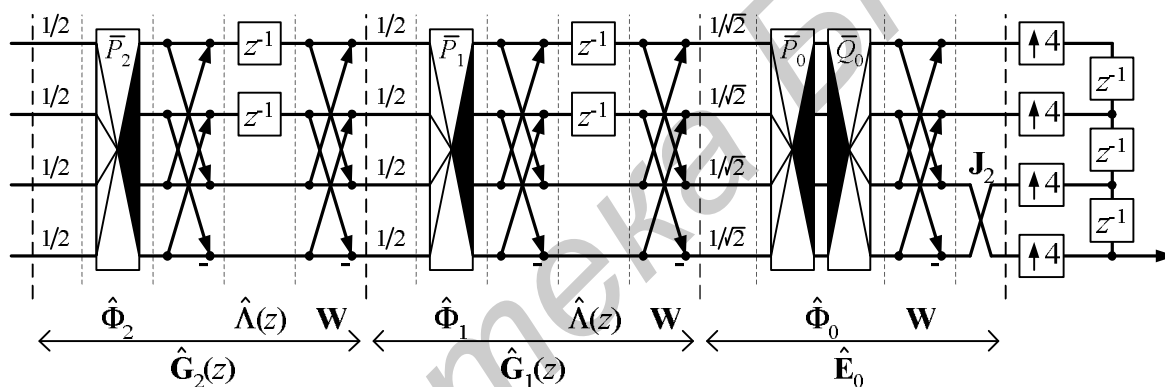


Рис. 2. Конвейеризация обработки данных 4-канальным банком фильтров синтеза с линейной ФЧХ на кватернионах, где P_i и Q_0 – сопряженные кватернионы

Поточный процессор многополосного вейвлет-преобразования

Анализ решетчатых структур ПУБФ, представленных на рис. 1 и 2, показывает, что процессор ПУБФ может быть реализован по поточной схеме. Процессорными ступенями являются модули умножителя кватернионов (см. рис. 3) [9]. Первая ступень конвейера подключается ко входу процессора через модуль дециматора, который реализован на памяти. Вторая ступень конвейерной схемы соединена непосредственно с первой ступенью и через фиксатор конвейера, представляющий собой последовательное соединение модулей перестановки-суммирования (матрица \mathbf{W}) и задержек компонент кватерниона (матрица $\Lambda(z)$) (см. рис. 3) подключена к третьей ступени, которая через фиксатор конвейера стыкуется с четвертой ступенью поточной схемы ПУБФ согласно его решетчатой структуре (рис. 1). Т.о., структура процессора для задачи анализа изображения представляет собой 4-ступенчатый конвейер (см. рис. 4). Временная диаграмма работы IP-ядра поточного процессора ПУБФ иллюстрируется на рис. 5, где показана синхронизация выхода дециматора и 4-ой ступени конвейера. Синхронизация процессорных ступеней в потоке передачи данных осуществляется сигналами готовности. Такой подход позволяет оптимизировать задержки при трассировке на кристалле FPGA. Цикл конвейера составляет 4 такта – время работы умножителя. Для системы синтеза схема процессора будет выглядеть аналогично.

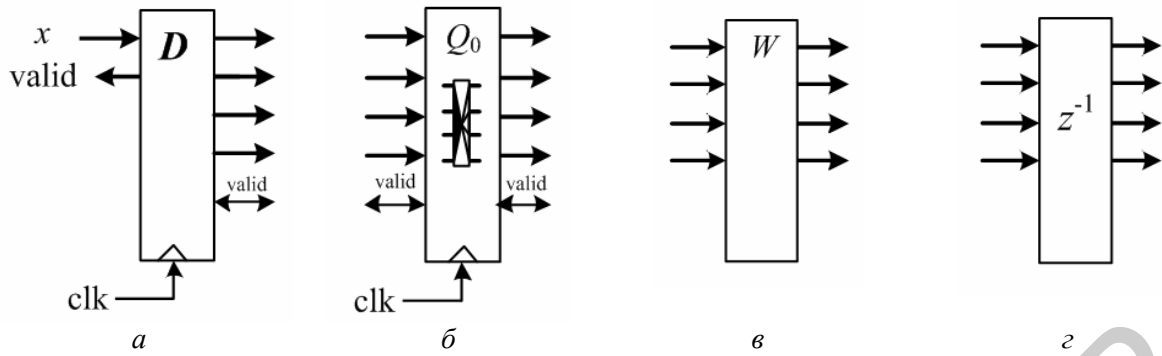


Рис. 3. Компоненты поточного процессора: дециматор (а); умножитель кватернионов (б); перестановки-суммирования (матрица W) (в); задержки компонент кватерниона (матрица $\Lambda(z)$) (г)

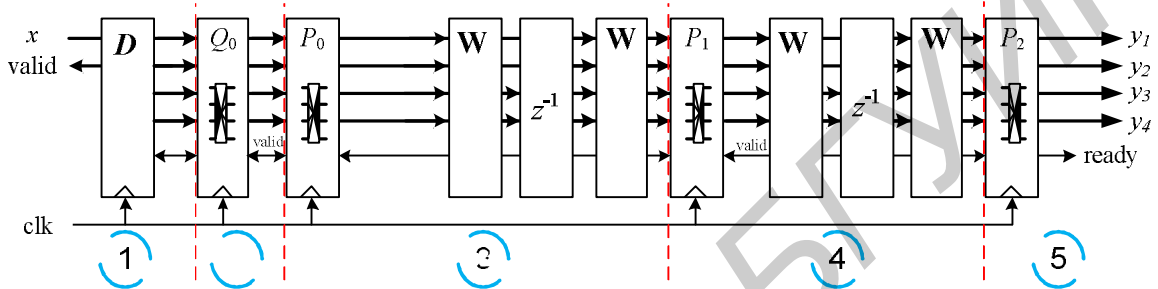


Рис. 4. Поточная реализация IP-ядра 4-х-канального ПУБФ анализа на кватернионах

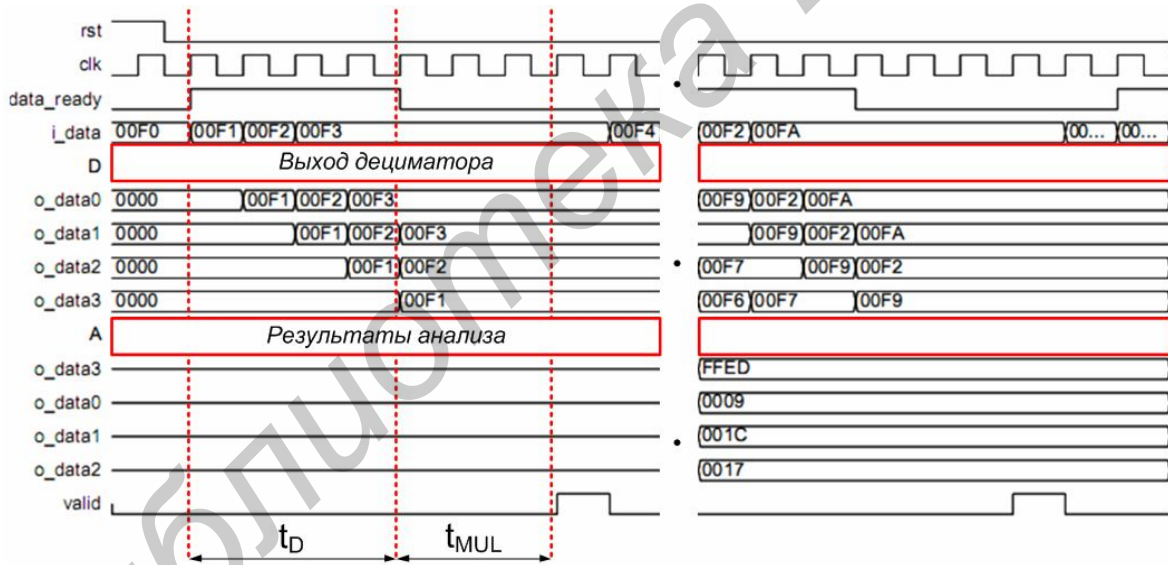


Рис. 5. Временная диаграмма работы IP-ядра поточного процессора ПУБФ

Анализ структуры поточного процессора показывает, что на затраты оборудования и производительность процессора влияет реализация модуля умножителя кватернионов. Данный модуль выполнен на распределенной арифметике по схеме [9]. В зависимости от числа параллельно обрабатываемых разрядов в умножителе кватернионов ($L_BAAT - L$ bit-at-a-time) или скорости умножителя (число умножений кватернионов в с) затраты оборудования и производительность поточного процессора для 16-ти разрядных данных и FPGA Xilinx Virtex-4 XC4SX35 при обработке цветного изображения (RGB формат, 640×480 пикселей) следующие (см. табл. 1).

Таблица 1. Оценка производительности поточного процессора ПУБФ

ВААТ	Частота синхр. [МГц]	LUT	Скорость умн. (10^6 умножений/с)	Кадр/с
1	200	130	11	11
2	180	270	16	17
4	102	428	26	28
8	45	865	27	29
16	22	1258	28	30

Исследование данных результатов проекта показывает, что наиболее рациональная структура поточного процессора на базе схемы 4_ВААТ модуля умножителя кватернионов. Эксперимент проводился для ПУБФ с линейной ФЧХ ($q_0 = -231/512 + i459/1024 + j0 + k0$; $p_0 = -7/8 - i3/8 + j0 + k0$; $p_1 = -3/16 + i15/16 + j0 + k0$; $p_2 = -9/16 - i13/16 + j0 + k0$) и амплитудно-частотной характеристикой (см. рис. 6,а – АЧХ вейвлет-фильтров), которому соответствует 4-х полосное вейвлет-преобразование (см. рис. 6,б). Вейвлет-фильтры имеют хорошую частотную избирательность: уровень АЧХ в полосе пропускания для низкочастотных и высокочастотных фильтров составляет около -35 дБ, а для полосовых – около -20 дБ. При этом показатель эффективности кодирования равен $8,1845$ дБ.

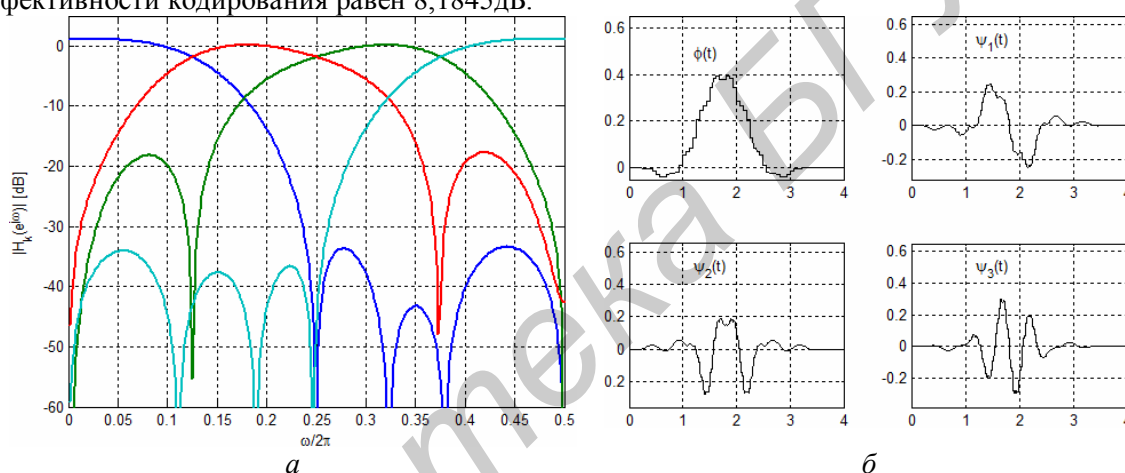


Рис. 6. АЧХ и вейвлет функции 4-полосного вейвлет-преобразования

Вейвлет-преобразование выполняется по стандартной схеме: сначала преобразованию подвергаются все строки изображения, в результате чего формируются 4 области. Затем вейвлет-преобразование применяется ко всем столбцам полученных коэффициентов, в результате можно выделить уже 16 областей. В качестве примера на рис. 7 даны результаты разложения тестового изображения «Ромашки» на 16 компонент. Из этого рисунка видно, что разбиение на 16 компонент позволяет сконцентрировать энергию в низкочастотных и среднечастотных компонентах, что позволит осуществить квантование высокочастотных компонент со значительно меньшим количеством уровней. На рис. 7 показаны исходное изображение с параметрами (640×480 пикселей, RGB формат, 6 бит на пиксель) и синтезированное процессором изображение из вейвлет-коэффициентов анализирующего процессора. Пиковое значение отношения сигнал-шум здесь составило $53,24$ дБ. Это позволяет сделать заключение о перфективной реконструкции изображения.

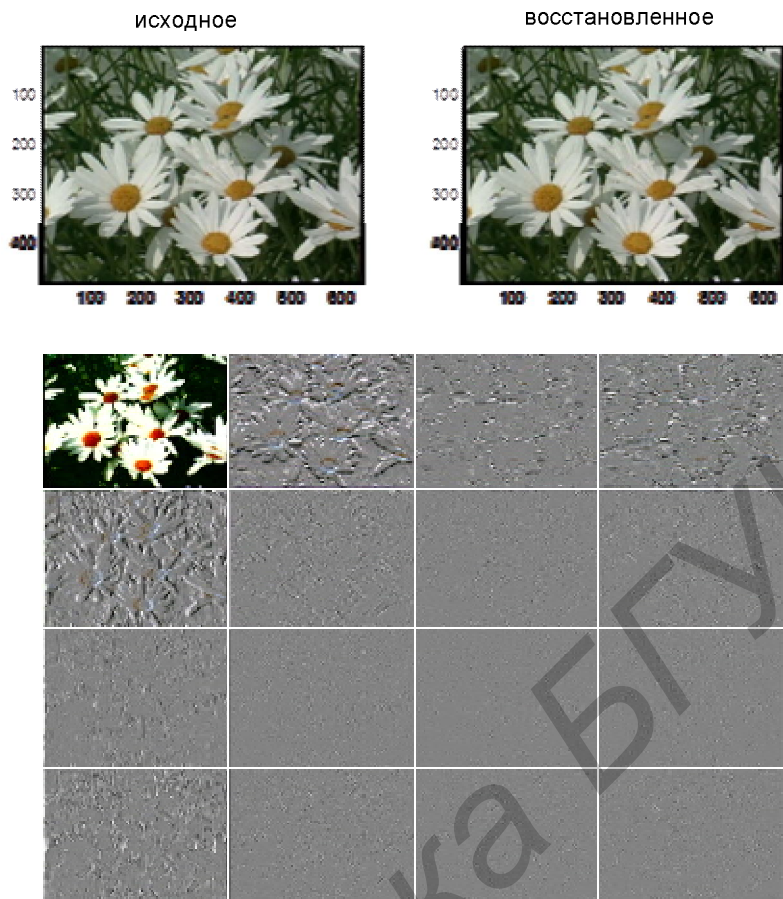


Рис. 7. Распределение вейвлет-коэффициентов по изображению «Ромашки»

Процессор обработки изображения на ПЛИС

Процессор обработки изображения, ядром которой является поточный процессор многополосного вейвлет-преобразования, представляет собой вычислительную систему на кристалле с управляющим микропроцессором Xilinx MicroBlaze (см. рис. 8).

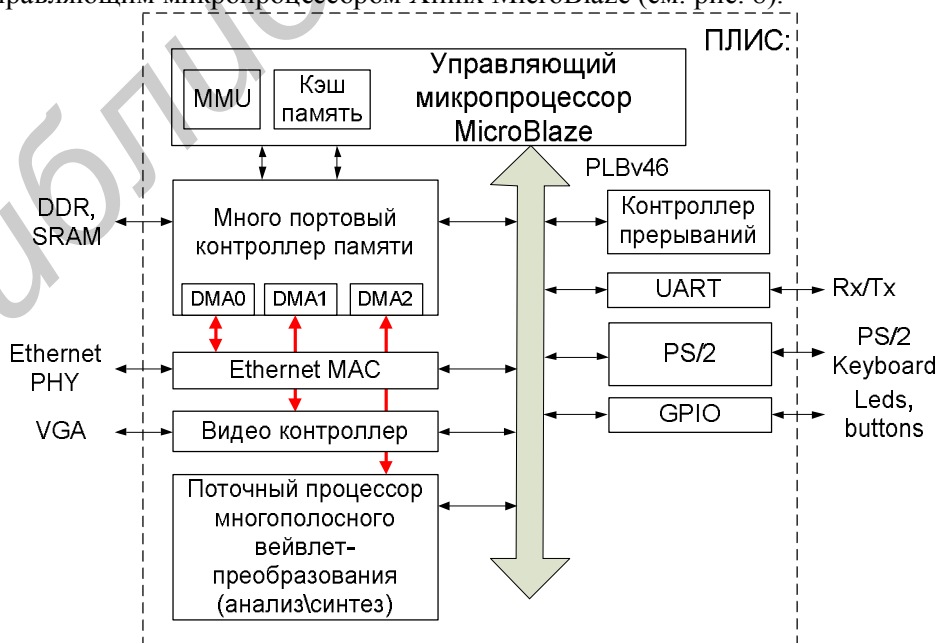


Рис. 8. Структурная схема процессора обработки изображения на ПЛИС

Система организована вокруг общей шины PLB (Program Logical Bus). В ее структуру также включены многопортовый контроллер памяти, контроллеры: Ethernet, дисплея VGA, прерываний, клавиатуры, последовательной передачи данных (UART). Управляющий микропроцессор Xilinx MicroBlaze осуществляет обработку вейвлет-коэффициентов, например, для задачи анализа (кодирования изображения): квантование вейвлет-коэффициентов, формирование битового потока, а также управление контроллерами периферийных устройств. Данная система на ПЛИС работает в полном дуплексе (кодирование/декодирование) для разрешения 640×480 пикселей, RGB формат, 18 бит на пиксель при скорости ввода 87 Мбит/с и вывода изображения 85 Мбит/с через Ethernet контроллер.

Заключение

Показана реализация процессора кодирования изображения в реальном масштабе времени на ПЛИС – системы на кристалле, ядром которой является поточный процессор многополосного вейвлет-преобразования в алгебре кватернионов. Данная схема обработки изображения может быть базовой при построении кодеров класса L2L (lossless-to-lossy).

PROCESSOR FOR IMAGE PROCESSING BASED ON THE MULTIBAND WAVELET TRANSFORM IN QUATERNION ALGEBRA

N.A. PETROVSKY

Abstract

In the given article the processor of image coding in real time based on the FPGA Xilinx Virtex-4 XC4SX35 is considered. The system basis is made by microprocessor Xilinx MicroBlaze and the pipe-line processor of multibands wavelet transform in quaternion algebra. The image processing scheme can be considered as base for coders of class L2L (lossless-to-lossy).

Литература

1. *Vetterli M.* // IEEE Signal Processing magazine, 2001. P. 59–73.
2. *Chen Y-J., Amaratunga K.S.* // IEEE Trans. CAS – II. 2003. Vol. 50, №12. P. 963–976.
3. *Дворкович В.П., Гильманиш А.В.* // Цифровая обработка сигналов. 2008. №1. С. 37–42.
4. *Suzuki T., Ikehara M.* // IEEE Trans. Image Processing. 2010. Vol. 19, №11. P. 2958–2965.
5. *Suzuki T., Ikehara M.* // IEEE 17-th Int. Conf. Image Processing. 2010. P. 389–392.
6. *Парфенюк М., Петровский А.А.* // Цифровая обработка сигналов. 2008. №1. С. 22–36.
7. *Parfieniuk M., Petrovsky A.* // Signal Processing. 2010. Vol. 90. P. 1755–1767.
8. *Vaidyanathan P.P.* Prentice-Hall. NJ. 1993.
9. *Петровский Н.А., Парфенюк М.* // Цифровая обр. сиг. и ее применение 2011. С. 305–308.