

## АППАРАТНАЯ РЕАЛИЗАЦИЯ КОДЕКА КОДА РИДА-СОЛОМОНА

Белорусский государственный университет информатики и радиоэлектроники  
г. Минск, Республика Беларусь  
Пирогов С.К.

Дворников В.Д. – к.т.н., доцент

Современные технологии хранения и передачи данных невозможны без эффективных средств их защиты от потерь. Одним из путей повышения помехоустойчивости систем передачи и обработки данных является использование помехоустойчивого кодирования и в частности циклического кода Рида-Соломона.

Коды Рида-Соломона (РС-коды) – не двоичные циклические коды, позволяющие исправлять ошибки в блоках данных. Применение РС-кодов при проектировании кодеков положительно влияет на качественные характеристики устройства. Основой сложности при проектировании декодера является декодирование РС-кодов. Декодирование представляет собой решение сложной неоднородной математической задачи с применением нестандартной арифметики полей Галуа. В результате этого, программная реализация декодера РС-кода, как правило, имеет низкую скорость реализации. Поэтому в подавляющем числе случаев такой декодер реализован аппаратно в виде специализированного вычислителя. С развитием технологий в области цифровых интегральных схем, появилась возможность реализации РС-кодека с помощью программируемых логических интегральных схем (ПЛИС).

Принцип реализации декодера РС-кода представлен на рисунке 1:

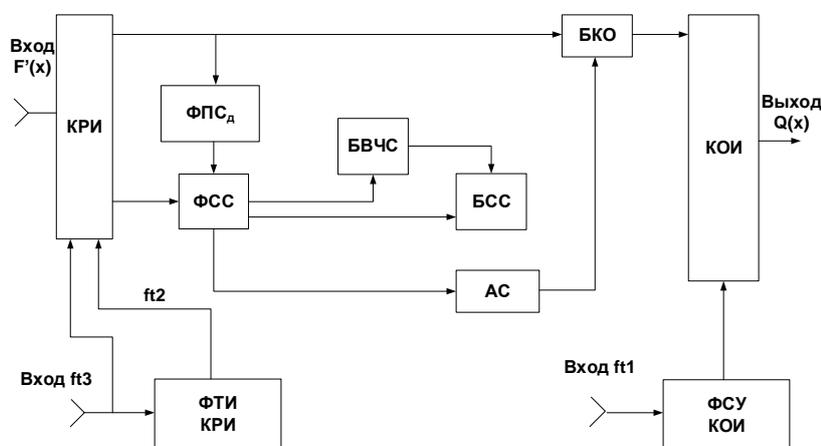


Рисунок 1. Структурная схема декодера РС-кода

Декодер состоит из следующих функциональных блоков:

- КРИ – коммутатор распределения информации на  $n$  параллельных подпотоков. Выполняется в виде последовательного и параллельного регистров сдвига;
- КОИ – коммутатор объединения информации параллельных подпотоков в последовательный поток. Выполняется в виде синхронного мультиплексора;
- ФПС<sub>д</sub> – формирователь проверочных символов декодера. Выполняется в виде совокупности сумматоров по модулю два, входы которых подключаются к информационным цепям в соответствии с проверочной матрицей;
- ФСУ – формирователь сигналов управления и ФТИ (формирователь тактовых импульсов (КРИ) строятся из кольцевого двоичного счетчика;
- ФСС/ БВЧС – формирователь синдромных символов и блок вычисления частных синдромов. Выполняются в виде схем контроля четности;
- БКО – блок коррекции ошибок. Выполняется в виде сумматоров по модулю 2;
- БСС – блок сравнения синдромных символов и символов частных синдромов. Состоит из схем контроля четности и логических элементов И-НЕ;
- АС – анализатор синдрома. Формирует вектор коррекции модуля ошибок.

Реализация рассмотренной схемы декодера с помощью ПЛИС, позволит решить проблемы присущие кодерам реализованным программным методом. Основным достоинством данного метода реализации является существенное повышение быстродействия работы декодера. А также появляется возможность перенастройки алгоритма работы устройства, уже после введения в эксплуатацию.

Список использованных источников:

1. Морелос-Сарагоса Р. Искусство помехоустойчивого кодирования. Методы, алгоритмы, применение. – М.: Техносфера, 2006. – 320 с.
2. Золотарев В.В., Овечкин Г.В. Помехоустойчивое кодирование. Методы и алгоритмы / под ред. чл.-кор. РАН Ю.Б. Зубарева. – М.: Горячая линия – Телеком, 2004. – 126 с.