

Министерство образования Республики Беларусь
Учреждение образования
Белорусский государственный университет
информатики и радиоэлектроники

УДК 004.67

Пирогов Сергей Константинович

Аппаратная реализация и исследование характеристик кодека кода
Рида-Соломона

АВТОРЕФЕРАТ

на соискание степени магистра технических наук
по специальности 1-45 80 02 «Телекоммуникационные системы и
компьютерные сети»

Научный руководитель
Дворников В.Д.
к.т.н, доцент.

Минск 2018

КРАТКОЕ ВВЕДЕНИЕ

Одним из путей повышения помехоустойчивости систем передачи и обработки потока данных является использование информационной избыточности – помехоустойчивого кодирования (FEC – Forward Error Correction). Среди методов обеспечения помехоустойчивого кодирования можно отметить применение циклических кодов, в частности кодов Рида-Соломона (коротко РС-кодов). Устройства, программно и аппаратно реализующие алгоритмы кодирования и декодирования этих кодов РС-кодеки (обобщенное название РС-кодеров и РС-декодеров) применяются в сетях ЭВМ, например, в оптоволоконных сетях стандарта ITU-T G.709 [3], в оптических системах подводного оптоволоконного кабеля ITU-T G.975, в сетях цифрового телевидения, в спутниковой и сотовой связи, при передаче данных по телефонным каналам, в системах хранения информации на магнитных и оптических дисках и т.д. На эти коды базируются сетевые стандарты IEEE 802.16 (сети Wi MAX), ATSC (цифровое телевидение), CCSDS (сети космической связи) и др.

Теоретическая база РС-кодов известна, но их внедрение в системы реального времени ограничивалось недостаточностью вычислительных ресурсов. Только с появлением быстродействующих микропроцессоров и сверхбольших интегральных схем (СБИС) стало возможным эффективно реализовать такие устройства в высокоскоростных системах передачи и обработки информации реального времени.

Одним из способов снижения требований к быстродействию таких устройств является многоканальность, при которой поток данных представляет последовательность символов, принадлежащих нескольким каналам. Современные многоканальные РС-кодеки представляют собой сложные специализированные устройства цифровой обработки сигналов, организация вычислительного процесса в которых реализуется с использованием принципов параллелизма, конвейеризации, мультипроцессорирования, разделения вычислительных ресурсов во времени и пространстве и т.д.

В условиях мелкосерийного производства реализация РС-кодеков в виде СБИС излишне дорога. Однако с появлением программируемых интегральных схем (ПЛИС) со встроенными процессорными ядрами, модулями блочной памяти, высокоскоростными приём-передатчиками (трансиверами) и т.п., появились возможности эффективной реализации мелкосерийного производства подобных устройств.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Цель работы

Целью работы является разработка аппаратной модели кодека кода Ридда-Соломона.

Задачи работы

В число задач, которые необходимо решить для достижения постановленной цели входят:

1. Исследование и анализ алгоритмов основных арифметических операций в полях Галуа и операций над полиномами, коэффициенты которых принадлежат этому полю, определение состава и функций типовых функциональных узлов, эффективно реализующих их аппаратно;

2. Анализ и выбор вариантов алгоритмов типовых блоков РС-кодеков с точки зрения оценки эффективности их аппаратной реализации;

3. Исследование и анализ особенностей схемотехники ПЛИС и различных подходов к автоматизированному проектированию устройств на ПЛИС применительно к реализации типовых функциональных узлов и блоков РС-кодеков;

4. Исследование и разработка библиотеки высокоуровневых параметризованных описаний типовых функциональных узлов и блоков РС-кодеков, учитывающих специфику операций в полях Галуа и особенности элементной базы ПЛИС;

5. Разработка библиотеки Quartus-функций, предназначенных для генерации значений параметров, используемых в описаниях узлов РС-кодека и для генерации эталонных значений данных, используемых при верификации описаний РС-кодека методом имитационного моделирования;

6. Применение предложенных средств автоматизации проектирования и исследование их эффективности на примере разработки проектов одноканальных и многоканальных РС-кодеков.

Объект исследования

Объектом исследования являются РС-кодеки, их аппаратная реализация в элементном базисе ПЛИС типа FPGA, высокоуровневые параметризованные описания функциональных узлов и блоков РС-кодеков, методы и средства автоматизации проектирования РС-кодеков с использованием HDL-библиотек высокоуровневых описаний их типовых функциональных узлов и блоков.

Предметом исследования является структура и алгоритмы функционирования РС-кодеков, их аппаратная реализация в элементном базисе

ПЛИС и средства автоматизации проектирования РС-кодеков на базе библиотек высокоуровневых описаний типовых узлов и блоков.

Используемыми методами и средствами исследования являются: метод имитационного моделирования, математический аппарат полей Галуа, алгоритмы кодирования и декодирования кодов Рида-Соломона, алгоритмы Берлекэмп-Месси и Евклида, и также формула Форнея.

В качестве инструментария применён пакет прикладных программ Quartus, ориентированный на решение задач математических вычислений, язык описания аппаратуры HDL Verilog, САПР фирмы Altera, САПР и пакет моделирования Quarus Prime.

Научная новизна

Научная новизна заключается в:

1. исследовании и анализе различных алгоритмов выполнения арифметических операций в поле Галуа и создании библиотек высокоуровневых параметризованных HDL-описаний типовых функциональных узлов, эффективно реализующих эти операции в элементном базисе ПЛИС типа FPGA;

2. Исследовании и анализе типовых алгоритмов блоков РС-кодеков, оценке эффективности вариантов их схемной реализации и создании библиотеки высокоуровневых параметризованных HDL-описаний типовых блоков РС-кодеков, эффективно реализуемых на ПЛИС типа FPGA;

3. Разработке методики автоматизированного проектирования РС кодеков на базе расширяющегося подмножества высокоуровневых параметризованных описаний типовых функциональных узлов и блоков;

4. Исследовании способов организации многоканальных декодеров и создании описания проекта многоканального РС-декодера эффективно аппаратно реализуемого на ПЛИС.

Достоверность выводов и рекомендаций, сформулированных в диссертации, обусловлена корректной постановкой задач и данными, полученными в результате имитационных экспериментов на отладочных платах фирмы Altera.

Личный вклад соискателя

Содержание диссертации отражает личный вклад автора. Он заключается в разработке модели кодера и декодера кода Рида-Соломона построенного с использованием среды разработки Quartus, компании Altera. Определение целей и задача исследований, интерпретация и обобщение полученных результатов проводились совместно с научным руководителем, кандидатом технических наук, доцентом В.Д. Дворниковым

КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

В начале работы осуществляется анализ существующих методов и алгоритмов кодирования и декодирования информации. Обоснован выбор алгоритма кодирования Рида-Соломона, как наиболее эффективного для применения в связном оборудовании.

В главе 2 рассматриваются современные подходы к проектированию систем цифровой обработки сигналов на ПЛИС.

В разделе 2.1 «Программируемые логические интегральные схемы» рассматривается структура ПЛИС и его разновидности.

В разделе 2.2 подробно рассматривается структура ПЛИС компании Altera.

В разделе 2.3 подробно описываются подходы, используемые для проектирования ПЛИС компании Altera в программной среде Quatus.

Глава 3 полностью посвящена описанию взятой за основу методике проектирования кодов Рида-Соломона.

Глава 4 «Проектирование высокоскоростного многоканального кодера и декодера кода Рида-Соломона для сетей связи» раскрывает структуру и реализацию выбранной модели. Модель кодека состоит из кодера и декодера, описание каждого из них включено в главу 4.

ЗАКЛЮЧЕНИЕ

Результаты выполненной диссертационной работы:

- выполнен анализ существующих методов кодирования информации;
- проведена адаптация алгоритмов Евклида, Берликэмп-Мэсси, Ченя и Форни для реализации на ПЛИС;
- разработаны функциональные библиотеки Altera Quartus;
- осуществлена аппаратная реализация выбранной модели кодера и декодера кода Рида-Соломона;

ОПУБЛИКОВАННЫЕ РАБОТЫ

1-А Пирогов С.К. Аппаратная реализация кодека кода Рида-Соломона/ В.Д. Дворников // Материалы 54-ой научно-технической конференции аспирантов, магистрантов и студентов БГУИР. Телекоммуникации: Системы распределения мультимедийной информации. – Минск, 23-27 апреля 2018 – с. 25-29.