

УДК 621.391.14

Пороговое декодирование недвоичных самоортогональных сверточных кодов

Е.Г. МАКЕЙЧИК, А.И. КОРОЛЁВ, В.К. КОНОПЕЛЬКО

Белорусский государственный университет информатики и радиоэлектроники, Республика Беларусь

Поступила в редакцию 10 октября 2018

Аннотация. Рассматривается эффективность порогового декодирования недвоичных самоортогональных сверточных кодов в канале связи с аддитивным белым гауссовским шумом при коррекции $t(t \geq 1)$ символьных ошибок. Символы или элементы кодовых последовательностей (КП) используемого самоортогонального сверточного кода со скоростью передачи кода $R = k_0/n_0 = 1/2$ являются элементами конечного поля $GF(a^i)$, $i \geq 2$. Количество ошибочных кодовых символов и их позиций в принятой КП на длине кодового ограничения $n_a = (m+1) \cdot n_0$ двоичных символов определяется декодером на основе структуры сформированной синдромной последовательности (СП) $S(x) = \{S_0, S_1, \dots, S_N\}$, зависящей от структуры ошибок в канале связи и структуры порождающих полиномов: m – максимальная степень порождающих полиномов. Установлено, что при сохранении достоинств порогового алгоритма декодирования обеспечивается увеличение в $i(i \geq 2)$ раз кратности корректируемых ошибок двоичными самоортогональными кодами при равной скорости передачи кодов.

Ключевые слова: самоортогональный сверточный код, кодовые последовательности, скорость кода, пороговое декодирование, порождающий полином.

Annotation. The efficiency of threshold decoding of non-binary self-orthogonal convolutional codes in the communication channel with additive white Gaussian noise with the correction of $t(t \geq 1)$ symbolic errors is considered. The characters or elements of the code sequence (CS) used by the self-triggered convolutional code with the code transmission rate equaled $R = k_0/n_0 = 1/2$ are the elements of the final field $GF(a^i)$, $i \geq 2$. The number of erroneous code symbols and their positions in the received CS on the length of the code constraint equaled $n_a = (m+1) \cdot n_0$ binary symbols is determined by the decoder based on the structure of the generated syndrome sequence (SS) $S(x) = \{S_0, S_1, \dots, S_N\}$, depending on the structure of errors in the communication channel and the structure of the generating polynomials: m is maximum degree of the generating polynomials. It has been established that while preserving the merits of the threshold decoding algorithm, an increase in $i(i \geq 2)$ times the multiplicity of corrected errors is ensured by binary self-orthogonal codes with an equal transfer rate of codes.

Keywords: self-orthogonal convolutional code, code sequences, code speed, threshold decoding, generator polynomial.

Doklady BGUIR. 2018, Vol. 118, No. 8, pp. 101-107

Threshold decoding of hospitals self-original conventional codes

E.G. Makeichik, A.I. Korolev, V.K. Kanapelka

Если предположить, что первые « m » строк матрицы независимы, то $b - m$ символов можно выбрать произвольно из первых « b » символов. Если $I_1 \dots I_b$ символов будут удовлетворять первым « m » уравнениям, то следующие « m » строк матрицы \mathbf{H} могут быть использованы как « m » уравнений с « b » неизвестными символами $I_{b+1} \dots I_{2b}$. Данная процедура может быть повторена для каждого блока из « b » символов: символы $b - m$ в каждом блоке могут выбираться произвольно, а остальные « m » символов определяются из « m » уравнений: далее их будем называть уравнениями проверки на четность или контрольными (проверочными) символами.

Контрольные (проверочные) « m » символов определяют избыточность и, соответственно, скорость передачи кода, а именно [4, 5]

$$R = (b - m) / b = k_0 / n_0, \quad (3)$$

где $b = k_0$ – мини-блок информационных символов; n_0 – мини-блок кодовых символов, формируемый на длине кодового ограничения, равного $n_a = (b/m) \cdot N = (\varepsilon + 1) \cdot b = (\varepsilon + 1) \cdot n_0$, дв. симв., где ε – максимальная степень порождающих полиномов сверточного кода.

Кодовые символы вышеопределенного ССК являются элементами конечного поля $G(g^l)$, где $g = 0; 1$ – размер алфавита, $l = 2; 3; 4; \dots$ – размерность символа, т. е. число элементов (битов) алфавита в кодовом символе. Далее, при рассмотрении порогового алгоритма декодирования недвоичного ССК принимаем $m = 1$.

Учитывая, что проверочная подматрица B_0 двоичного ССК корректирует $t (t \geq 2)$ -кратные ошибки со скоростью кода $R = (b - 1) / b$, то проверочная матрица ССК корректирует $t = 1$ (одиночные символьные) ошибки со скоростью кода

$$R = k(b - 1) / [k(b - 1) + 1] = (b' - 1) / b', \quad (4)$$

где k – произвольно выбранный элемент, строящийся по следующему алгоритму [1–3]:

Шаг 1. Заменяем i -й ненулевой элемент j -й колонки подматрицы B_0 на ряд векторов $(1, \alpha^{[i]}, \dots, \alpha^{k[i]})$, где α – простой элемент $G(g^l)$.

Шаг 2. Заменяем все нулевые вводы подматрицы на нулевые ряды векторов размерности k (параметр k – произвольно выбранный для получения ССК со скоростью кода $R = (k(b - 1) / [k(b - 1) + 1])$).

Шаг 3. Оставим последнюю колонку (колонка проверки на четность) подматрицы B_0 неизменной.

Полученная проверочная матрица \mathbf{H}_N (рис. 2) будет определять ССК, обеспечивающий коррекцию t -кратных ошибок на кодовой длине $n_a = N[k(b - 1) + 1] = N \cdot b'$ бит, где N равно числу строк в подматрице B_0 [4, 5].

$$\mathbf{H}_N = \left[\begin{array}{|c|c|c|c|c|c|c|} \hline 1 & 1 & 1 & & & & \\ \hline 1 & a & 0 & 1 & 1 & 1 & \\ \hline 0 & 0 & 0 & 1 & a & 0 & 1 & 1 & 1 \\ \hline 0 & 0 & 0 & 0 & 0 & 0 & 1 & a & 0 & 1 & 1 & 1 \\ \hline 1 & a^2 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 & 1 & 1 \\ \hline 0 & 0 & 0 & 1 & a^2 & 0 & 0 & 0 & 0 & 1 & a & 0 & 1 & 1 & 1 \\ \hline 1 & a^3 & 0 & 0 & 0 & 0 & 1 & a^2 & 0 & 0 & 0 & 0 & 1 & a & 0 & 1 & 1 & 1 \\ \hline \end{array} \right]$$

Рис. 2. Проверочная подматрица ССК со скоростью кода $R = (b' - 1) / b'$

Декодирование данного ССК осуществляется путем матричного перемножения полученных КП $T^{(ij)}(D)$ (где полученные КП рассматриваются как колонки векторов), в результате чего формируются символы синдромной последовательности (синдромы). Каждая перемноженная таким образом последовательность состоит из Nb'/m символов. После того как обработана одна последовательность, следующая последовательность умножается на матрицу \mathbf{H}_N , включающую предыдущую последовательность без последних « b' » символов, и складывается с « b' » ранее полученных последовательностей и т. д.

Далее рассмотрим принцип работы канального кодера на основе вышеописанного ССК с пороговым алгоритмом декодирования. В качестве сверточного кода будем рассматривать ССК со скоростью $R = (b' - 1)/b'$: скорость СК определяется выбранным способом передачи кодовых символов. Самоортogonalный недвоичный СК корректирует двукратные символьные ошибки, каждый кратностью $l = 3$ бита, длиной блока $b = 3$ символа и проверочной матрицей вида (рис. 2) с параметром α , являющимся простым элементом поля $G(\)$, которым ограничивается данный код. Обобщенная функциональная схема канального кодера рассматриваемого ССК приведена на рис. 3 [3–5]: \square – трехбитовый регистр сдвига; \circ – схема умножения на константу; ФСУК – формирователь сигналов управления кодера; Кл. – ключ управления.

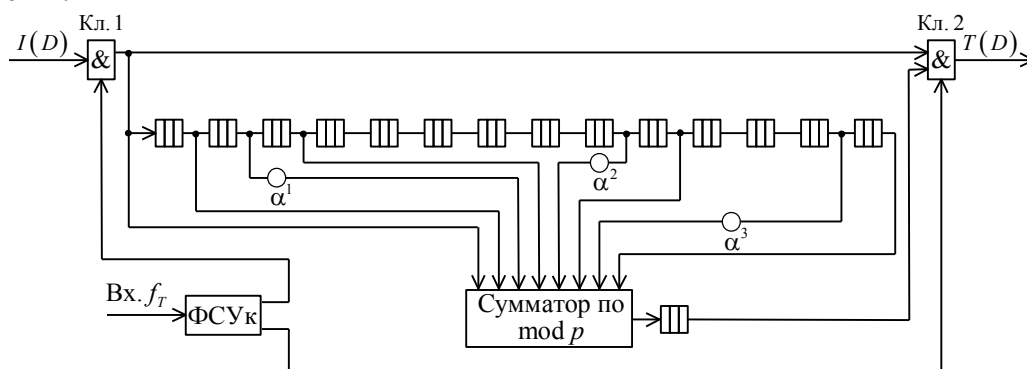


Рис. 3. Обобщенная функциональная схема канального кодера недвоичного самоортogonalного сверточного кода

Связи регистра сдвига канального кодера с многоходовым сумматором по $\text{mod } p$ определяются проверочной матрицей \mathbf{H}_N (рис. 2) – так называемыми позициями информационных символов, соответствующих первым двум позициям каждой из семи колонок нижней строки матрицы. Каждое из этих значений соответствует одному из символьных регистров кодера. Выходы второго, девятого и тринадцатого трехбитовых регистров сдвига подключаются к сумматору по $\text{mod } p$ через умножение на элементы α^1 , α^2 и α^3 соответственно. Нулевые двоичные символы «0» в первых двух позициях как четвертой, так и пятой колонок матрицы указывают, что выходы 4, 5, 6 и 7 трехбитовых регистров не подключаются к сумматору по $\text{mod } p$.

Формирование кодовых символов выполняется следующим образом. Источник информации выдает трехбитовые информационные символы в канал связи и на RG кодера. Второй информационный символ каждой пары символов также поступает на сумматор по $\text{mod } p$ вместе с выходными символами первого, третьего девятого и тринадцатого регистров. Кроме того, на сумматор по $\text{mod } p$ поступают символы с выходов трехбитовых регистров – второго, восьмого и двенадцатого, умноженных на коэффициенты α^1 , α^2 и α^3 соответственно. Схемы умножения на константы являются простыми множителями, используемыми для умножения символов на постоянную величину. Сформированный проверочный (контрольный) символ с выхода сумматора по $\text{mod } p$ поступает на вход проверочного трехбитового регистра.

После каждой пары информационных символов, переданных в канал связи, источник информации отключается от входа кодера, и в канал связи выдается сформированный проверочный символ, после чего вновь подключается ко входу кодера источник информации, который снова выдает два трехбитовых информационных символа, и процесс кодирования информации, описанный выше, повторяется. Таким образом, проверочный трехбитовый символ формируется для каждой пары трехбитовых информационных символов. Сформированная группа из трех трехбитовых символов носит название кодового блока и определяет скорость кода $R = 2/3$. Обобщенная функциональная схема, иллюстрирующая принцип построения недвоичного канального декодера ССК, приведена на рис. 4: \square – трехбитовый регистр сдвига; \oplus – сумматор по mod 2; \circ – схема умножения на константу; ФСУд – формирователь символов управления декодера.

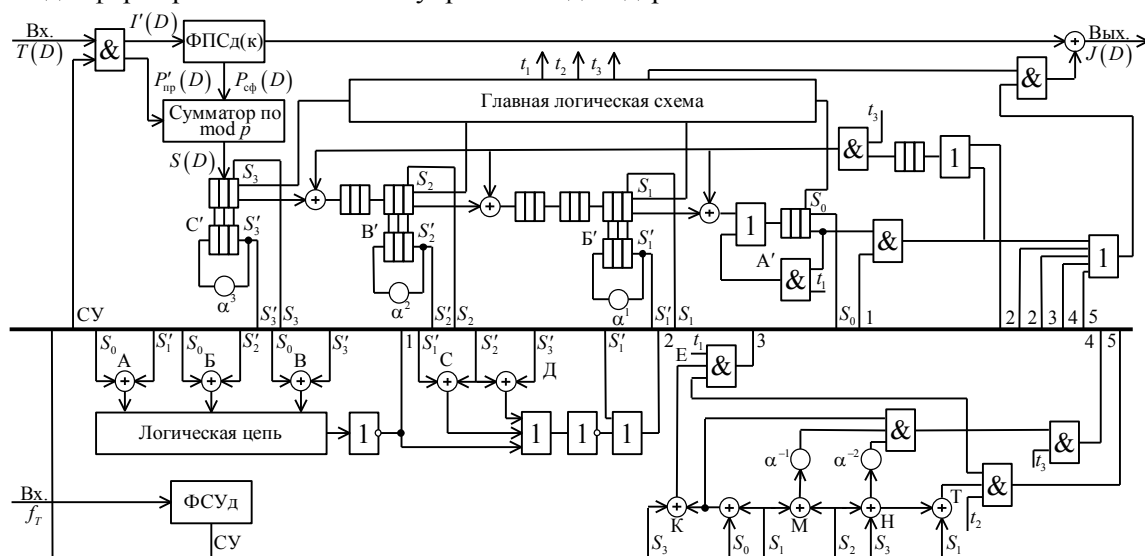


Рис. 4. Обобщенная функциональная схема канального декодера недвоичного самоортогонального сверточного кода

Декодирование символов КП осуществляется следующим образом. Принятые из канала связи символы КП разделяются на два подпотока: $I'(D)$ – поток информационных символов; $P'_{cp}(D)$ – поток проверочных символов. Принятые информационные символы поступают на вход формирователя проверочных символов декодера или кодера ФПСд(к), имеющего структуру построения и принцип работы аналогично канальному кодеру. Принципиальное отличие ФПСд от канального кодера состоит только в том, что RG ФПСд имеет на один символьный трехбитовый регистр больше, чем канальный кодер.

Сформированные проверочные символы $P'_{cp}(D)$ поступают на один из входов формирователя синдромных символов или синдрома (ФСС), выполняемого в виде сумматора по mod p , на второй вход которого поступают принятые проверочные символы $P'_{cp}(D)$. Символы синдрома, используемые для определения достоверности принятых информационных символов, определяются, как указывалось выше, матрицей \mathbf{H}_N (рис. 2): означенные элементы записываются на те места первого столбца матрицы, которые являются ненулевыми. То есть, первый, второй, пятый и седьмой символы синдрома, которые хранятся в трехбитовых регистрах анализатора синдромной последовательности (АСП), записываются соответственно в первую, вторую, пятую и седьмую ненулевые ячейки первого столбца \mathbf{H}_N .

После поступления каждого нового синдромного символа в RG АСП, содержимое первого, третьего и шестого регистров переписывается в трехбитовые регистры деления. Далее содержимое первого, третьего, шестого и седьмого регистров переносится в главную логическую схему: если три из четырех символов синдрома S_0, S_1, S_2, S_3 – ненулевые, то главная логическая схема выдает сигнал (импульс) на вход схемы «И», что указывает

на то, что один из информационных символов является ошибочным. Пусть ошибочным будет i_1 . В этом случае, исследуя матрицу \mathbf{H}_N и, в частности, крайний левый столбец, который переписывается в самую правую позицию RG АСП, можно заметить, что три из четырех символов S_0, S_1, S_2, S_3 будут ненулевыми (если ошибочным был только один информационный символ, то все четыре символа синдрома S_0, S_1, S_2, S_3 будут ненулевыми). Тем не менее может быть ошибочным и другой информационный символ на длине кодового ограничения. Однако эта ошибка на момент декодирования первого ошибочного информационного двухбитового символа изменит полярность (уровень) только одного синдромного символа из четырех и, следовательно, выполнится коррекция ошибочного символа.

Далее предположим, что ошибочным является символ i_2 , записанный в третий справа трехбитовый символьный регистр. В этом случае снова или, по крайней мере, два из трех компонентов синдрома S_1, S_2, S_3 будут отличаться от S_0 умножением на α . Если S_1 – один из таких компонентов, то он будет умножен на α (кратен α) и будет отличаться от S_0 . Аналогично проводятся операции с компонентами S_2, S_3 – умножение соответственно на α^2 и α^3 . Таким образом, чтобы можно было использовать электрическую схему, которая использовалась ранее, необходимо после завершения коррекции символов разделить компонент синдрома S_3 на α^3 делителем C' и результат записать в регистр делителя. Аналогично разделить S_2 на α^2 и S_1 на α^1 и записать результаты деления в соответствующие регистры (данная операция выполняется во временные интервалы $t_1 - t_3$, устанавливаемые ФСУД). Результаты деления вместе с компонентом синдрома S_0 подаются на сумматоры по mod 2 А, Б, В, С и Д и обрабатываются аналогично первому случаю.

Теперь предположим, что оба символа, расположенных справа на второй и третьей позиции RG ФПСД, ошибочны. Если ошибочные позиции принять как r_1 и r_2 – «0» и «1» соответственно, то значения ошибок e_1 и e_2 можно получить из основной формулы $S_{t'} = \alpha^{r_1} e_1 + \dots + \alpha^{r_2} e_2$, где $t' = 2$, следующим образом.

Так как $S_0 = e_1 \oplus e_2$, $S_1 = e_1 \oplus \alpha e_2$, $S_2 = e_1 \oplus \alpha^2 e_2$ и $S_3 = e_1 \oplus \alpha^3 e_2$, то суммируя S_0, S_1, S_3 , получим

$$S_0 + S_1 + S_3 = e_1 + e_2(1 + \alpha + \alpha^3). \quad (5)$$

Так как $g(D) = 1 + D + D^3$ – примитивный полином кода, то очевидно, что $\alpha^3 + \alpha + 1 = 0$, и тогда уравнение (5) будет равно

$$S_0 + S_1 + S_3 = e_1, \quad (6)$$

Таким образом, ошибочный элемент e_1 может быть получен путем суммирования по mod 2 S_0, S_1, S_3 . Когда символы i_1 и i_2 ошибочны, по цепи Е поступает импульс e_1 , и далее выполняется операция

$$S_0 + S_1 = \alpha'(S_1 + S_2) = \alpha^2(S_2 + S_3). \quad (7)$$

Эта операция выполняется сумматорами по mod 2 (К, М, Н) и соответствующими делителями (α^{-1}) и (α^{-2}). Если же условия выполняются, то на выходе трехходовой схемы «И» будет высокий уровень, который через схему «И» во время получения t_1 , поступившего от главной логической схемы, далее поступает через пятиходовую схему «ИЛИ» и двухходовую схему «И» на выходной сумматор по mod 2.

Значения ошибки e_2 используются для коррекции символа i_2 следующим образом. Из уравнений (6) и (7) можно записать, что $e_2 = S_0 + (S_0 + S_1 + S_3) = S_1 + S_3$.

Данные компоненты синдрома, поступившие на входы сумматора по $\text{mod } 2$, формируют на его выходе импульс с высоким уровнем, который при поступлении временного интервала t_3 от главной логической схемы поступит через пятиходовую схему «ИЛИ» и двухходовую схему «И» на выходной сумматор по $\text{mod } 2$ $e_2 \oplus i_2$. В результате этого будет выполнена коррекция ошибочного символа i_2 . Исправленные версии двух трехбитовых информационных символов i_1 и i_2 поступят к получателю информации.

Заключение

Предложенный метод построения канального кодека на основе недвоичного ССК с алгоритмом порогового декодирования обеспечивает двукратное увеличение корректирующей способности по сравнению с двоичным ССК при равных скорости передачи кода и количестве ортогональных проверок. Данный метод построения канального кодека может быть легко применен для недвоичных ССК с другими параметрами.

Список литературы

1. Блейхут Р. Теория и практика кодов, контролирующих ошибки. М.: Мир, 1986. 576 с.
2. Кларк Дж. мл., Кейн Дж. Кодирование с исправлением ошибок в системах цифровой связи. М.: Радио и связь, 1982. 392 с.
3. Морелос-Сарога Р. Искусство помехоустойчивого кодирования: методы, алгоритмы применения. М.: Техносфера. 2005. 320 с.
4. Теория прикладного кодирования: в 2 т. / В.К. Конопелько [и др.]. Минск: БГУИР, 2004. 688 с.
5. Королев А.И., Ахмед Саид Аль-Алем, Конопелько В.К. Помехоустойчивое кодирование информации. Минск: Бестпринт, 2013. 276 с.

References

1. Bleihýt R. Teorija i praktika kodov, kontrolirýúých oshíbki. M.: Mir, 1986. 576 s. (in Russ.)
2. Klark Dj. ml., Kein Dj. Kodirovanie s ispravleniem oshíbok v sistemah tsifrovoi svyazi. M.: Radio i svyaz, 1982. 392 s. (in Russ.)
3. Morelos-Saroga R. Iskysstvo pomehoústoichivogo kodirovanija: metody, algoritmy primenennia. M.: Tehnosfera. 2005. 320 s. (in Russ.)
4. Teorija prikladnogo kodirovanija: v 2 t. / V.K. Konopel'ko [i dr.]. Minsk: BGUIR, 2004. 688 s. (in Russ.)
5. Korolev A.I., Ahmed Said Al-Alem, Konopelko V.K. Pomehoústoichivoe kodirovanie informatsii. Minsk: Bestprint, 2013. 276 s. (in Russ.)

Сведения об авторах

Макейчик Е.Г., старший преподаватель кафедры инфокоммуникационных технологий Белорусского государственного университета информатики и радиоэлектроники.

Королёв А.И., к.т.н., доцент, доцент кафедры инфокоммуникационных технологий Белорусского государственного университета информатики и радиоэлектроники.

Конопелько В.К., д.т.н., профессор, профессор кафедры инфокоммуникационных технологий Белорусского государственного университета информатики и радиоэлектроники.

Адрес для корреспонденции

220013, Республика Беларусь,
г. Минск, ул. П. Бровки, 6,
Белорусский государственный университет
информатики и радиоэлектроники
тел. +375-17-293-80-36;
e-mail: center-itizi@bsuir.by
Макейчик Екатерина Геннадьевна

Information about the authors

Makeichik E.G., senior lecturer of department of infocommunication technologies of Belarusian state university of informatics and radioelectronics.

Korolev A.I., PhD, associate professor, associate professor of department of infocommunication technologies of Belarusian state university of informatics and radioelectronics.

Kanapelka V.K., D.Sci., professor, professor of department of infocommunication technologies of Belarusian state university of informatics and radioelectronics.

Address for correspondence

220013, Republic of Belarus,
Minsk, P. Brovka st., 6,
Belarusian state university
of informatics and radioelectronics
tel. +375-17-293-80-36;
e-mail: center-itizi@bsuir.by
Makeichik Ekaterina Gennad'evna