

# PHYSICS

## МОДЕЛИ ПРОГНОЗИРОВАНИЯ НАДЕЖНОСТИ ИНТЕГРАЛЬНЫХ СХЕМ С УЧЕТОМ ВОЗДЕЙСТВИЯ ЭЛЕКТРОСТАТИЧЕСКОГО РАЗРЯДА

**Алексеев В.Ф.**

*Кандидат технических наук, доцент кафедры проектирования информационно-компьютерных систем, Белорусский государственный университет информатики и радиоэлектроники (БГУИР), г. Минск*

**Пискун Г.А.**

*Кандидат технических наук, доцент кафедры проектирования информационно-компьютерных систем, Белорусский государственный университет информатики и радиоэлектроники (БГУИР), г. Минск*

**Лисовский А.А.**

*Аспирант кафедры проектирования информационно-компьютерных систем, Белорусский государственный университет информатики и радиоэлектроники (БГУИР), г. Минск*

**Константинов А.А.**

*Аспирант кафедры проектирования информационно-компьютерных систем, Белорусский государственный университет информатики и радиоэлектроники (БГУИР), г. Минск*

## MODELS FOR PREDICTING THE RELIABILITY OF INTEGRAL SCHEMES TAKING INTO ACCOUNT THE IMPACT OF ELECTROSTATIC DISCHARGE

**Alexeev V.F.**

*PhD, Associate Professor of Information Systems Design Department, Belarusian State University of Informatics and Radioelectronics (BSUIR), Minsk*

**Piskun G.A.**

*PhD, Associate Professor of Information Systems Design Department, Belarusian State University of Informatics and Radioelectronics (BSUIR), Minsk*

**Lisovsky A.A.**

*Graduate student Department of Information Computer Systems Design, Belarusian State University of Informatics and Radioelectronics (BSUIR), Minsk*

**Konstantinov A.A.**

*Graduate student Department of Information Computer Systems Design, Belarusian State University of Informatics and Radioelectronics (BSUIR), Minsk*

### Аннотация

Рассмотрены модели прогнозирования надежности интегральных схем с учетом воздействия электростатического разряда. Показано, что отказы интегральных схем, вызванные воздействием ЭСР, представляют собой события, не связанные внутренними механизмами отказов, так как они являются результатом воздействия приложенного внешнего напряжения (или тока). Рассмотрены модели прогнозирования эксплуатационной интенсивности отказов интегральных схем. Построены графические зависимости сравнения эксплуатационной интенсивности отказов микросхем.

### Abstract

The models for predicting the reliability of integrated circuits with regard to the effects of electrostatic discharge are considered. It is shown that failures of integrated circuits caused by the action of ESD are events that are not connected by internal mechanisms of failures, since they are the result of the impact of an applied external voltage (or current). The models for predicting the operational failure rate of integrated circuits are considered. Graphic dependencies are built comparing the operational failure rate of microcircuits.

**Ключевые слова:** надежность, модель, интегральная схема, микроконтроллер, электростатический разряд, импульс, отказы интегральных схем, чувствительность к воздействию электрических перегрузок.

**Keywords:** reliability, model, integrated circuit, microcontroller, electrostatic discharge, impulse, failure of integrated circuits, sensitivity to electrical overloads.

**Актуальность исследований.** Производство, транспортировка, хранение и использование радиоэлектронных средств и электронной техники неизменно связано с воздействием на нее и ее элементы дестабилизирующих факторов. В исследованиях,

представленных в научно-технической литературе, приведены результаты, подтверждающие негативное воздействие разрядов статического электричества на изделия полупроводниковой промышленности.

ности. Однако вопросам моделирования показателей надежности с учетом воздействия деструктивных импульсов разрядного тока не уделяется должного внимания. Среди существующих моделей прогнозирования эксплуатационных характеристик интегральных микросхем и микроконтроллеров учет воздействия разряда статического электричества присутствует только для некоторых типов изделий электронной техники. В связи с изложенным исследованием, направленные на разработку математических моделей расчета интенсивности отказов микроконтроллеров при воздействии импульсов разрядного тока, являются актуальными.

**Постановка задачи исследования.** Одной из возможных причин отказов интегральных схем (ИС) является воздействие электростатических разрядов (ЭСР). Отказы ИС, вызванные воздействием ЭСР, представляют собой события, не связанные внутренними механизмами отказов, так как они являются результатом воздействия приложенного внешнего напряжения (или тока). Развитие таких отказов не зависит от степени интеграции и определяется реальным уровнем стойкости конкретной ИС (за счет соответствующих схмотехнических и технологических решений) и условиями ее применения (характеристиками окружающей электрической среды), зависящими только от изготовителя радиоэлектронной аппаратуры [1–10].

Поскольку отказы из-за воздействия ЭСР не связаны с внутренними механизмами отказов ИС, то они не зависят от времени, а зависят только от вероятности возникновения чрезмерного напряжения в окружающей электрической среде и чувствительности микросхем к его воздействию. Поэтому вероятность возникновения электрических перегрузок может быть представлена как постоянная величина в функции распределения чувствительности ИС к воздействию напряжения разрядов статического электричества [3–5].

$$f(U_{TH}) = \theta \cdot \exp(-\theta \cdot U_{TH}) = 0,0002 \cdot \exp(-0,0002 \cdot U_{TH}),$$

$$\theta = \frac{1}{m(U_{TH})} = 0,0002 \text{ В}^{-1}, \quad (2)$$

где  $\theta$  – показатель экспоненты;  $m(U_{TH})$  – среднее значение математического ожидания значения порогового напряжения  $U_{TH}$ , приведенное в работе [14].

В результате сравнительного анализа нормального, логарифмически-нормального и экспоненциального распределения вероятности порогового напряжения был сделан вывод, что экспоненциальное распределение интуитивно понятно и более адекватно, поскольку плотность вероятности отказа ИС из-за воздействия электрических перегрузок возрастает при снижении ее порогового напряжения.

Несмотря на то, что окружающая электрическая среда, в которой функционирует ИС, является главным фактором отказов из-за воздействия электрических перегрузок, ее характеристики не могут быть использованы в модели  $\lambda_{ЭСР}$ , поскольку изгото-

В [1] описаны различные модели для изучения влияния ЭСР на интегральные схемы, микроконтроллеры и полупроводниковые структуры. Наиболее изученной и широко распространенной моделью испытания МК на устойчивость к воздействию ЭСР является МТЧ, предусмотренная методом 3015 MIL-STD-883 [11]. Поэтому результаты данного метода могут быть использованы в математической модели интенсивности отказов  $\lambda_{ЭСР}$  для ИС различных типов.

Установлено, что чувствительность ИС к воздействию электрических перегрузок и пороговое напряжение  $U_{TH}$  (уровень чувствительности интегральной схемы к воздействию ЭСР) сильно коррелированы. Таким образом, в методе моделирования интенсивности отказов из-за воздействия электрических перегрузок, приведенном в [1–4, 13], отказы КМОП ИС рассматриваются только как результат катастрофических воздействий окружающей электрической среды и чувствительности ИС к их воздействию. Исходя из выше изложенного в основу модели  $\lambda_{ЭСР}$  положено следующее соотношение (1) [13]:

$$P(f) = P(c) \cdot P(f|c), \quad (1)$$

где  $P(f)$  – вероятность отказа ИС из-за воздействия ЭСР;  $P(c)$  – вероятность контакта ИС с источником ЭСР;  $P(f|c)$  – вероятность отказа ИС из-за воздействия ЭСР при контакте с источником разряда.

Для получения вероятности  $P(f|c)$  были использованы данные, которые характеризуют распределение порогового напряжения  $U_{TH}$  для всех классов микросхем (в том числе с защитой от ЭСР).

Предположим, что распределение  $U_{TH}$  не является ни нормальным распределением, а представляет собой экспоненциальное распределение (2) [13–17]:

товители аппаратуры, как правило, не имеют достоверных данных об этих характеристиках, позволяющих оценить вероятность возникновения электрических перегрузок. Поэтому при разработке модели  $\lambda_{ЭСР}$  была получена только ее зависимость от порогового напряжения ИС к воздействию ЭСР (2).

Для оценки значения вероятности контакта микросхемы с источником разряда статического электричества согласно [12] были использованы усредненные значения порогового напряжения и интенсивности отказов и равные соответственно  $U_{50TH}$  и  $\Lambda_{ЭСР} = 0,0419 \cdot 10^{-6} \text{ ч}^{-1}$ .

В таком случае согласно [15] вероятность контакта ИС с источником разряда статического электричества за время  $T = 0,00876 \cdot 10^6$  часов (один год) будет равна (3):

$$P(c) = \frac{1 - \exp(-\lambda_{\text{ЭСР}} \cdot T)}{\int_0^{U_{50\text{ТН}}} 0,0002 \cdot \exp(-0,0002 \cdot U_{\text{ТН}}) dU_{\text{ТН}}} = 0,00057. \quad (3)$$

Тогда вероятность отказа ИС из-за воздействия ЭСР составит (0.4):

$$P(f) = 1 - \exp(-\lambda_{\text{ЭСР}} \cdot t) = 1 - 0,00057 \cdot \exp(-0,0002 \cdot U_{\text{ТН}}). \quad (0.4)$$

Разрешив (0.4) относительно  $\lambda_{\text{ЭСР}}$  при времени  $t = 0,00876 \cdot 10^6$  часов (один год) и заменив значе-

ние порогового напряжения  $U_{\text{ТН}}$  значением напряжения разряда статического электричества  $U_{\text{ЭСР}}$ , получим следующую математическую модель  $\lambda_{\text{ЭСР}}$ :

$$\lambda_{\text{ЭСР}} = \frac{-\ln[1 - 0,00057 \exp(-0,0002 U_{\text{ЭСР}})]}{0,00876} \times 10^{-6}, 1/\text{ч} \quad (4)$$

Несмотря на то, что численные значения коэффициентов представленного выражения (4) основаны на статических данных по пороговому напряжению ИС и их интенсивности отказов из-за воздействия катастрофических электрических перегрузок, полученных в 80-х годах прошлого века [13], она применяется до настоящего времени. Так, модель (4) входит в математические модели интенсивностей отказов КМОП СБИС, рекомендованные как в американских справочниках по прогнозированию надежности электронного оборудования, так и российских и отечественных учебных

пособиях, для учета влияния отказов из-за воздействия ЭСР.

Метод оценки численных значений коэффициентов модели  $\lambda_{\text{ЭСР}}$  (4) может быть использован для уточнения значений в тех случаях, когда представляется возможным оценить вероятность возникновения разряда статического электричества. Так, например, в работе [16] показано, что для бортовой космической аппаратуры, эксплуатируемой на геостационарных или высокоэллиптических орбитах, модель (4) может быть представлена в следующем виде [16]:

$$\lambda_{\text{ЭСР}} = \frac{-\ln[1 - 0,00728 \exp(-0,000125 U_{\text{ЭСР}})]}{0,00876} \times 10^{-6}, 1/\text{ч}. \quad (5)$$

В наиболее распространенных числовых моделях интенсивностей отказов интегральных схем нет коэффициентов, учитывающих влияние стойкости ИС (порогового напряжения  $U_{\text{ТН}}$ ) к воздействию напряжения ЭСР ( $U_{\text{ЭСР}}$ ), а именно предполагается, что выполнено обратное условие  $U_{\text{ТН}} > U_{\text{ЭСР}}$  [15].

Таким образом, для внедрения в модели прогнозирования эксплуатационной безотказности ИС иностранного производства составляющей  $\lambda_{\text{ЭСР}}$ , получаемой по модели (4) для учета воздействия электростатического разряда сделаем предположение, что при разработке радиоэлектронной аппаратуры значение порогового напряжения  $U_{\text{ТН}}$  меньше либо равно значению напряжения разряда статического электричества  $U_{\text{ЭСР}}$ , то есть выполняется условие (6):

$$U_{\text{ТН}} \leq U_{\text{ЭСР}}, \quad (6)$$

Данное неравенство равносильно тому, что вероятность отказа ИС из-за воздействия ЭСР соизмерима с вероятностью отказа из-за иных факторов [17].

$$\lambda_{\text{Э}} = \lambda_{\text{Б1}} \cdot \prod_{i=1}^{m_1} K_i^{(1)} + \dots + \lambda_{\text{Бj}} \cdot \prod_{i=1}^{m_j} K_i^{(j)} + \dots + \lambda_{\text{Бn}} \cdot \prod_{i=1}^{m_n} K_i^{(n)}, \quad (8)$$

где  $\lambda_{\text{Бj}}$  – исходная (базовая) интенсивность отказов  $j$ -й части изделия,  $j = 1, \dots, n$ ;  $n$  – количество составных частей изделия;  $K_i^{(j)}$  – коэффициент, учитывающий влияние  $i$ -го фактора для  $j$ -й части изделия;  $i = 1, \dots, m_j$ ;  $j = 1, \dots, n$ ;  $m_j$  – количество факторов, учитываемых для  $i$ -й части изделия.

В (8) принято во внимание, что разные части (компоненты) изделия могут иметь различные зна-

чения коэффициентов, учитывающих влияние одного и того же фактора, в частности уровень качества изготовления в условиях производства (вид приёмки). Конкретная запись моделей для элементов зависит также от конструктивных особенностей элемента и количества задействованных частей [13].

На основе данного принципа сформированы следующие модели расчета (прогнозирования) экс-

плуатационной интенсивности отказов  $\lambda_{\text{Э}}$  большинства групп элементов (в том числе интегральных схем) рассчитываются по обобщенной математической модели (7) [13]:

$$\lambda_{\text{Э}} = \lambda_{\text{Б}} \cdot \prod_{i=1}^m K_i, \quad (7)$$

где  $\lambda_{\text{Б}}$  – базовая интенсивность отказов элементов данной группы;  $K_i$  – коэффициенты, учитывающие изменения эксплуатационной интенсивности отказов в зависимости от различных факторов;  $m$  – число учитываемых факторов.

Для отдельных групп сложных элементов, суммарный поток отказов, которых складывается из независимых потоков отказов составных частей элемента, математическая модель расчета эксплуатационной интенсивности отказов имеет вид (8) [13]:

числения коэффициентов, учитывающих влияние одного и того же фактора, в частности уровень качества изготовления в условиях производства (вид приёмки). Конкретная запись моделей для элементов зависит также от конструктивных особенностей элемента и количества задействованных частей [13].

На основе данного принципа сформированы следующие модели расчета (прогнозирования) экс-

плутационной интенсивности отказов интегральных схем иностранного производства. Уточнение моделей было сделано на основе анализа и систематизации руководств военных справочников и стандартов США, Франции и Китая [13, 19–22]. Значения коэффициентов можно найти в [13].

Модель прогнозирования эксплуатационной интенсивности отказов интегральных схем (на примере цифровых и аналоговых микросхем, программируемых логических интегральных схем и микропроцессоров). Математическая модель расчета эксплуатационной интенсивности отказов

интегральных схем иностранного производства имеет вид (9) [13; 19]

$$\lambda_{\Sigma} = (\lambda_{кр} \cdot K_t + \lambda_{корп} \cdot K_E) \cdot K_Q \cdot K_L, \quad (9)$$

где  $\lambda_{кр}$  – значение интенсивности отказов, обусловленное отказом кристалла;  $K_t$  – коэффициент температурного режима (таблица 1);  $\lambda_{корп}$  – значение интенсивности отказов, зависящее от количества выводов;  $K_E$  – коэффициент эксплуатации;  $K_Q$  – коэффициент качества;  $K_L$  – коэффициент, зависящий от продолжительности промышленного производства ИС.

Таблица 1.

Данные для расчета коэффициента температурного режима  $K_t$ 

Группа изделий	Значение энергии активации $E_a$ , эВ	Формула для расчета $K_t$ в зависимости от группы изделий
Цифровые биполярной технологии	0,40	$K_t = 0,1 \exp \left[ \frac{-E_a}{8,617 \cdot 10^{-5}} \left( \frac{1}{T_{кр}} - \frac{1}{298} \right) \right]$
Цифровые МОП технологии	0,35	
Аналоговые биполярной и МОП технологий	0,65	
Микросхемы памяти	0,60	
Арсенидогаллиевые СВЧ	1,50	
Арсенидогаллиевые цифровые на <i>MESFET</i> транзисторах	1,40	$K_t = 0,1 \exp \left[ \frac{-E_a}{8,617 \cdot 10^{-5}} \left( \frac{1}{T_{кр}} - \frac{1}{423} \right) \right]$

Выражение (9) позволяет осуществлять прогнозирование интенсивности отказов таких групп ИС как [1, 13–17]:

- цифровые и аналоговые ИС биполярной технологии;
- программируемые логические ИС (матрицы) биполярной технологии;
- цифровые ИС МОП технологии;
- аналоговые ИС МОП технологии;
- программируемые логические ИС МОП технологии;
- микропроцессоры биполярной технологии;

$$\lambda_{\Sigma} = (\lambda_{кр} \cdot K_t + \lambda_{корп} \cdot K_E) \cdot K_Q \cdot K_L + \lambda_{ЭСР}. \quad (10)$$

Выполним сравнение значений интенсивности отказов в зависимости от величины напряжения разряда статического электричества и от типа воздействия импульса разрядного тока, полученных по моделям (9) и (10).

– микропроцессоры МОП технологии.

Выражение (9) не включает в себя значение интенсивности отказов  $\lambda_{ЭСР}$ , позволяющее учитывать чувствительность к ЭСР

Сделаем предположение, что вероятность отказа ИС из-за воздействия ЭСР соизмерима с вероятностью отказа из-за иных факторов (выполняется условие, выраженное формулой (6)), тогда к модели (9) добавится еще одно слагаемое, а итоговое выражение примет вид (10) [1]:

При расчете будут использованы значения входящих в модели интенсивностей и коэффициентов, представленные в таблицах 2–5.

Таблица 2.

Значения коэффициентов, входящих в (9) и (10)

Коэффициент	Значение	Примечания по выбору или расчету значения
$K_E$	4	Значение выбрано для ИС, эксплуатируемых по группе $Z_{пн}$ как среднее значение
$K_Q$	10	Для коммерческого или неизвестного уровня качества
$K_L$	1	Для продолжительности промышленного выпуска равной 2 года.

Расчет коэффициентов  $K_t$  для различных групп ИС выполнен по первому выражению таб-

лицы 1. Результат вычислений при одинаковой температуре кристалла для всех групп интегральных схем ( $T_{кр} = 353$  К) представлен в таблице 1

Таблица 3.

Значения коэффициентов  $K_t$  для различных групп ИС

Группа изделий	$E_a$ , эВ	Значение $K_t$
1. Биполярные цифровые	0,4	1,1325
2. Биполярные аналоговые	0,65	5,1621
3. ПЛИС	0,65	1,1325
4. МОП цифровые	0,35	0,8362
5. МОП аналоговые	0,65	5,1621
6. ПЛИС МОП технологии	0,65	5,1621

Значение  $\lambda_{кр}$ , используемые при расчете и обусловленные отказом кристалла, для различных групп интегральных схем иностранного производства (кроме ИС сверхбольшой степени интеграции) представлены в таблице 4.

Таблица 4.

Значения интенсивности отказа  $\lambda_{кр}$ 

Группа ИС	Минимальное ( <i>min</i> ) и максимальное ( <i>max</i> ) значения $\lambda_{кр} \cdot 10^{-6}$ 1/ч		Количество базовых ячеек (транзисторов) $N$	Используемое для расчета значение $\lambda_{кр} \cdot 10^{-6}$ 1/ч $\left(\frac{min + max}{2}\right)$
	<i>min</i>	<i>max</i>		
1. Биполярные цифровые	0,00250	0,11997	60 000	0,0612
2. Биполярные аналоговые	0,01000	0,10026	10 000	0,0551
3. ПЛИС	0,00100	0,00841	5 000	0,0047
4. МОП цифровые	0,00100	0,04222	60 000	0,0216
5. МОП аналоговые	0,01000	0,10026	10 000	0,0551
6. ПЛИС МОП технологии	0,00085	0,00989	20 000	0,0054

Минимальные и максимальные значения  $\lambda_{кр}$  в таблице получены на основе данных, представленных в таблице 5. Для получения максимальных  $\lambda_{кр}$  было выбрано наибольшее из предложенных количество базовых ячеек (для цифровых ИС и ПЛИС) и транзисторов (для аналоговых ИС).

Таблица 5.

Значения интенсивности отказов  $\lambda_{кр}$  для цифровых ИС, аналоговых ИС и ПЛИС

Группа ИС	Значение $\lambda_{кр} \cdot 10^{-6}$ 1/ч	Значение $N$
1. Биполярные цифровые	0,0025 $0,000163 \cdot N^{0,6}$	от 1 до 100 от 101 до 60 000
2. Биполярные аналоговые	0,010 $0,0174 \cdot \ln N - 0,06$	от 1 до 100 от 101 до 10 000
3. ПЛИС	0,0010 $0,000216 \cdot N^{0,43}$	до 200 от 201 до 5000
4. МОП цифровые	0,0010 $0,000111 \cdot N^{0,54}$	от 1 до 100 от 101 до 60 000
5. МОП аналоговые	0,010 $0,0174 \cdot \ln N - 0,06$	от 1 до 100 от 101 до 10 000
6. ПЛИС МОП технологии	0,00085 $0,0022 \cdot \ln N - 0,0119$	до 500 от 501 до 20 000

Примечание.  $N$  – количество базовых ячеек (вентилей) для цифровых ИС и ПЛИС, количество транзисторов – для аналоговых ИС.

Величину интенсивности отказов  $\lambda_{корп}$  выберем для наиболее надежных герметизированных DIP, PGA, SMT корпусов с количеством выводов равным 40. Значение интенсивности отказов в зависимости от числа выводов (согласно расчетной

формуле, представленной в таблице 5 [13], для выбранного корпуса)  $\lambda_{корп} = 2,8 \cdot 10^{-10} \cdot 40^{1,08} = 1,21 \cdot 10^{-8}$  1/ч.

Таблица 5.

Определение интенсивности отказов  $\lambda_{корп}$  в зависимости от числа выводов  $n$

Тип корпуса	Значение $\lambda_{корп} \cdot 10^{-6}$ 1/ч
1. Герметизированные <i>DIP, PGA, SMT</i>	$2,8 \cdot 10^{-4} \cdot n^{1,08}$
2. <i>DIP</i> со стеклянной изоляцией	$9,0 \cdot 10^{-5} \cdot n^{1,51}$
3. Плоский с аксиальными выводами	$3,0 \cdot 10^{-5} \cdot n^{1,82}$
4. Металлический ( <i>Can</i> )	$3,0 \cdot 10^{-5} \cdot n^{2,01}$
5. Негерметизированные <i>DIP, PGA, SMT</i>	$3,6 \cdot 10^{-4} \cdot n^{1,08}$

Примечания:  $n$  – число выводов; *SMT* – корпуса для поверхностного монтажа: *Small Outline* (типа *SO, SOIC, SOP, SOJ, WSOP, SSOP, TSOP, TSSOP* и др.); *Flatpack* (типа *QFP, TQFP* и др.); *Leaded Chip Carrier (LCC)*; *Ball Grid Array (BGA)* и др.

Получение численных значений  $\lambda_{ЭСР}$  для контактного и воздушного типов разрядов производится для значений  $U_{ЭСР}$  и  $K_{ЭСР}$ , представленных в таблице 6 [18].

Таблица 6.

Значения поправочного коэффициента  $K_{ЭСР}$  в зависимости от разновидности ЭСР и величины его напряжения  $U_{ЭСР}$

Степень жесткости испытаний	Значения для контактного ЭСР		Значения для воздушного ЭСР	
	напряжения $U_{ЭСР}$ , кВ	коэффициента $K_{ЭСР}$	напряжения $U_{ЭСР}$ , кВ	коэффициента $K_{ЭСР}$
1	2	1	2	1
2	4	1	4	1
3	6	1	8	0,75
4	8	1	15	0,5

Определив значения всех интенсивностей и коэффициентов, были построены в качестве примера графические зависимости интенсивности отказов  $\lambda_э$  от напряжения разряда  $U_{ЭСР}$  для биполярных цифровых ИС, полученные по сравниваемым

моделям (9) и (10). На рисунке 1 представлены значения для контактного разряда, на рисунке 2 – для воздушного.

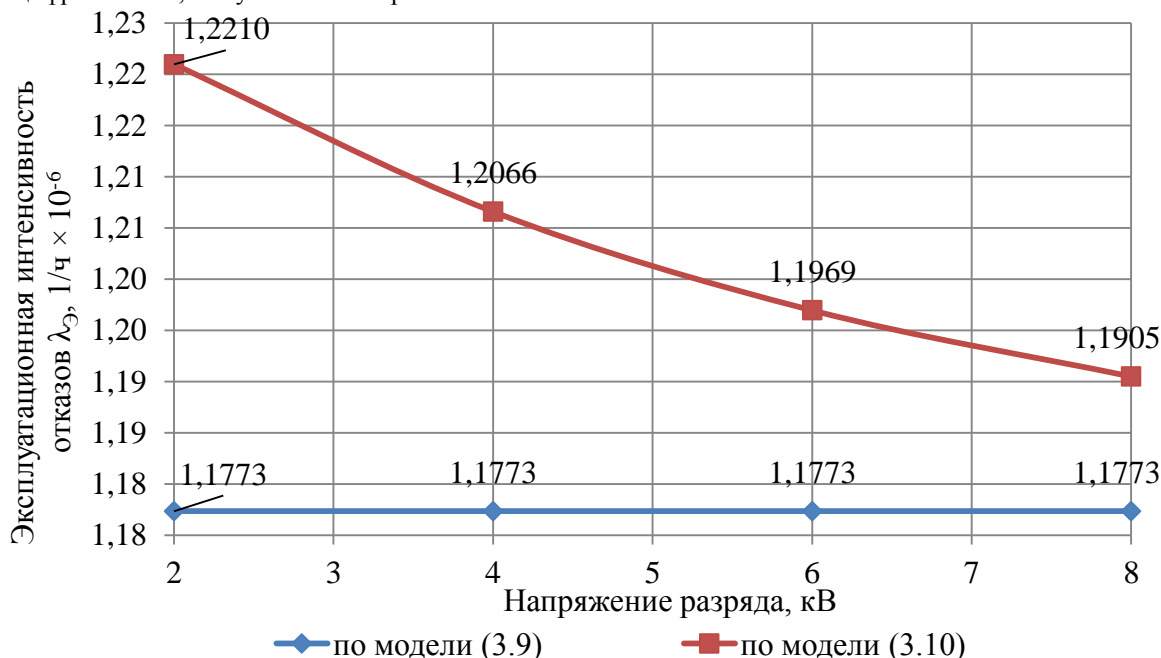


Рис. 1. График сравнения эксплуатационной интенсивности отказов биполярных цифровых ИС, полученной по моделям (9) и (10) для контактного разряда

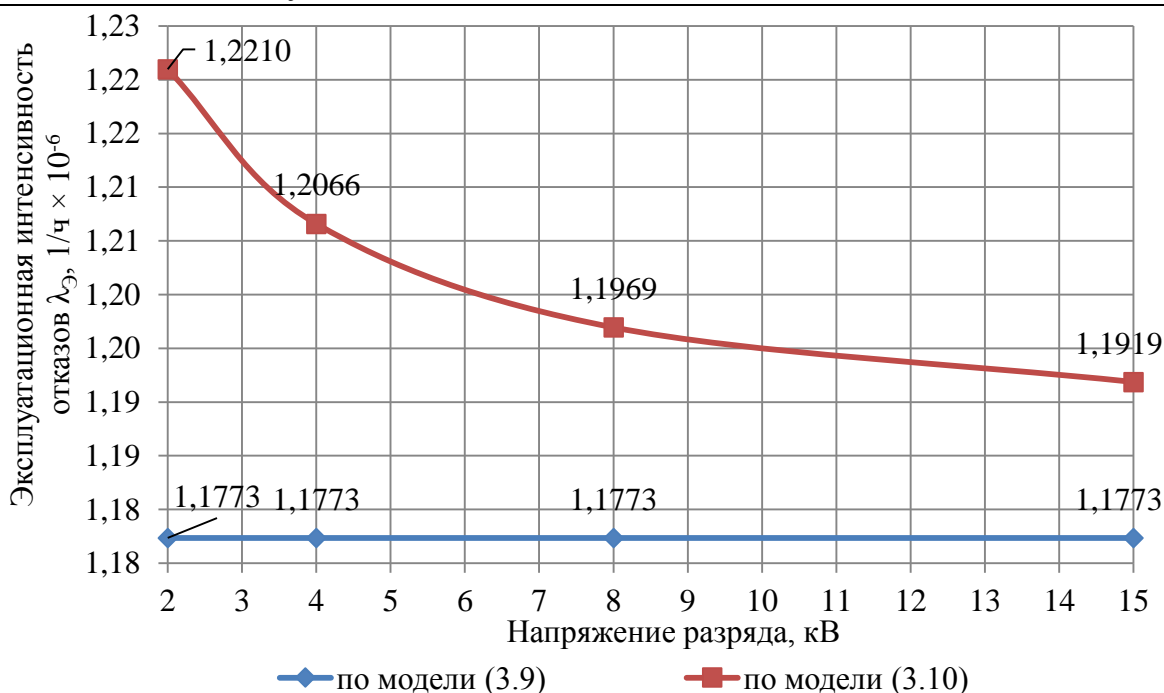


Рис. 2. График сравнения эксплуатационной интенсивности отказов биполярных цифровых ИС, полученной по моделям (9) и (10) для воздушного разряда

Анализ графических изображений, представленных на рисунках 1 и 2, показывает, что ввод слагаемого  $\lambda_{ЭСР}$  в принятую на практике модель расчета  $\lambda_3$  (9) позволяет выявить зависимость эксплуатационной интенсивности отказов от приложенного напряжения разряда статического электричества  $U_{ЭСР}$  и увеличить точность вычислений. Это утверждение справедливо как при контактном, так и при воздушном типе ЭСР для биполярных цифровых ИС.

$$\lambda_3 = (\lambda_{кр} \cdot K_t + \lambda_{корп} \cdot K_E + \lambda_{ц}) \cdot K_Q \cdot K_L \tag{11}$$

где  $\lambda_{кр}$  – значение интенсивности отказов, обусловленное отказом кристалла;  $K_t$  – коэффициент температурного режима;  $\lambda_{корп}$  – значение интенсивности отказов, зависящее от количества выводов;  $K_E$  – коэффициент эксплуатации;  $K_Q$  – коэффициент качества;  $K_L$  – коэффициент, зависящий от продолжительности промышленного производства

**Модель прогнозирования эксплуатационной интенсивности отказов микросхем памяти.**

Расчет эксплуатационной интенсивности отказов микросхем памяти без учета возможного воздействия разрядного импульса статического электричества согласно источникам [1, 13, 19, 21] осуществляется по (11):

ИС;  $\lambda_{ц}$  – интенсивность отказов, обусловленная циклами записи/считывания.

Также, как и модель (9), выражение (11) не включает в себя значение интенсивности отказов  $\lambda_{ЭСР}$ , зависящее от чувствительности к ЭСР. Сделаем предположение, что условие (6) выполняется и для микросхем памяти, тогда модель прогнозирования эксплуатационной интенсивности отказов примет вид (12):

$$\lambda_3 = (\lambda_{кр} \cdot K_t + \lambda_{корп} \cdot K_E + \lambda_{ц}) \cdot K_Q \cdot K_L + \lambda_{ЭСР} \tag{12}$$

Проанализируем степень влияния  $\lambda_{ЭСР}$  при различных  $U_{ЭСР}$  на значение  $\lambda_3$  микросхем памяти. Для

этого используем значения входящих в модели (11) и (12) величин, представленные в таблице 7.

Таблица 7.

Значения величин, входящих в (11) и (12)

Коэффициент или величина интенсивности отказов	Значение	Примечания по выбору или расчету значения
$\lambda_{кр} \cdot 10^{-6}, 1/ч$	0,0026	Для ПЗУ с наибольшим объемом памяти
$K_t$	3,8113	Значение $E_a = 0,6$ эВ, первое выражение для расчета выбраны в соответствии с данными таблицы 1, $T_{кр} = 353$ К
$\lambda_{корп} \cdot 10^{-8}, 1/ч$	1,21	Для наиболее надежных герметизированных <i>DIP, PGA, SMT</i> корпусов с количеством выводов равным 40, согласно расчетной формуле, представленной в таблице 5, для выбранного корпуса
$\lambda_{ц}, 1/ч$	0	$\lambda_{ц} = 0$ для всех ИС памяти, кроме РПЗУ
$K_E$	4	Значение выбрано из таблицы 8 для ИС, эксплуатируемых по группе $З_{пн}$ как среднее значение из представленных
$K_Q$	10	Для коммерческого или неизвестного уровня качества
$K_L$	1	Для продолжительности промышленного выпуска равной 2 года

Таблица 8.

Коэффициент влияния жесткости условий эксплуатации  $K_E$

Класс (группа элементов)	Группа аппаратуры в зависимости от условий эксплуатации в соответствии с таблицей А.6						
	$З_p$	$З_{чp}$	$З_{ов}$	$З_{пн}$	$З_m$	$З_{мд}$	БСК
ИС	1	1,5	2	4	6	8	8

Графические зависимости интенсивности отказов  $\lambda_3$  микросхем памяти от напряжения разряда  $U_{ЭСР}$ , полученные по сравниваемым моделям (11) и (12) изображены на рисунках 3 (для контактного) и 4 (для воздушного ЭСР).

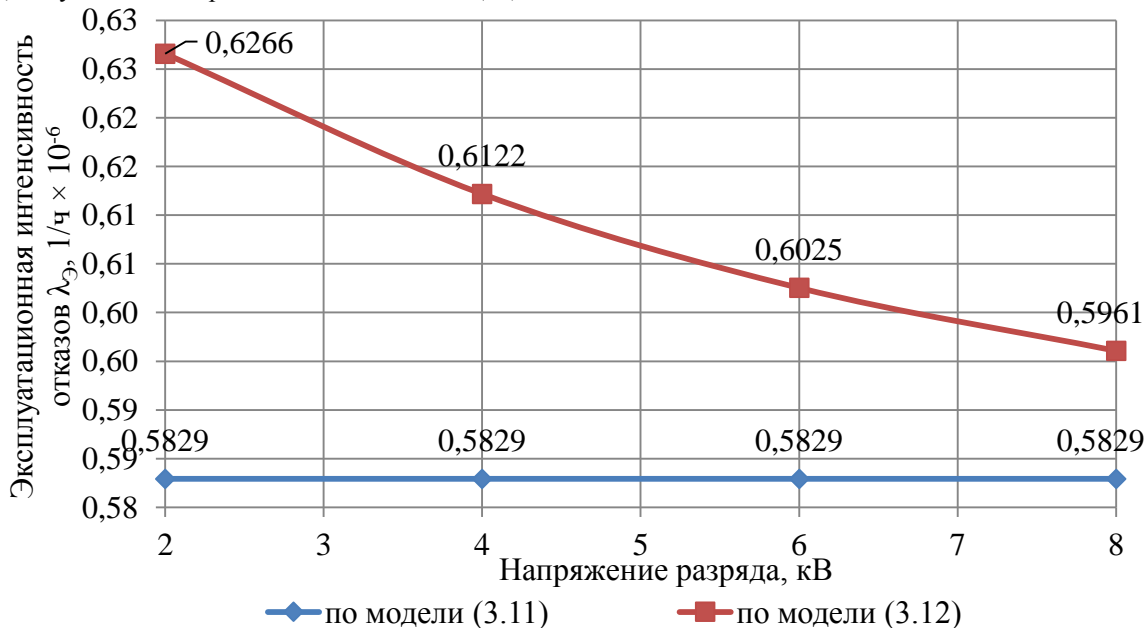


Рис. 1. График сравнения эксплуатационной интенсивности отказов микросхем памяти, полученной по моделям (11) и (12) для контактного разряда



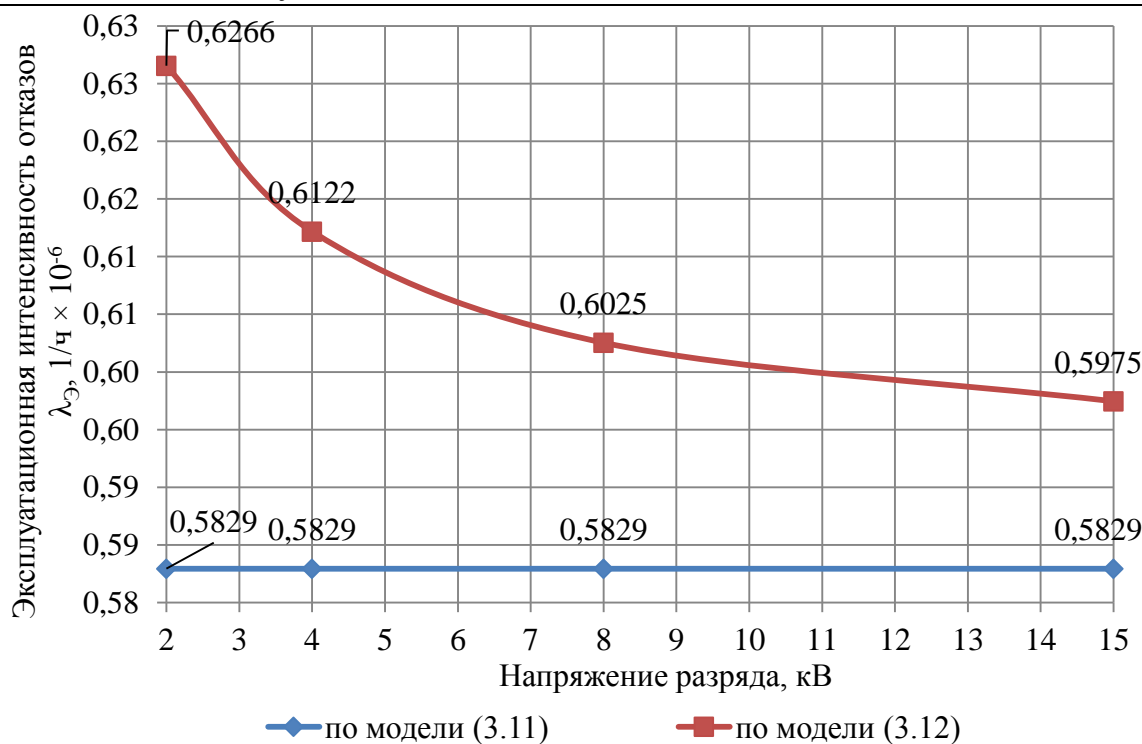


Рис. 4. График сравнения эксплуатационной интенсивности отказов микросхем памяти, полученной по моделям (11) и (12) для воздушного разряда

Анализ зависимостей, представленных на рис. 3 и 4, показывает, что, как и для биполярных ИС и ИС на основе МОП-технологии, для микросхем памяти величина интенсивности отказов  $\lambda_{ЭСР}$ , зависящая от чувствительности к импульсам разрядного тока, не зависит от параметров, входящих в модель (11).

**Модель прогнозирования эксплуатационной интенсивности отказов арсенид-галлиевых интегральных схем на основе полевых транзисторов и металлизации золотом.** Выражение для расчета эксплуатационной интенсивности отказов  $\lambda_{Э}$  микросхем арсенид-галлиевых имеет вид (13) [1, 13]:

$$\lambda_{Э} = (\lambda_{кр} \cdot K_t \cdot K_{\Phi} + \lambda_{корп} \cdot K_E) \cdot K_Q \quad (13)$$

где  $\lambda_{кр}$  – значение интенсивности отказов, обусловленное отказом кристалла;  $K_t$  – коэффици-

ент температурного режима;  $K_{\Phi}$  – коэффициент, зависящий от функционального назначения ИС;  $\lambda_{корп}$  – значение интенсивности отказов, зависящее от количества выводов;  $K_E$  – коэффициент эксплуатации;  $K_Q$  – коэффициент качества.

В отличие от рассмотренных ранее моделей прогнозирования эксплуатационной интенсивности отказов выражение для расчета интенсивности отказов GaAs СВЧ микросхем не содержит коэффициента  $K_L$ . Также присутствует не описанный ранее коэффициент, зависящий от функционального назначения ИС. Все эти модели используют одинаковые обозначения интенсивностей и коэффициентов, но методика получения значений этих величин отличается.

Предположим, что для данного типа ИС выполняется условие (6), тогда выражение примет вид (14):

$$\lambda_{Э} = (\lambda_{кр} \cdot K_t \cdot K_{\Phi} + \lambda_{корп} \cdot K_E) \cdot K_Q + \lambda_{ЭСР} \quad (14)$$

Проанализируем влияние разрядов статического электричества на величину эксплуатационной интенсивности отказов  $\lambda_{Э}$  арсенид-галлиевых

интегральных схем. Для получения результатов вычислений  $\lambda_{Э}$  по формулам (13) и (14) будут использованы величины, представленные в таблице 9.

Значения величин, входящих в модели (13) и (14)

Коэффициент или величина интенсивности отказов	Значение	Примечания по выбору или расчету значения с использованием данных, представленных в приложении А
$\lambda_{кр} \cdot 10^{-6} 1/ч$	7,2	Для СВЧ арсенид-галлиевых ИС с количеством активных элементов – 1000
$K_t$	1,5261	Значение $E_a = 1,5$ эВ, второе выражение для расчета выбраны в соответствии с данными таблицы 1, $T_{кр} = 453$ К
$K_\Phi$	1	Для полупроводниковых СВЧ малошумящих и маломощных
$\lambda_{корп} \cdot 10^{-8}, 1/ч$	1,21	Для наиболее надежных герметизированных <i>DIP</i> , <i>PGA</i> , <i>SMT</i> корпусов с количеством выводов равным 40, согласно расчетной формуле, представленной в таблице 5, для выбранного корпуса
$K_E$	4	Значение выбрано из таблицы 8 для ИС, эксплуатируемых по группе $Z_{ПН}$ как среднее значение из представленных
$K_Q$	10	Для коммерческого или неизвестного уровня качества

Графики зависимостей  $\lambda_3$  от напряжения разряда  $U_{ЭЭР}$  для арсенид-галлиевых ИС, полученные в результате расчета по моделям (13) и (14), пред-

ставлены на рисунках 5 и 6 для контактного и воздушного типов разряда статического электричества соответственно.

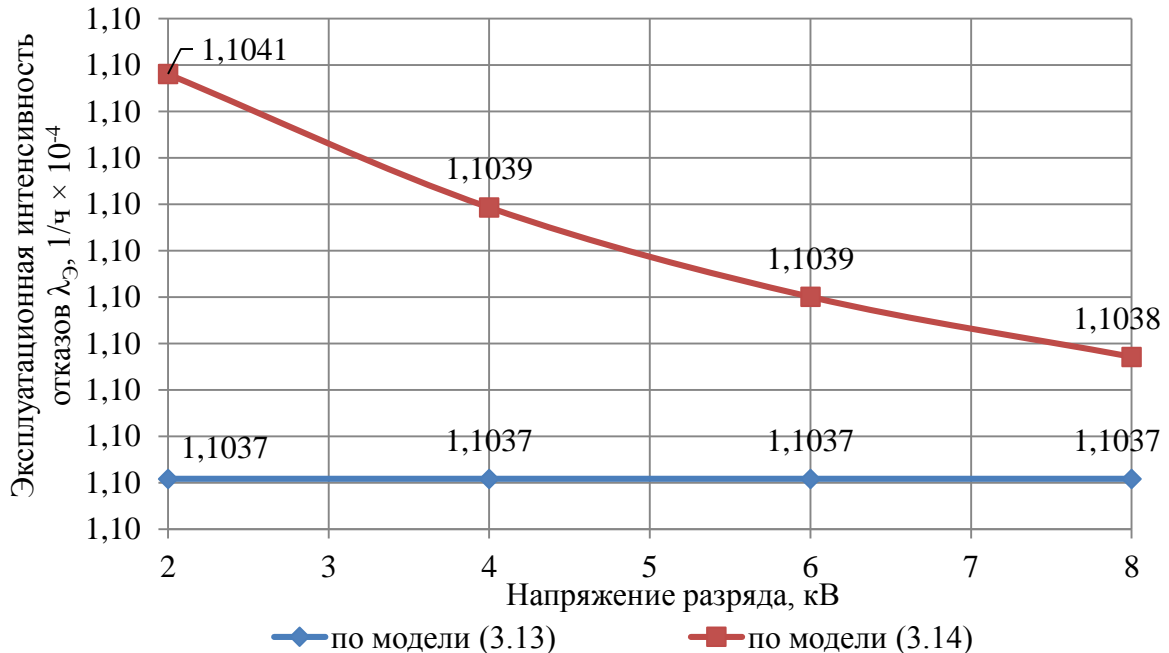


Рис. 5. График сравнения эксплуатационной интенсивности отказов GaAs ИС, полученных по моделям (13) и (14) для контактного разряда

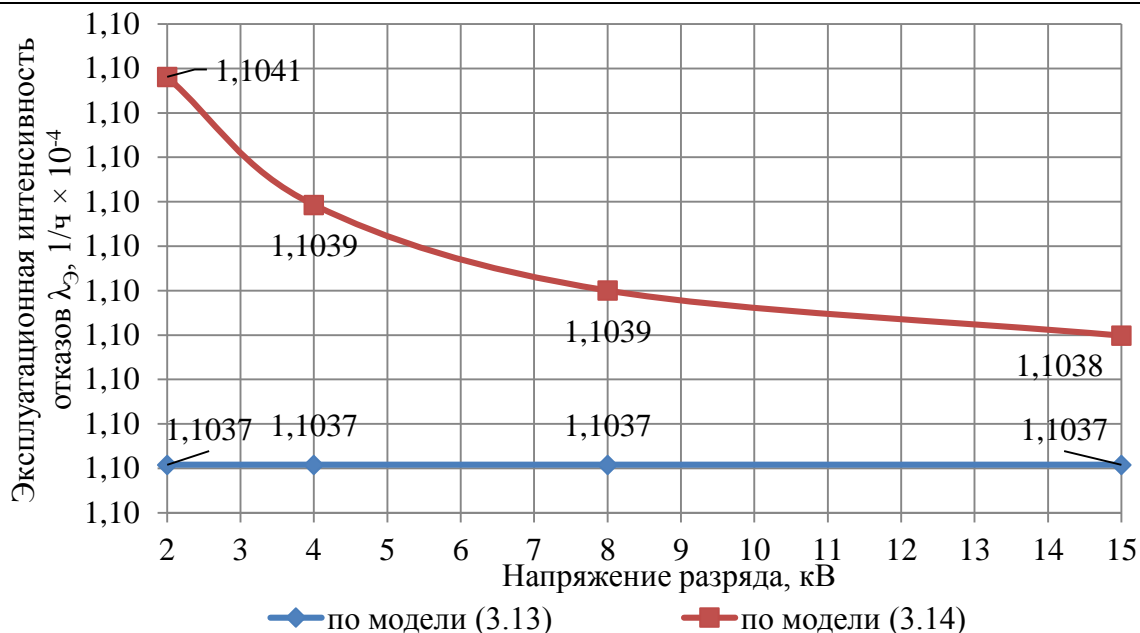


Рис. 6. График сравнения эксплуатационной интенсивности отказов GaAs ИС, полученных по моделям (13) и (14) для воздушного разряда

Как видно из зависимостей, представленных на рисунках (13) и (13) воздействие ЭСР оказывает влияние на результаты расчета эксплуатационной интенсивности отказов для GaAs ИС при использовании модели (14).

**Модель прогнозирования эксплуатационной интенсивности отказов микросхем на поверхностных акустических волнах.** Для расчета эксплуатационной интенсивности отказов микросхем на поверхностных акустических волнах используется математическая модель (15) [1, 13]:

$$\lambda_3 = 2,1 \cdot 10^{-6} \cdot K_E \cdot K_Q \quad (15)$$

где  $K_E$  – коэффициент эксплуатации;  $K_Q$  – коэффициент качества.

Предположим, что вероятность отказа ИС из-за воздействия ЭСР соизмерима с вероятностью отказа из-за иных факторов.

В этом случае к правой части равенства (15) прибавим  $\lambda_{ЭСР}$  и получим (16).

$$\lambda_3 = 2,1 \cdot 10^{-6} \cdot K_E \cdot K_Q + \lambda_{ЭСР} \quad (16)$$

Выражение (16) представляет собой модель прогнозирования эксплуатационной интенсивности отказов микросхем на ПАВ, позволяющую учесть воздействие ЭСР.

Значения для расчета  $\lambda_3$  по выражениям (15) и (16) представлены в таблице 10.

Таблица 10.

Значения коэффициентов, входящих в выражения (15) и (16)

Коэффициент	Значение	Примечания по выбору или расчету значения
$K_E$	4	Значение выбрано из таблицы 8 для ИС, эксплуатируемых по группе З <sub>ПН</sub> как среднее значение из представленных
$K_Q$	1	Для коммерческого или неизвестного уровня качества

Определив значения всех коэффициентов, были построены графические зависимости значений интенсивности отказов  $\lambda_3$  от напряжения разряда  $U_{ЭСР}$  для микросхем на ПАВ, полученные по моделям (15) и (16). Воздействие контактного разряда изображено на рисунке 7, воздушного – на рисунке 8.

На основе полученных данных, представленных на графических зависимостях (см. рисунки 1–8), а также проанализировав расчетные выражения описанных моделей выявлено, что характеристики конкретной группы ИС никак не влияют на составляющую  $\lambda_{ЭСР}$ .

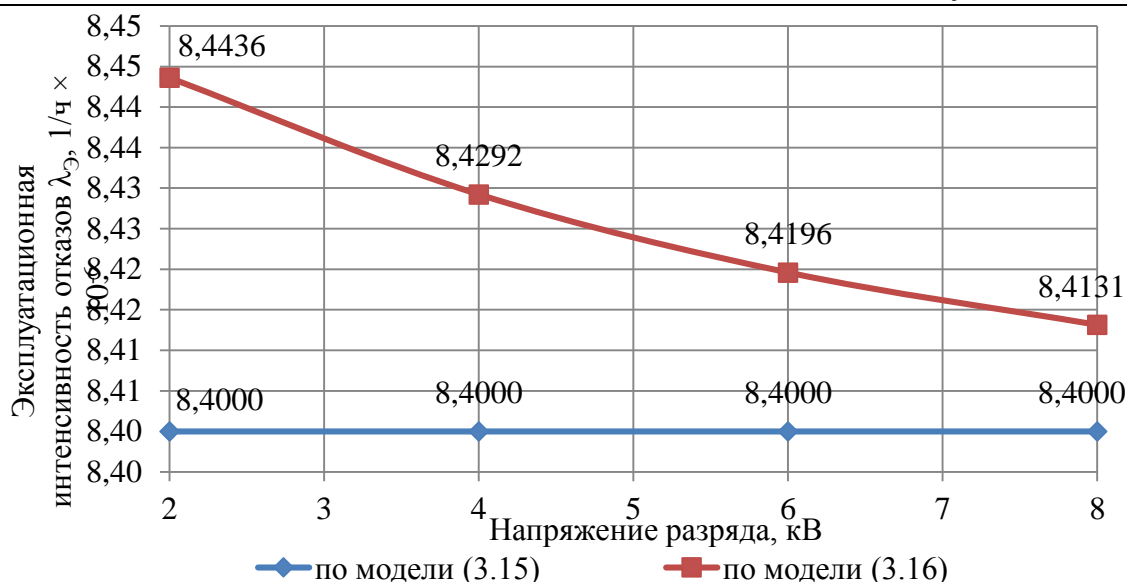


Рис. 7. График сравнения эксплуатационной интенсивности отказов микросхем на ПАВ, полученных по моделям (15) и (16) для контактного разряда

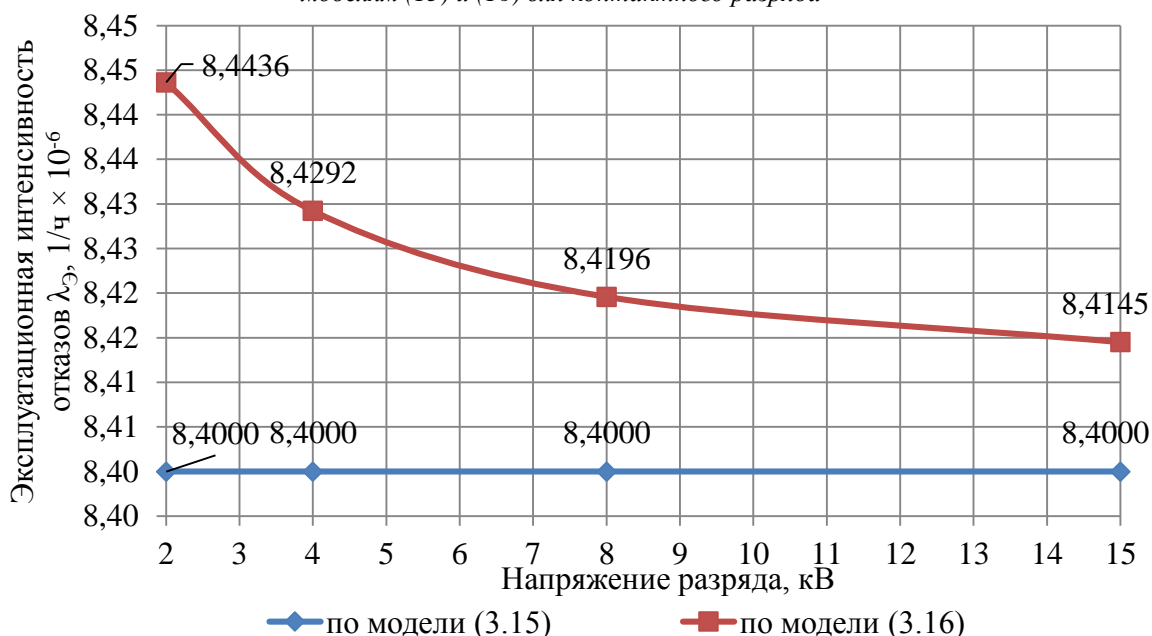


Рис. 8. График сравнения эксплуатационной интенсивности отказов микросхем на ПАВ, полученных по моделям (15) и (16) для воздушного разряда

Изменение абсолютного значения  $\lambda_3$  в зависимости от разновидности интегральной схемы для каждого значения воздействующего напряжения ЭСР при использовании моделей, учитывающих его в (10), (12), (14) и (16), позволяет более точно рассчитать эксплуатационную интенсивность отказов в отличие от выражений без учета влияния ЭСР в (9), (11), (13) и (15).

Процент увеличения точности значений  $\lambda_3$ , полученных по моделям (10), (12), (14) и (16), относительно рассчитанных по моделям (9), (11), (13) и (15) для соответствующих групп ИС иностранного производства представлен в таблице 11.

Таблица 11.

Относительное увеличение точности вычисления эксплуатационной интенсивности отказов при использовании модели, учитывающей воздействие ЭСР, в зависимости от его разновидности и величины напряжения  $U_{ЭСР}$  для различных групп ИС

Группа ИС (модели с учетом и без учета ЭСР соответственно)	Увеличение точности вычисления, % при напряжении $U_{ЭСР}$ , кВ (степени жесткости испытаний)							
	для контактного ЭСР				для воздушного ЭСР			
	2 (1)	4 (2)	6 (3)	8 (4)	2 (1)	4 (2)	8 (3)	15 (4)
Биполярные цифровые ИС	3,705	2,484	1,665	1,116	3,705	2,484	1,665	1,233
Биполярные и МОП аналоговые ИС	1,310	0,878	0,589	0,395	1,310	0,878	0,589	0,436
ПЛИС	8,122	5,444	3,649	2,446	8,122	5,444	3,649	2,703
МОП цифровые ИС	6,565	4,400	2,949	1,977	6,565	4,400	2,949	2,185
ПЛИС МОП технологии	5,733	3,843	2,576	1,726	5,733	3,843	2,576	1,908
Микросхемы памяти	7,484	5,016	3,362	2,254	7,484	5,016	3,362	2,491
Арсенид-галлиевые микросхемы	0,040	0,026	0,018	0,012	0,040	0,026	0,018	0,013
Микросхемы на ПАВ	0,519	0,348	0,233	0,156	0,519	0,348	0,233	0,173

На основе данных, представленных в таблице 11 произведем сравнительный анализ результатов расчета эксплуатационной интенсивности отказов для групп ИС иностранного производства (рисунки 9 и 10).

Так наибольшее увеличение точности расчетов в результате внедрения интенсивности отказов  $\lambda_{ЭСР}$ , учитывающей воздействие ЭСР, наблюдается в моделях расчета  $\lambda_{Э}$  для программируемых логических интегральных схем и микросхем памяти (на 2,5–8,1 % и 2,3–7,5 % соответственно). Наименьшее влияние на модели прогнозирования внедрение

слагаемого  $\lambda_{ЭСР}$  оказало для арсенид-галлиевых ИС и микросхем на ПАВ (на 0,01–0,04 % и 0,16–0,52 % соответственно).

Несмотря на полученные результаты внедряемые в модели интенсивности отказа  $\lambda_{ЭСР}$  нуждаются в уточнении численных значений коэффициентов. Это представляется возможным в случае оценки вероятности возникновения разряда статического электричества, воздействующего на изделие.

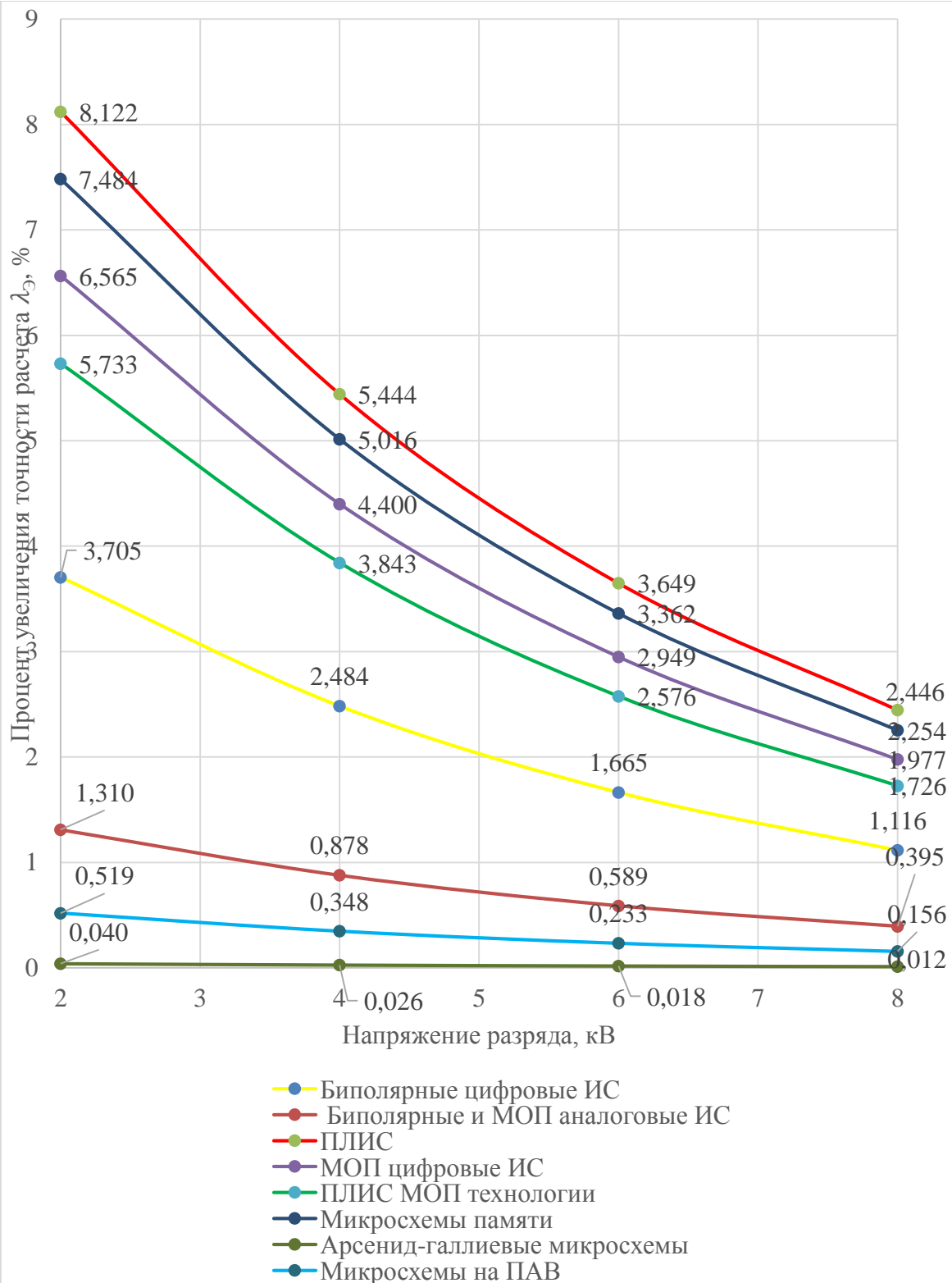


Рис. 9. Диаграмма сравнения точности вычисления значений  $\lambda_3$  различных групп ИС, полученных по моделям, учитывающим статическое электричество для контактного разряда

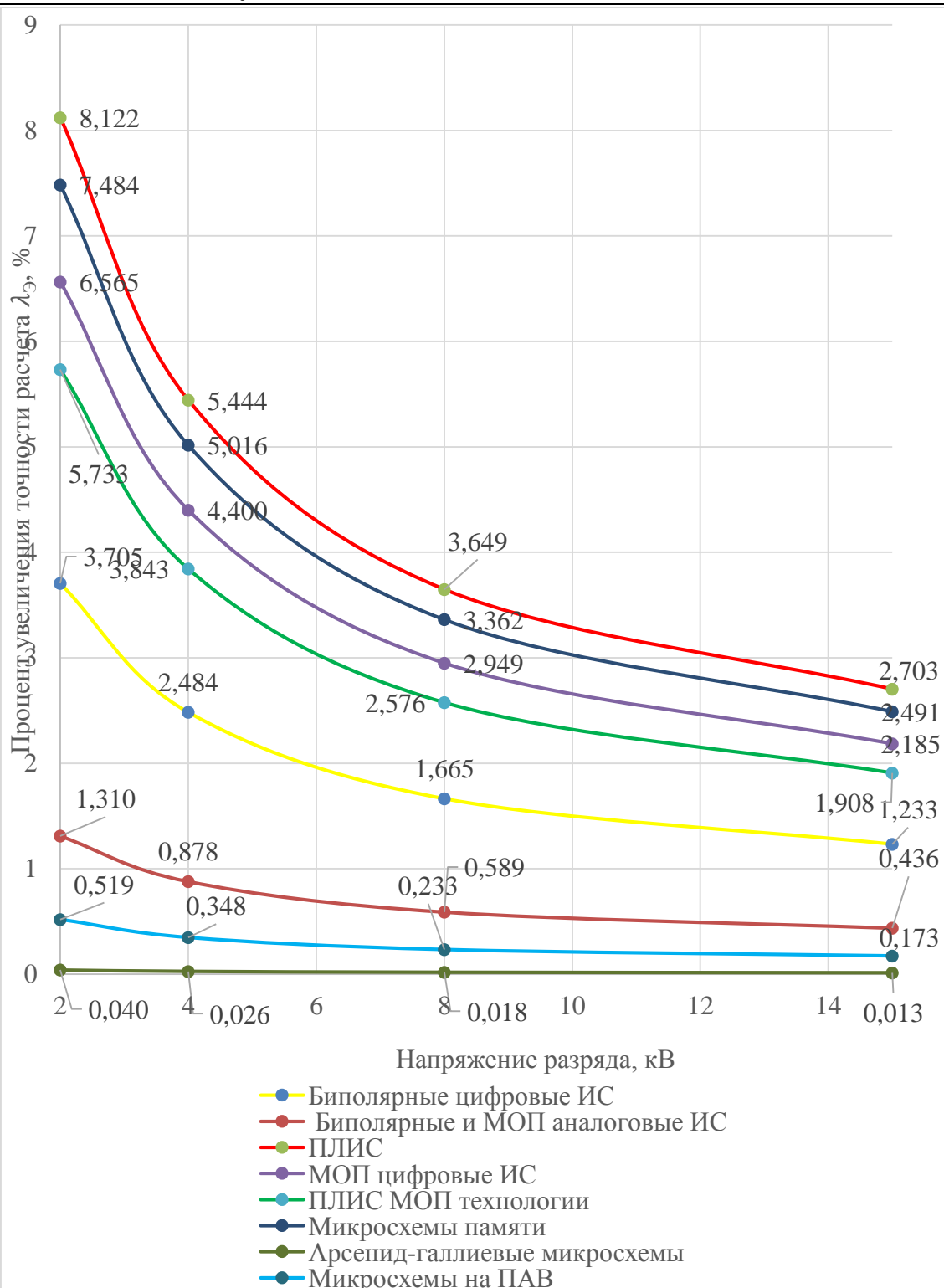


Рис. 10. Диаграмма сравнения точности вычисления значений  $\lambda_3$  различных групп ИС, полученных по моделям, учитывающим статическое электричество для воздушного разряда

**Заключение.** Анализ воздействия разряда статического электричества на микросхемы различных типов показал, что отказы, вызванные ЭСР, не связаны с внутренними механизмами отказов ИС. Такие отказы обусловлены вероятностью возникновения чрезмерного напряжения в окружающей электрической среде и чувствительностью микросхем к его воздействию. Уровень чувствительности ИС к воздействию ЭСР тесно взаимосвязан с чувствительностью схем к воздействию электрических перегрузок.

Представленный метод оценки численных значений коэффициентов математической модели  $\lambda_{ЭСР}$  может быть использован для уточнения этих значений в тех случаях, когда представляется возможным оценить вероятность возникновения разряда статического электричества.

### Список литературы

1. The Impact of ESD on Microcontrollers / Genady A. Piskun, Viktor F. Alexeev, Sergey M. Avakov, Vladimir E. Matyushkov, Dmitry S. Titko ; Edited by PhD, Associate professor Viktor F. Alexeev. – Minsk : Kolorgrad, 2018. – 184 p.
2. Пискун, Г.А. Методы технической диагностики микроконтроллеров при воздействии электростатических разрядов / Г.А. Пискун, В.Ф. Алексеев, О.А. Брылева // Вестник Белорусско-Российского университета. – 2013. – №2(39). – С.156–163.
3. Алексеев, В.Ф. Методика оценки устойчивости микроконтроллеров к воздействию разрядов статического электричества при ступенчатом повышении напряжения / В.Ф. Алексеев, Г.А. Пискун // Вестник Рязанского государственного радиотехнического университета. – 2012. – № 2 (40). – С.34–40.
4. Пискун, Г.А. Способы защиты радиоэлектронных устройств от воздействия электростатических разрядов: обзор современного состояния и перспективы развития в приборостроении / Г.А. Пискун, В.Ф. Алексеев, А.Л. Житников // Стандартизация. – 2017. – № 5. – С. 54–59.
5. Пискун, Г.А. Контроль функционирования микроконтроллеров при воздействии электростатического разряда / Г.А. Пискун, В.Ф. Алексеев // Доклады БГУИР. – 2012. – № 6 (68). – С.12–18.
6. Алексеев, В.Ф. Влияние разрядов статического электричества на программное обеспечение, инсталлированное во встроенную flash-память микроконтроллеров / В.Ф. Алексеев, Г.А. Пискун // Радиоэлектроника и информатика. – 2012. – № 3 (58). – С.8–12.
7. Кечиев, Л.Н. Защита электронных средств от воздействия статического электричества / Л.Н. Кечиев, Е.Д. Пожидаев. – М.: «Технологии», 2005. – 352 с.
8. Брылева, О.А. Основные механизмы повреждения микроконтроллеров вследствие влияния электростатических разрядов / О.А. Брылева, В.Ф. Алексеев, Г.А. Пискун // Вестник Белорусско-Российского университета. – 2013. – № 2 (39). – С. 130–137.
9. Горлов, М.И. Физические основы надежности интегральных микро-схем / М.И. Горлов, С.Ю. Королев. – М.: Воронеж ВГУ, 1995. – 200 с.
10. Горлов, М.И. Воздействие электростатических зарядов на изделие полупроводниковой электроники и радиоэлектронной аппаратуры / М.И. Горлов, А.В. Андреев, И.В. Воронцов. – М.: Изд-во Воронеж.ун-та, 1997. – 160 с.
11. MIL-STD-883E. Method 3015.7. Electrostatic discharge sensitivity classification. – US Department of Defense, 1996. – 641 p.
12. RADC-TR-89-177. VHSIC/VHSIC-LIKE reliability prediction modeling. – USA : RADC, 1989. – 311 p.
13. Боровиков, С. М. Расчёт показателей надёжности радиоэлектронных средств : учебно - метод. пособие / С. М. Боровиков, И. Н. Цырельчук, Ф. Д. Троян ; под ред. С. М. Боровикова. – Минск: БГУИР, 2010. – 68 с.
14. Giusti, J. The probability of an ESD failure in unprotected equipment. / Electrical overstress/ Electrostatic discharge symposium proceedings – Las Vegas, NV, Sept. 23-25 1986. –1986. – P. 62–68.
15. Абрамешин, А.Е. Оценка интенсивности отказов интегральных схем бортовой космической аппаратуры при воздействии электростатических разрядов /А.Е. Абрамешин, В.В. Жаднов // В кн.: Инновации на основе информационных и коммуникационных технологий: Материалы международной научно-практической конференции (2015) / Отв. ред.: И.А. Иванов; под общ. ред.: С.У. Увайсов; науч. ред.: А.Н. Тихонов. М.: НИУ ВШЭ, 2015. С. 377–379.
16. Абрамешин, А.Е. Моделирование интенсивности отказов интегральных схем бортовой космической аппаратуры из-за воздействия электростатических разрядов / А.Е. Абрамешин, В.В. Жаднов // Технологии электромагнитной совместимости. – 2014. – № 2(49). – С. 27–34.
17. Абрамешин, А.Е. Расчетная оценка надежности электронных модулей аппаратуры космических аппаратов / А.Е. Абрамешин, В.В. Жаднов, И.В. Жаднов // Технологии электромагнитной совместимости. – 2012. – № 1. – С. 29–33.
18. Пискун, Г.А. Функциональные и эксплуатационные характеристики микроконтроллеров после воздействия электростатических разрядов: автореф. дисс. ... кандидата технических наук : 05.27.01 / Г.А. Пискун; науч. рук. В.Ф. Алексеев. – Минск: БГУИР, 2015. – 24 с.
19. Reliability prediction of electronic equipment: Military Handbook MIL-HDBK-217F. – Washington: Department of defense DC 20301, 1995. – 205 p.
20. RIAC-HDBK-217Plus. Hand book of 217PlusTM reliability prediction models. – USA: RIAC, 2006. – 184 p.
21. A universal model for reliability prediction of Electronics components, PCBs and equipment. RDF 2000 : reliability data handbook / Paris : UTE C 80-810. 2000. – 99 p.
22. Reliability Prediction Model for Electronic Equipment : The Chinese Military/Commercial Standard GJB/z 299B. – Yuntong Forever Sci.-tek. Co. Ltd. China 299B.