

ФАЗОВРАЩАТЕЛЬ СИСТЕМЫ ФАЗОВОЙ СИНХРОНИЗАЦИИ ЦИФРОВОГО РАДИОПРИЕМНОГО ТРАКТА

Белорусский государственный университет информатики и радиоэлектроники
г. Минск, Республика Беларусь

Радионович В.В.

Матюшков А.Л. – к.т.н., доцент

Для обеспечения необходимого качества связи необходимо использовать современные устройства фазовой синхронизации. Сложная реализация оборудования связи, являющаяся следствием возрастающих требований к объемам передачи информации в цифровых системах связи, остро связана с проблемой синхронизации приема и декодирования радиосигналов.

Бинарное квантование входного сигнала и применение системы с дискретным управлением фазой позволяет реализовывать все линейные сглаживающие цепи в виде простых реверсивных счетчиков. Достаточно просто реализуется также преобразователь кода в частоту и дискретный фазовращатель. В качестве преобразователя код-частота в проектируемой системе используем ЦСЧ с суммированием импульсных последовательностей (без счетчика-делителя на выходе).

При расчете системы ФАП считалось, что в качестве дискретного фазовращателя использованы последовательно включенные УДИ и счетчик-делитель. Однако в настоящее время существует целый ряд схем дискретных фазовращателей, которые можно применить в проектируемой системе ФАП и которые более просты в реализации, чем дискретные фазовращатели с УДИ.

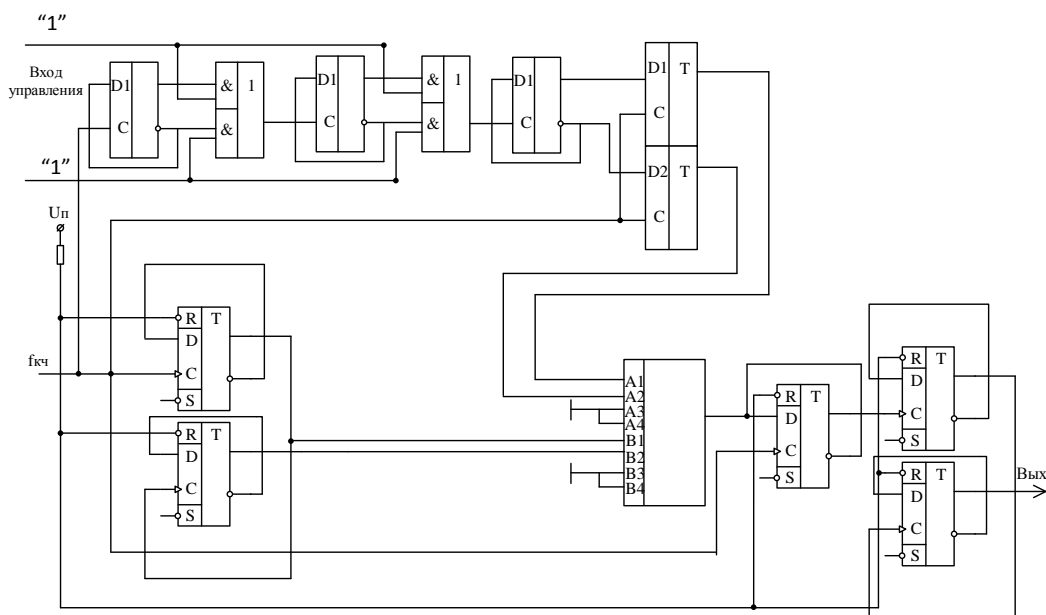


Рис. 1 – Система синхронизации и демодуляции двоичных символов

Управляющие импульсы поступают на схему сравнения. На другой вход схемы сравнения поступает текущий двухразрядный код с выхода счетчика, осуществляющего деления на 4 частоты выходного сигнала преобразователя код-частота. Частота следования этих импульсов равна $f_{кч}/4$.

При изменении на единицу младшего разряда кода реверсивного счетчика происходит сдвиг по фазе на $+\pi/2$ ($-\pi/2$) сигнала на выходе схемы сравнения. Для того чтобы избежать появления ложных импульсов, код, поступающий с реверсивного счетчика, и сигнал на выходе схемы сравнения необходимо «перепривязать» сигналом с выхода преобразователя код-частота с помощью D -триггера.

Для уменьшения дискрета по фазе на выходе дискретного фазовращателя ставят делитель с коэффициентом деления $n_d/4$.

В описанной схеме дискретного фазовращателя в качестве реверсивных счетчиков можно использовать часть дискретного усредняющего устройства. В этом случае управление дискретным фазовращателем осуществляется не потоком импульсов, а двухразрядным кодом. Этот код снимается со старших разрядов реверсивного счетчика, используемого в качестве дискретного усредняющего устройства, и подается на схему сравнения.

Список использованных источников:

1. Шило В.Л. Популярные цифровые микросхемы: Справочник, испр – Челябинск, 1989 – 352с.