

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет
информатики и радиоэлектроники»

Кафедра микро- и наноэлектроники

О. В. Дворников, В. Р. Стемпицкий, Н. Н. Прокопенко

***СХЕМОТЕХНИЧЕСКОЕ ПРОЕКТИРОВАНИЕ
АНАЛОГОВЫХ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ***

Пособие
по дисциплине «Проектирование схемотехники интегральных микросхем»
для студентов специальности
1-41 01 02 «Микро- и наноэлектронные технологии и системы»
всех форм обучения

Минск БГУИР 2012

УДК 621.3.049.77.001.2(075.8)

ББК 32.844.1я73

Д24

Р е ц е н з е н т:

главный инженер открытого акционерного общества
«Минский научно-исследовательский приборостроительный институт»,
кандидат технических наук С. В. Здоровцев

Дворников, О. В.

Д24

Схемотехническое проектирование аналоговых интегральных микросхем : пособие по дисц. «Проектирование схемотехники интегральных микросхем» для студ. спец. 1-41 01 02 «Микро- и нанoeлектронные технологии и системы» всех форм обуч. / О. В. Дворников, В. Р. Стемпицкий, Н. Н. Прокопенко. – Минск : БГУИР, 2012. – 48 с. : ил.
ISBN 978-985-488-631-2.

В пособии представлено описание базовых возможностей системы схемотехнического проектирования DesignLab, в частности, основы работы с управляющей оболочкой Schematics, представляющей из себя графический редактор принципиальных схем и программную среду для запуска основных модулей системы на всех стадиях работы (модуль моделирования и вывода результатов в виде графиков и др.); подробно рассмотрена специфика проектирования современных аналоговых интегральных микросхем.

УДК 621.3.049.77.001.2(075.8)

ББК 32.844.1я73

ISBN 978-985-488-631-2

© Дворников О. В., Стемпицкий В. Р.,
Прокопенко Н. Н., 2012

© УО «Белорусский государственный
университет информатики
и радиоэлектроники», 2012

СОДЕРЖАНИЕ

ВВЕДЕНИЕ.....	4
1 РАБОТА С ГРАФИЧЕСКИМ РЕДАКТОРОМ SCHEMATICS	5
1.1 Настройка конфигурации	6
1.2 Создание принципиальных схем	7
1.2.1 Размещение компонентов на схеме.....	7
1.2.2 Размещение электрических цепей	8
1.2.3 Редактирование параметров компонентов	9
2 ПОДГОТОВКА И ПРОВЕДЕНИЕ МОДЕЛИРОВАНИЯ	10
2.1 Составление задания на моделирование.....	10
2.1.1 AC Sweep – расчет частотных характеристик и уровня шума	11
2.1.2 DC Sweep – расчет режима по постоянному току	11
2.1.3 Transient – расчет переходных процессов	12
2.1.4 Parametric – проведение многовариантных расчетов	13
2.2 Моделирование схемы.....	15
2.2.1 Просмотр результатов моделирования в постпроцессоре Probe.....	16
3 ПРИМЕРЫ МОДЕЛИРОВАНИЯ АНАЛОГОВЫХ УСТРОЙСТВ.....	19
3.1 Моделирование схемы по постоянному току (DC Sweep)	19
3.2 Моделирование схемы по переменному току (AC Sweep).....	23
3.3 Моделирование переходных процессов (Transient)	24
4 МЕТОДИКА МОДЕЛИРОВАНИЯ АНАЛОГОВЫХ МОП-СХЕМ.....	27
4.1 Особенности моделирования МОП-схем	37
5 ЛАБОРАТОРНЫЙ ПРАКТИКУМ.....	40
5.1 Анализ повторителя напряжения с одиночным источником питания	40
5.2 Исследование усилителя напряжения с заземленным эмиттером	40
5.3 Исследование токовых «зеркал»	41
5.4 Исследование дифференциального каскада.....	42
5.5 Исследование дифференциального каскада (частотные параметры).....	42
5.6 Исследование дифференциального усилителя К118УД1	43
5.7 Исследование усилителя К198УТ1	44
5.8 Исследование операционного усилителя К140УД1	46
5.9 Исследование операционного усилителя К140УД7	46
ЛИТЕРАТУРА.....	48

ВВЕДЕНИЕ

В 70-х гг. стали интенсивно разрабатываться программы анализа электронных схем с помощью ЭВМ. Наибольшую известность с некоторых пор получила программа SPICE (Simulation Program with Integrated Circuit Emphasis), разработанная в Калифорнийском университете (США). Она оказалась очень удачной и фактически стала эталоном. Принятые в ней математические модели компонентов используются во многих программах систем автоматизированного проектирования (САПР), таких, как ДИСП, ДИСП-ПК (Санкт-Петербургский государственный электротехнический университет), MicroCap, OrCAD и им подобным.

Первая версия программы PSpice для персонального компьютера (IBM PC была создана в 1984 г. корпорацией MicroSim. С тех пор разработано достаточно много версий программы на платформе DOS и Windows. Но все последующие версии используют аналогичные алгоритмы, что и SPICE для компьютеров типа IBM 360, идентичный формат представления входных и выходных данных. Основу системы DesignLab составляет программа PSpice [1, 2, 3].

В данном пособии не будут рассматриваться все возможности системы DesignLab. На первоначальном этапе разработчику достаточно ознакомиться с базовыми возможностями управляющей оболочки Schematics, представляющей из себя графический редактор принципиальных схем и программную среду для запуска основных модулей системы на всех стадиях работы (модуль моделирования и вывода результатов в виде графиков и др.), а также со спецификой проектирования аналоговых интегральных микросхем.

Пособие подготовлено сотрудниками учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» и Государственного образовательного учреждения высшего профессионального образования «Южно-Российский государственный университет экономики и сервиса» и предназначено для использования в учебном процессе при подготовке инженеров-проектировщиков интегральных микросхем по специальности «Микро- и наноэлектронные технологии и системы».

1 РАБОТА С ГРАФИЧЕСКИМ РЕДАКТОРОМ SCHEMATICS

Графический редактор Schematics позволяет создавать чертежи принципиальных схем и осуществлять запуск других программ, в частности, модуля моделирования аналоговых устройств PSpice и графического отображения, обработки и документирования результатов моделирования Probe.

Моделируемая схема, как правило, состоит из резисторов, конденсаторов, индуктивностей, диодов (включая стабилитроны и варикапы), биполярных и полевых транзисторов. Разработчик также имеет возможность создавать макромодели или иерархические структуры более сложных электронных устройств, таких как операционные усилители, компараторы, тиристоры и др.

Для создания новой схемы следует выбрать команду меню File, а затем в выпадающем меню – пункт New, а для загрузки существующей схемы – пункт Open (далее порядок действий будет обозначаться как File/Open, разделяя имена меню и подменю косой чертой).

Важно отметить, что имя файла может содержать только цифры и латинские символы.

Символы компонентов наносятся на схему по команде Draw/Get New Part (или вызываются также щелчком по пиктограмме ). После этого выбирается компонент для размещения на схеме.

Для ускоренного поиска компонента в строке Part Name можно написать его имя.

Размещается компонент на чертеже нажатием кнопки **Place** или **Place & Close**. Последовательным нажатием левой кнопки мыши можно разместить необходимое количество компонентов на чертеже, после нажатия правой кнопки мыши компонент «отвязывается» от курсора мыши. Последние десять символов компонентов сохраняются в оперативном списке, из которого они быстро извлекаются нажатием на стрелку в правой части панели.

Проводники наносятся на схему по команде Draw/Wire или нажатием на пиктограмму с изображением карандаша.

Позиционные обозначения наносятся на схему автоматически (с возможностью их редактирования вручную после двойного щелчка левой кнопки мыши по выделенному обозначению компонента). Имена цепей проставляются автоматически и на чертеж не выводятся. Однако, если известны цепи, характеристики которых необходимо вывести в программе Probe, цепи можно маркировать вручную. Для этого достаточно щелчком левой кнопки мыши выделить желаемую цепь и после двойного щелчка левой кнопки в меню **Label** указать имя цепи – цифровое, буквенное или смешанное. Например, OUT2, IN, 123 и т. д.

Кроме того, при использовании специальных маркеров при нажатии на пиктограммы  и  именовать цепи необязательно – достаточно пометить маркером нужную цепь, и на графике после завершения анализа будет выведена соответствующая характеристика.

1.1 Настройка конфигурации

Как было сказано ранее, работа с редактором начинается либо с загрузки созданного ранее файла схемы с расширением *.sch по команде File/Open, либо с создания новой схемы выбором команды File/New. Затем проектировщику следует настроить конфигурацию редактора с помощью команд меню Options.

Параметры конфигурации при загрузке программы устанавливаются автоматически, заносятся в файл msim.ini и сохраняются при дальнейшей работе.

Ниже представлены наиболее важные параметры, настраиваемые из соответствующих пунктов меню Options.

Параметры изображения (Option/Display Options...):

Grid On – включение/выключение координатной сетки;

Snap-to-Pin – включение/выключение режима привязки концов проводников при их нанесении на схему к ближайшему выводу компонента, находящегося в области захвата, радиус которой определяется параметром **Gravity** – радиус области захвата;

Rubberband – включение/выключение режима перемещения компонента вместе с присоединенными к нему проводниками;

Orthogonal – переключение режимов ввода только ортогональных проводников и проводников с произвольным наклоном;

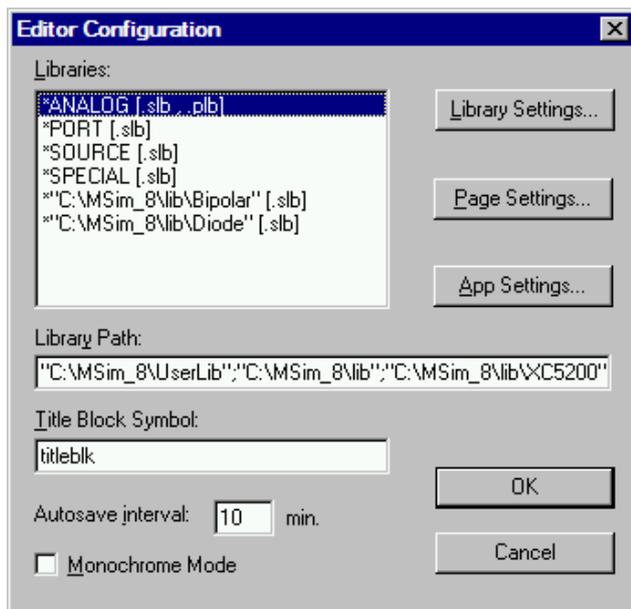
Cursor X and Y – вывод текущих координат курсора в строке состояния (рекомендуется включать всегда);

Grid Size – шаг координатной сетки (шаг координатной сетки рекомендуется устанавливать равным 1,25 мм, 2,5 мм или 0,1 дюйма – с таким шагом обычно выполнены фирменные библиотеки, поставляемые вместе с DesignLab).

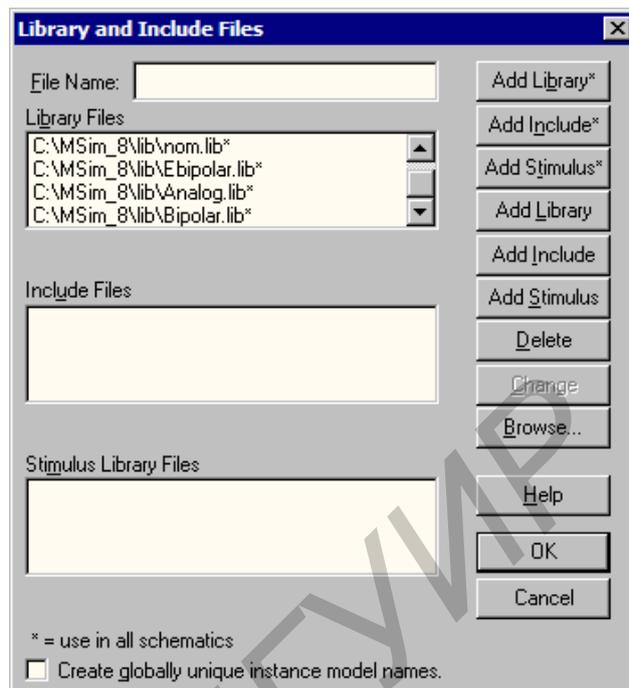
Подключение библиотек (Option/Editor Configuration...).

В верхней части окна **Libraries** отображается список доступных разработчику библиотек символов компонентов (с расширением .slb), а в строке **Library Path** представлены пути к ним. Данные библиотеки подключаются в процессе загрузки программы Schematic.

Для редактирования списка библиотек щелчком выбирается кнопка **Library Setting** и открывается меню, показанное на рисунке 1.1, а. Библиотечный файл выбирается по щелчку на кнопке **Browse**, а затем при нажатии кнопки **Add*** библиотека становится доступна для всех проектов, а кнопки **Add Local** – только для текущего проекта. Подключение текстовых библиотек компонентов, имеющих расширение .lib, выполняется аналогично с использованием команды Analysis/Library and include Files... (рисунок 1.1, б).



а



б

а – окно подключения библиотек символов; б – окно подключения текстовых библиотек

Рисунок 1.1 – Окна подключения библиотек системы DesignLab

1.2 Создание принципиальных схем

Создание принципиальных схем состоит из трех основных этапов:

- размещение компонентов на схеме;
- размещение электрических цепей (шин и проводников);
- редактирование параметров компонентов.

1.2.1 Размещение компонентов на схеме

Создание принципиальной схемы начинается с размещения компонентов. Нажатие на пиктограмму  вызывает появление окна выбора имени компонента (рисунок 1.2).

Если в строке **Part Name** указан символ * (по умолчанию), то в окне выводится алфавитный список компонентов, содержащийся во всех подключенных библиотеках. Можно также в строке **Part Name** набрать имя компонента или его начальные символы. Нужный компонент указывается щелчком курсора, после чего его изображение выводится в центральном окне. После выбора компонента и нажатия кнопки **Place** или **Place & Close** его символ размещается на схеме, причем изображение перемещается вместе с курсором. При одновременном нажатии клавиш **Ctrl+R (Rotate)** компонент поворачивается на 90°, **Ctrl+F (Flip)** – зеркально отражается. Щелчок левой кнопки мыши фиксирует

компонент, после чего на схеме можно разместить еще одну копию. Щелчок правой кнопки мыши прекращает ввод данного компонента.

Выбранный компонент окрашен другим цветом, обычно красным (выделен), и перемещается по схеме после фиксации и удержания на нем курсора.

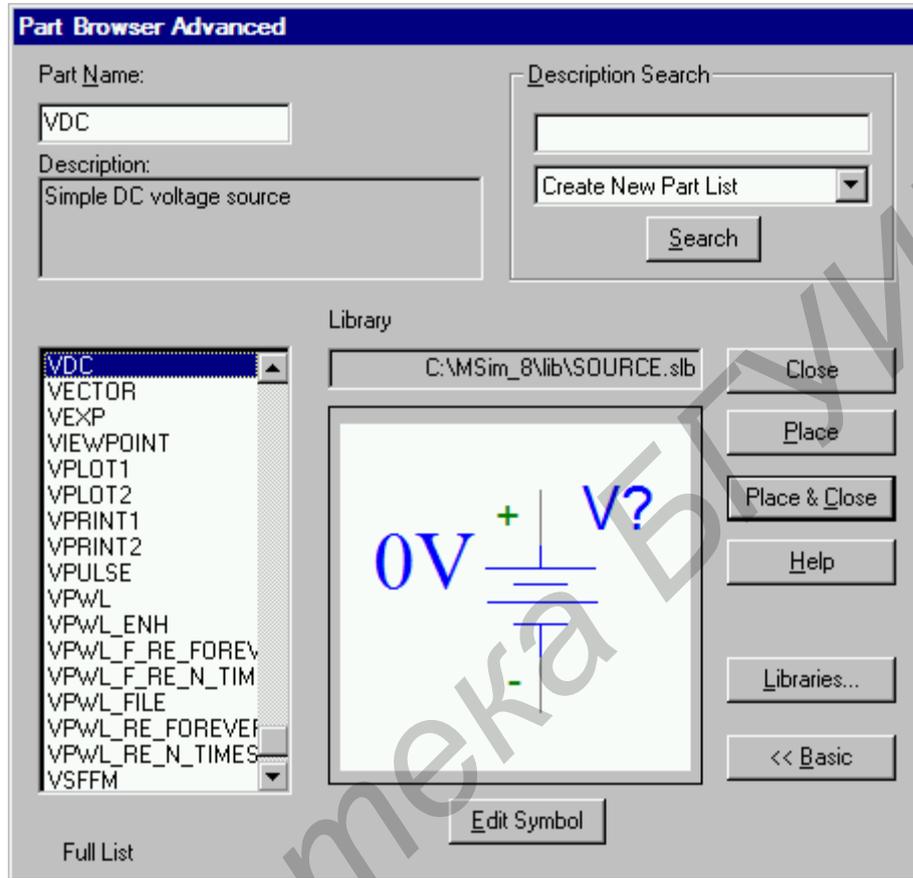


Рисунок 1.2 – Окно выбора имени компонента

1.2.2 Размещение электрических цепей

После щелчка по пиктограмме  (или нажатия сочетания `Ctrl+W`) курсор приобретает форму карандаша. Начало цепи, точка излома, точка соединения с другой цепью или выводом компонента фиксируется щелчком левой кнопки мыши. Щелчок правой кнопки прекращает рисование цепи. При этом последний сегмент цепи окрашен в красный цвет, т. е. данная цепь выбрана для редактирования.

Электрические соединения проводников обозначаются жирной точкой. Если провести два проводника, не останавливаясь в точке их пересечения, то электрическое соединение не образуется. Точка соединения проставляется только для Т-образных пересечений. Поэтому для обеспечения электрического контакта пересекающихся проводников рисование второго проводника нужно закончить в точке пересечения с первым (нажатием левой кнопки). В результа-

те возникнет точка электрического соединения, после чего можно продолжить рисование второго проводника от этой точки.

На схеме обязательно должен присутствовать узел «земли», всегда имеющий имя 0. Он используется для присоединения символа AGND (аналоговая земля) из библиотеки port.slb.

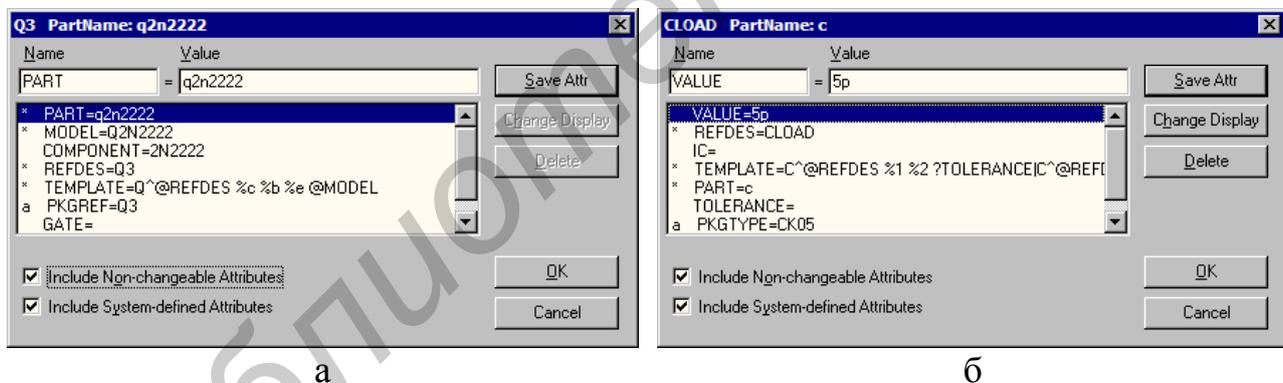
Внесенные в схему изменения записываются в текущий каталог в файл схемы с расширением .sch. Если схема создана вновь, дополнительно запрашивается имя схемы (сохранить как).

1.2.3 Редактирование параметров компонентов

Все компоненты характеризуются списком атрибутов (параметров), который открывается двойным щелчком по любой точке, находящейся внутри изображения символа компонента. На рисунке 1.3 в качестве примера приведены списки атрибутов биполярного транзистора и конденсатора.

Символ «*» слева от имени атрибута означает, что этот атрибут нельзя редактировать в режиме рисования схем (только в режиме редактирования символа).

Чтобы сделать этот атрибут доступным для редактирования в режиме рисования схемы, необходимо войти в режим редактирования символа (пиктограмма ) , выполнить команды Part/Attributes и установить флаг в окне **Changeable Schematics**.



а – атрибуты транзистора; б – атрибуты конденсатора

Рисунок 1.3 – Диалоговые окна редактирования атрибутов приборов

Если параметры компонента отражены на схеме (например, сопротивление резистора, емкость конденсатора, напряжение источника питания), их удобно редактировать индивидуально, дважды щелкнув по нему курсором мыши.

2 ПОДГОТОВКА И ПРОВЕДЕНИЕ МОДЕЛИРОВАНИЯ

Создав схему моделируемого устройства, необходимо определить символы источников сигналов и источники напряжения питания. Источники сигналов представлены в системе моделирования достаточно широко [2, 3]. Далее представлено описание наиболее используемых компонентов.

Источник питания имеет имя **VDC** и содержит в качестве изменяемого атрибута напряжение $DC = xx \text{ V}$ (V – вольт, xx – значение параметра).

Источник постоянного тока имеет имя **IDC** и содержит в качестве изменяемого атрибута ток $DC = xx \text{ A}$ (A – ампер, xx – значение параметра).

Источник напряжения для анализа частотных характеристик (АС-анализа) имеет имя **VAC** и содержит в качестве редактируемых атрибутов напряжение постоянного тока $DC = xx \text{ V}$, напряжение переменного тока $ACMAG = xx \text{ V}$ и фазу $ACPHASE = xx$ (в градусах).

Источник тока, имеющий имя **IAC**, содержит изменяемые атрибуты, обладающие аналогичным смыслом с источником напряжения **VAC**, а единицей измерения тока является ампер.

Источник синусоидального сигнала **VSIN** содержит в качестве редактируемых атрибутов напряжение постоянного тока $DC = xx \text{ V}$, напряжение переменного тока $AC = xx \text{ V}$, напряжение смещения $VOFF = xx \text{ V}$, амплитуду синусоидального сигнала $VAMPL = xx \text{ V}$, частоту $FREQ = xx$ (в Герцах), задержка включения $TD = xx$ (в секундах), коэффициент затухания $DF = xx$ (в $1/c$) и фазу $PHASE = xx$ (в градусах).

Источник импульсного сигнала **VPULSE** содержит в качестве редактируемых атрибутов напряжение постоянного тока $DC = xx \text{ V}$, напряжение переменного тока $AC = xx \text{ V}$, напряжение $V1 = xx \text{ V}$ в начале импульса, напряжение $V2 = xx \text{ V}$ на плоской вершине импульса, TD – задержка переднего фронта, TR – длительность переднего фронта (в секундах), TF – длительность заднего фронта (в секундах), PW – длительность плоской вершины (в секундах) и PER – период повторения.

2.1 Составление задания на моделирование

Перед проведением моделирования необходимо составить (определить) задание на моделирование или порядок и типы проводимых анализов исследуемой схемы. Данная процедура инициируется с использованием команд **Analysis/Setup** или нажатием пиктограммы .

В открывшемся окне отмечаются требуемые директивы моделирования (при этом в графе **Enabled** появляется галочка). После нажатия соответствующих кнопок открываются диалоговые меню настройки выбранных директив.

2.1.1 AC Sweep – расчет частотных характеристик и уровня шума

В диалоговом окне задания параметров режима AC Sweep имеется три раздела (рисунок 2.1).

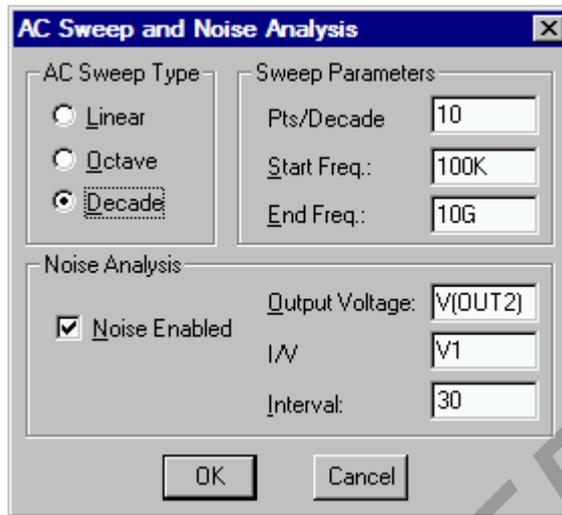


Рисунок 2.1 – Расчет частотных характеристик и уровня шума

В разделе **AC Sweep Type** определяют характер изменения частоты: *Linear* – линейная шкала; *Octave* – изменение частоты октавами; *Decade* – изменение частоты декадами.

В разделе **Sweep Parameters** задаются параметры диапазона частот: *Total Pts* – общее количество точек расчета при выборе линейного масштаба или количество точек на октаву или декаду по частоте; *Start Freq* – начальная частота, *End Freq* – конечная частота.

В разделе **Noise Analysis** устанавливаются параметры расчета спектральной плотности внутреннего шума: *Noise Enabled* – включение режима расчета уровня шума; *Output Voltage* – выходное напряжение; *I/V* – имя входного источника напряжения или тока; *Interval* – интервал расчета парциального уровня шума.

Расчет характеристик в частотной области производится после определения режима по постоянному току и линеаризации всех нелинейных компонентов. Все независимые источники напряжения и тока, для которых заданы значения AC-амплитуды и фазы, являются входными воздействиями.

2.1.2 DC Sweep – расчет режима по постоянному току

Расчет режима по постоянному току производится при вариации одного или нескольких источников постоянного напряжения или тока, температуры, параметров моделей компонентов схемы и глобальных параметров.

После нажатия на кнопку **DC Sweep** открывается основное окно (рисунок 2.2), в котором задаются следующие параметры.

В разделе **Sweep Var. Type** задается тип варьируемого параметра: источник напряжения, температура, источник тока, параметры модели компонента, глобальные параметры.

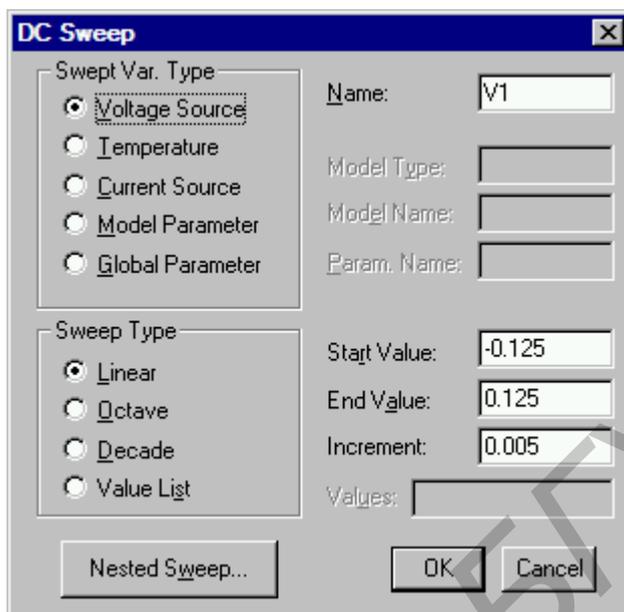


Рисунок 2.2 – Задание цикла изменения параметров в режиме DC Sweep

В зависимости от выбранного типа параметра заполняется одна или несколько строк:

Name – имя варьируемого параметра (для источника напряжения, источника тока, глобального параметра);

Model Type – тип модели, например RES, NPN (для *Model Parameter*);

Model Name – имя модели, например KT815B (для *Model Parameter*);

Param. Name – имя параметра (для *Model Parameter*, *Global Parameter*).

В разделе Sweep Type задается тип вариации параметра: *Linear* – линейный масштаб; *Octave* – логарифмический масштаб октавами; *Decade* – логарифмический масштаб декадами; *Value List* – в виде списка параметров.

Пределы изменения параметров задаются в строках: *Start Value* – начальное значение; *End Value* – конечное значение, *Increment* – приращение; *Value* – список параметров.

2.1.3 Transient – расчет переходных процессов

Определение параметров расчета переходных процессов задается в диалоговом окне (рисунок 2.3), открывающемся после нажатия кнопки **Transient** в меню выбора директив моделирования.

Переходные процессы всегда рассчитываются с момента времени $t = 0$ до момента, указанного в строке *Final Time* – конечное время. Перед началом расчета переходных процессов рассчитывается режим по постоянному току.

Шаг интегрирования выбирается автоматически, исходя из соотношения $\langle \text{Step Ceiling} \rangle = \langle \text{Final Time} \rangle / 50$. Иногда для повышения точности расчетов целесообразно уменьшить это время, например в 10 раз. Тогда в строке **Step Ceiling** необходимо указать значение времени.

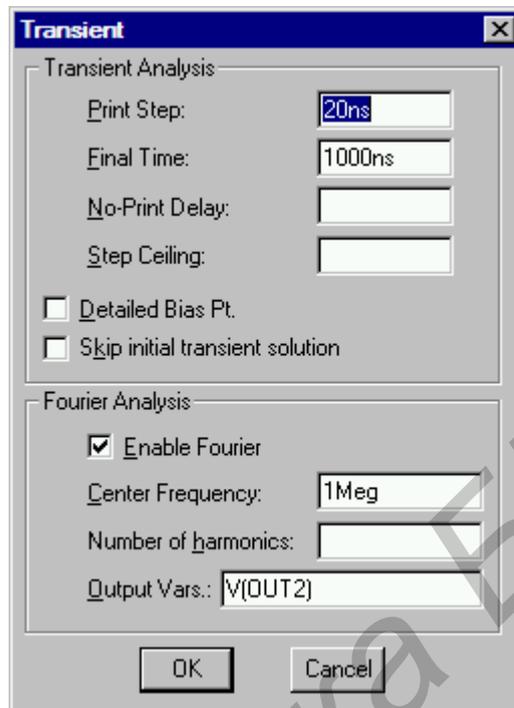


Рисунок 2.3 – Задание параметров расчета переходных процессов

Если будет установлен флаг в окошке **Skip initial Transient solution**, то расчет режима по постоянному току отменяется. Это бывает необходимо при исследовании работы различных генераторов [2, 3].

В режиме **Transient** можно провести *спектральный анализ*. Для этого необходимо установить флаг в окне **Enable Fourier** и указать частоту первой гармоники **Center Frequency**, количество гармоник **Number of harmonics** и выходной узел **Output Vars.** В программе рассчитываются амплитуды постоянных составляющих всех указанных гармоник. Спектральному анализу подвергается последний период колебаний в конце интервала анализа. Для повышения точности расчета рекомендуется уменьшить шаг интегрирования, как это было указано выше. Результаты спектрального анализа выводятся в выходной файл **Examine Output** в виде таблицы.

2.1.4 Parametric – проведение многовариантных расчетов

Вариация параметров назначается по заданию **Parametric**. На каждом шаге вариации параметров по очереди выполняются все виды анализа характеристик цепи. Варьироваться могут все параметры всех моделей компонентов и глобальные параметры за исключением параметров длиной (L) и шириной (W)

канала МОП-транзистора; температурных коэффициентов резисторов и других компонентов [2, 3].

Приведем пример проведения многовариантного анализа по глобальному параметру A. Диалоговое окно вариации параметров имеет такое же назначение полей, как и для директивы **DC Sweep** (рисунок 2.4).

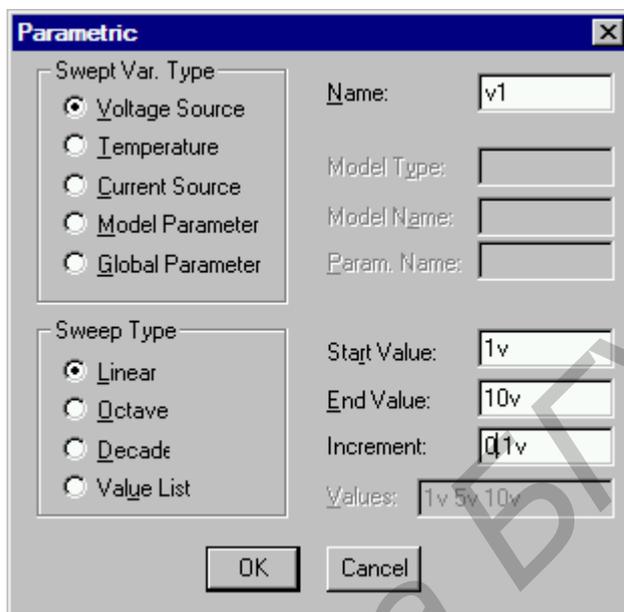


Рисунок 2.4 – Диалоговое окно вариации параметров

Многовариантный анализ переходных процессов при изменении амплитуды A гармонического сигнала осуществляется в порядке, описанном ниже.

В описании синусоидального источника VSIN атрибуту VAMPL присваивается значение {A}. Далее после размещения на схеме символа стандартного компонента PARAMTRS двойным щелчком мыши вызывается диалоговое окно **PartName: PARAM** (рисунок 2.5).

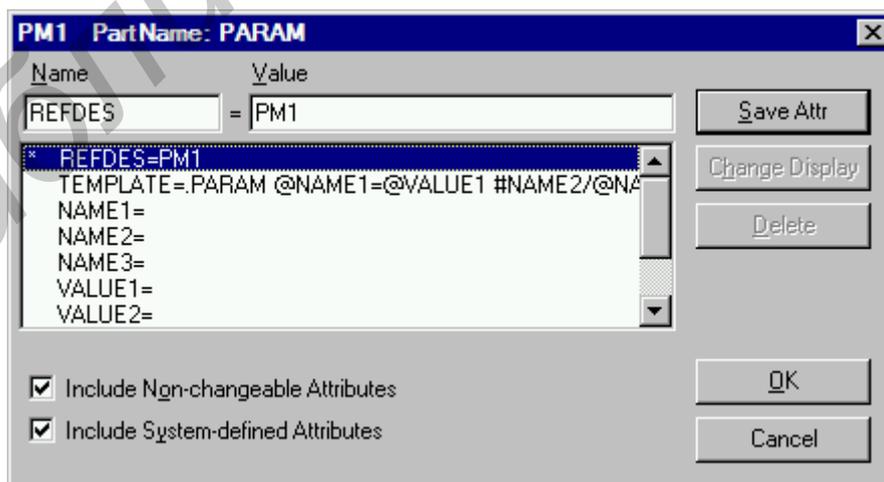


Рисунок 2.5 – Окно спецификации задаваемых параметров

Далее определяется глобальный параметр A: NAME1 = A и задается его начальное значение VALUE1 = 0. Это означает, что режим по постоянному току будет рассчитан при амплитуде генератора синусоидального сигнала, равной нулю. Затем будут выполнены расчеты переходных процессов согласно установкам списка значений амплитуд, установленных в окне Parametric (см. рисунок 2.5): A = 1V, A = 5V, A = 10V.

2.2 Моделирование схемы

После создания графического образа схемы, подключения источников сигналов и составления задания на моделирование следует сконфигурировать основные параметры графического постпроцессора Probe, выбрав команды Analysis/Probe Setup.

1 Раздел *Probe Startup* содержит две группы команд:

Auto-Run Option (параметры автоматического запуска)

Automatically Run Probe After Simulation – автоматический запуск программы Probe после завершения моделирования;

Monitor Waveform (auto update) – построение графиков в процессе моделирования;

Do not auto-run Probe – не запускать программу Probe автоматически;

At Probe Startup (спецификация выводимых параметров)

Restore last Probe session – вывод данных последнего сеанса Probe;

Show all markers – вывод графиков, соответствующих всем маркерам;

Show selected markers – вывод графиков, соответствующих выбранным на схеме маркерам;

None – графики не выводятся.

2 Раздел *Data Collection* содержит команду **Data Collection** (перечень данных, помещаемых в выходной файл):

At markers only – данные, отмеченные маркерами;

All – все данные о схеме;

All except subcircuit data – все данные о схеме, за исключением данных о подсхемах;

None – ничего.

3 Раздел *Checkpoint* содержит две группы команд:

Automatically load data for open checkpoint – автоматическая загрузка данных для открытых вариантов схем;

Show Results in (окна для показа результатов):

Same window for all schematic (working and checkpoint) – в одном и том же окне для всех схем;

A separate window for each schematic including its checkpoint – в отдельных окнах для каждой основной схемы, в том числе и для ее вариантов;

A separate window for each schematic (working and checkpoint) – в отдельных окнах для каждой схемы (основная схема и ее варианты).

Процесс моделирования текущей схемы запускается выбором команды меню *Analysis/Simulate* или нажатием клавиши F11, либо пиктограммы  на панели инструментов.

Результаты моделирования, представленные в текстовом виде в файле *.out (текстовое описание схемы, директивы моделирования, параметры математических моделей компонентов, карта режимов по постоянному току и др.), просматриваются по команде *Analysis/Examine Output*.

2.2.1 Просмотр результатов моделирования в постпроцессоре Probe

Графические зависимости с результатами моделирования отображаются с помощью программы Probe.

Вызов программы в автоматическом режиме задается включением опции *Automatically Run Probe After Simulation*. Автономный вызов Probe выполняется командой *Analysis/Run Probe* или нажатием клавиши F12, но в случае, если моделирование было проведено ранее.

После выбора команды *Trace/Add* открывается окно выбора переменных. Типы переменных, перечень которых приведен в окне, определяются положением «выключателей»: **Analog** – аналоговые переменные; **Digital** – цифровые переменные; **Voltage** – напряжения; **Current** – токи; **Noise** ($V^2/Гц$) – спектральная плотность напряжения выходного шума; **Alias Name** – псевдонимы; **Subcircuit Nodes** – внутренние узлы макромоделей (только напряжения).

Переменные помечаются курсором, и их имена переносятся в командную строку *Trace Expression*. В расположенном справа окне **Function or Macros** можно выбрать математические функции и макросы. Так можно выбрать несколько переменных и отредактировать образованную строку для записи математических выражений.

На экран выводится координатная сетка, по горизонтальной оси которой откладывается независимая переменная, соответствующая выбранному режиму, например **Frequency**. На экране может располагаться несколько окон – по команде *Plot/Add Plot*, в каждом из которых строится несколько графиков. Активное окно, в котором строятся в данный момент графики, помечается слева символами **SEL>>**. В каждом окне по команде *Plot/Add Y Axis* может быть добавлено 1-2 дополнительные оси Y с разными масштабами.

На одном графике может быть помещено несколько кривых, которые на мониторе выделяются цветом, а при выводе на черно-белый принтер или графопостроитель помечаются различными значками.

По умолчанию по оси X откладывается независимая переменная, соответствующая выбранному режиму, которая может быть изменена по команде *Plot/X Axis Settings*.

После нажатия кнопки опции **Axis Variable** появляется окно выбора переменных (рисунок 2.6) и можно произвести замену переменных. Эта команда очень полезна, так как позволяет построить зависимость любой переменной,

откладываемой по оси Y, от любой переменной, откладываемой по оси X. Так, например, можно строить фазовый портрет динамической системы, исследуя процесс выхода на режим генератора гармонических колебаний.

Координаты точек на графике можно считывать при помощи двух электронных курсоров. Курсоры включаются по команде Tools/Cursor/Display или щелчком по пиктограмме . На графике помещаются курсоры и окно, в котором отображаются текущие координаты курсора и расстояния между ними по двум осям ординат. Курсоры могут быть связаны с одним или двумя графиками. Переключение курсора с одного графика на другой происходит при выделении значка соответствующего графика в нижней строке Trace Expression, причем управление курсорами осуществляется левой и правой кнопками мыши.

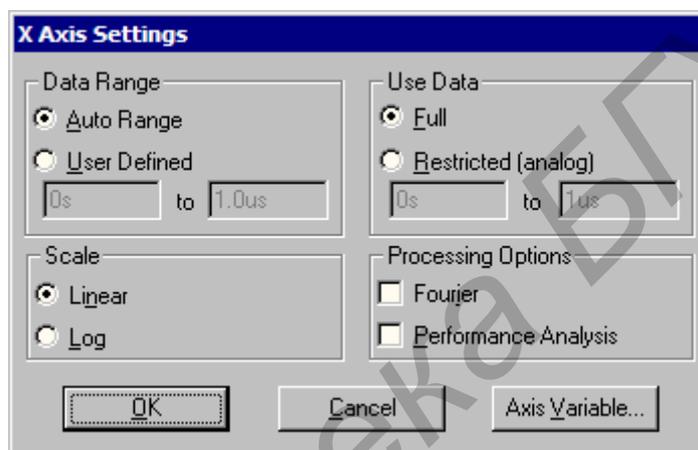


Рисунок 2.6 – Окно для установки масштаба по оси X и замены переменных

Чтобы повысить точность позиционирования электронного курсора, им можно управлять с клавиатуры. Первый курсор перемещается вдоль выбранной кривой при нажатии клавиш (→ ←), второй курсор управляется теми же клавишами, но при нажатой клавише Shift. Каждое нажатие на клавишу производит перемещение курсора на один пиксел. Нажатием на пиктограмму  текущие координаты курсора могут быть нанесены на график в виде меток.

По команде Trace/Fourier или при нажатии пиктограммы  производится вычисление быстрого преобразование Фурье всех функций, графики которых выведены на экран дисплея. Разрешающая способность такого анализа по частоте обратно пропорциональна интервалу анализа T. Так, если T = 100 мс, то разрешающая способность составляет 10 кГц. Такое преобразование Фурье целесообразно проводить только для быстро устанавливающихся переходных процессов (стационарных или близких к стационарным).

По команде Tools/Display Control сохраняются атрибуты экрана дисплея для последующих обновлений экрана.

В строке New Name указывается имя текущего экрана, далее нажимаются кнопки Save/Close. Вызов сохраненного имени вызывается щелчком курсора по имени и нажатием кнопки **Restore**. Таким образом, удастся существенно

экономить время на вывод графиков, особенно если в строке *Trace Expression* записана достаточно сложная функция или графики выведены в различных окнах. По команде Tools/Copy to Clipboard содержание текущего окна копируется в буфер обмена для передачи в графические или текстовые редакторы.

Библиотека БГУИР

3 ПРИМЕРЫ МОДЕЛИРОВАНИЯ АНАЛОГОВЫХ УСТРОЙСТВ

Система сквозного проектирования DesignLab – мощный и универсальный инструмент в руках разработчика электронных схем. К сожалению, исследуемые с помощью программы Schematics схемы очень часто «не работают» из-за недостаточной квалификации инженера-проектировщика. Следует отметить три основные причины:

- неграмотно спроектированная или неправильно «собранная» схема;
- неверно осуществленный параметрический синтез элементов;
- неумение «заставить» корректно функционировать схему из-за незнания некоторых особенностей работы программы PSpice.

Как правило, наиболее значимой является третья причина.

3.1 Моделирование схемы по постоянному току (DC Sweep)

Режим по постоянному току рассчитывается всегда в начале моделирования перед выполнением других видов анализа без указания специальных директив. Результаты расчетов выводятся в текстовый файл с расширением .out в виде таблицы узловых потенциалов.

В программе PSpice режим по постоянному току рассчитывается методом Ньютона – Рафсона. В отсутствие сходимости рекомендуется по директиве Option в меню Setup Analysis увеличить максимальное количество итераций ILT1 (по умолчанию ILT1 = 40). Для повышения скорости сходимости рекомендуется по команде **Nodeset** устанавливать начальные значения узловых потенциалов по постоянному току наиболее близкими к ожидаемым.

Цель использования данной команды заключается в том, что перед расчетом режима по постоянному току к выделенным узлам подключаются источники ЭДС с небольшим внутренним сопротивлением. После окончания расчета эти источники отключаются и выполняется задание на моделирование. Включение команды **Nodeset** осуществляется из меню библиотеки стандартных компонентов.

Приведем пример применения команды **Nodeset**. Так, из рассмотрения схемы стабилизатора напряжения (рисунок 3.1) видно, что для нормальной ее работы необходима цепь запуска. Действительно, для того чтобы выходное напряжение стабилизатора приняло заданное значение, необходимо появление тока коллектора транзистора Q2. Этот ток появится только после отпирания транзистора Q4, а он не откроется, пока напряжение на выходе стабилизатора равно нулю, т. е. присутствует триггерный эффект – схема имеет два устойчивых состояния.

Предполагаемые узловые напряжения в некоторых случаях очевидны, в других случаях требуют проведения некоторых инженерных расчетов. Напряжение в узле 7: $V(7) = V(1) - U_{БЭ2} = 9,3 \text{ В}$, а напряжение в узле 5 после выхода схемы в режим стабилизации: $V(5) = V(1) - U_{БЭ2} - U_{БЭ3} - U_{СТ1} = 1,8 \text{ В}$,

если начальное напряжение источника питания $V1 = 10 \text{ В}$, а напряжение стабилизации стабилитрона $D1: U_{CT1} = 6,8 \text{ В}$.

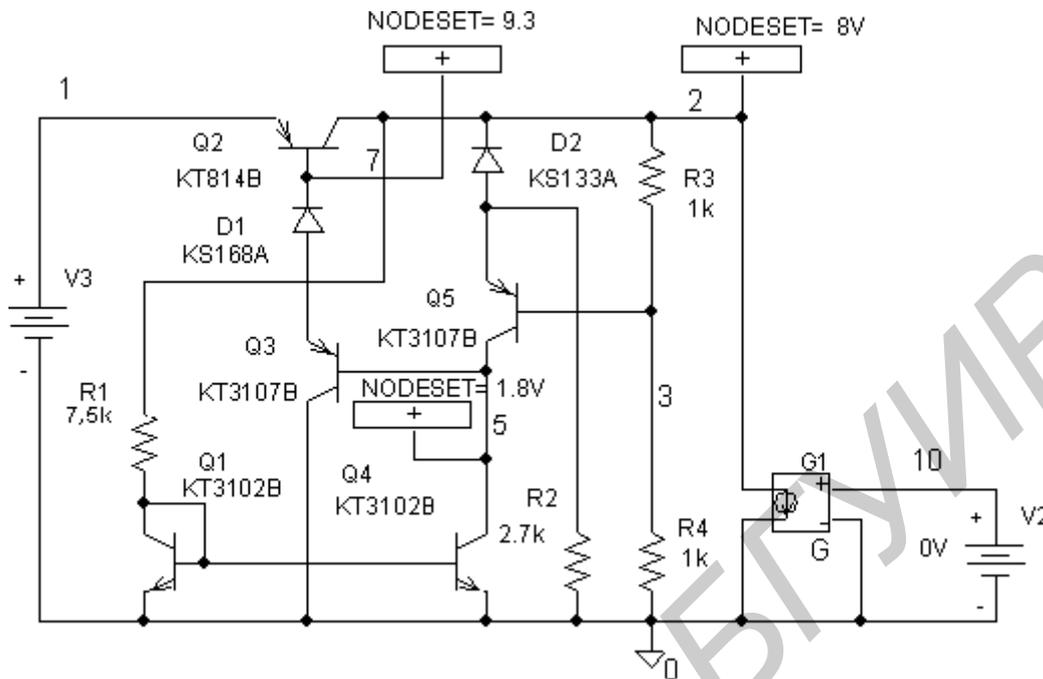


Рисунок 3.1 – Схема стабилизатора напряжения

Напряжение в узле 2 будет определяться типом выбранного стабилитрона $D2$ и параметрами резисторов $R3, R4$: $V(2) = (U_{CT2} + U_{БЭ5})(1 + R4/R3) = 8 \text{ В}$, где $U_{CT2} = 3.3 \text{ В}$ – напряжение стабилизации стабилитрона; $R3 = R4 = 1 \text{ кОм}$.

Тогда установка начальных приближений будет заключаться в установке атрибута $VALUE = xx \text{ V}$.

Чем точнее заданы начальные приближения в большем количестве узлов, тем быстрее будет проведен анализ схемы на этапе расчета статического режима.

Еще одно замечание, касающееся проведения анализа на постоянном токе. Источник тока, включенный на выходе стабилизатора, может быть линейным независимым (**I**) или источником тока, управляемым напряжением (**G**) [2, 3]. С помощью линейного источника тока можно исследовать нагрузочную способность стабилизатора напряжения, используя в качестве варьируемой переменной ток через него. Однако ввиду идеальности этого источника тока (выходное сопротивление стремится к бесконечности) при изменении тока нагрузки не будет изменяться сопротивление нагрузки и, как следствие, практически не будет изменяться петлевое усиление схемы, охваченной глубокой отрицательной обратной связью. Такая ситуация неадекватна реальности. Поэтому в программе Schematic с помощью источников напряжения (**E**), управляемых собственным током, и источников тока (**G**), управляемых собственным напряжением, можно имитировать резистор, т. е. источник тока приобретает конечное внутреннее сопротивление. Формат для записи нелинейных передаточных функций в текстовом файле выглядит следующим образом:

E<имя><+узел><-узел>VALUE={<выражение>}

G<имя><+узел><-узел>VALUE={<выражение>}

После ключевого слова VALUE в фигурных скобках приводится алгебраическое выражение, зависящее от узловых потенциалов, разности узловых потенциалов, токов через независимые источники напряжения и тока. Например, для исследования нагрузочной способности стабилизатора напряжения процедура имитации активного сопротивления нагрузки (переменного резистора) в текстовом файле с расширением .cir выглядит следующим образом:

```
G1 2 0 VALUE={V(2)*V(10)*0.0125}
```

Независимый источник напряжения V2 включен между узлами 10 и 0, начальное значение напряжения которого 0 В. В процессе выполнения анализа по постоянному току его напряжение меняется от 0 до 1 В с шагом 10 мВ, таким образом, осуществляется управление током зависимого источника тока G1. Ток зависимого источника есть функция напряжения в узле 2 (выход СН) и управляющего напряжения источника напряжения V1. С помощью масштабного коэффициента (0,0125) выбирается абсолютное значение тока зависимого источника тока G1. Например, если $V(2) = 8,5$ В, максимальное напряжение источника V2 составляет 1 В, максимальный ток на выходе G1 составит 106 мА.

При установке источника тока типа G в схему в его атрибутах в строке *Template* существует запись

```
G^@REFDES %3 %4 %1 %2 @GAIN
```

Символы %3 %4 обозначают узлы выхода этого источника и указывают на то, что программа Schematics автоматически пронумерует эти узлы. Далее на место текста %1 %2 @GAIN необходимо записать текст в формате *.cir. В результате строка *Template* будет выглядеть следующим образом:

```
G^@REFDES %3 %4 VALUE={V(2)*V(10)*0.0125}
```

На первом этапе моделирования задается вариация напряжения источника V1 с целью подтверждения работоспособности СН в статическом режиме при начальных условиях. На рисунке 3.2 приведены графики выходного напряжения и коэффициента стабилизации СН при добавлении дополнительной оси Y с другим масштабом.

Далее, задав вариацию источника V2, можно построить график зависимости выходного напряжения СН от изменения напряжения в узле 10, а затем произвести замену переменных – по оси X будет откладываться ток через зависимый источник тока G1 (рисунок 3.3).

Следует обратить внимание, что выходное сопротивление имеет отрицательное значение. Это означает, что с ростом тока нагрузки напряжение на выходе СН снижается, но это и означает, что выходное сопротивление СН на самом деле имеет положительный знак.

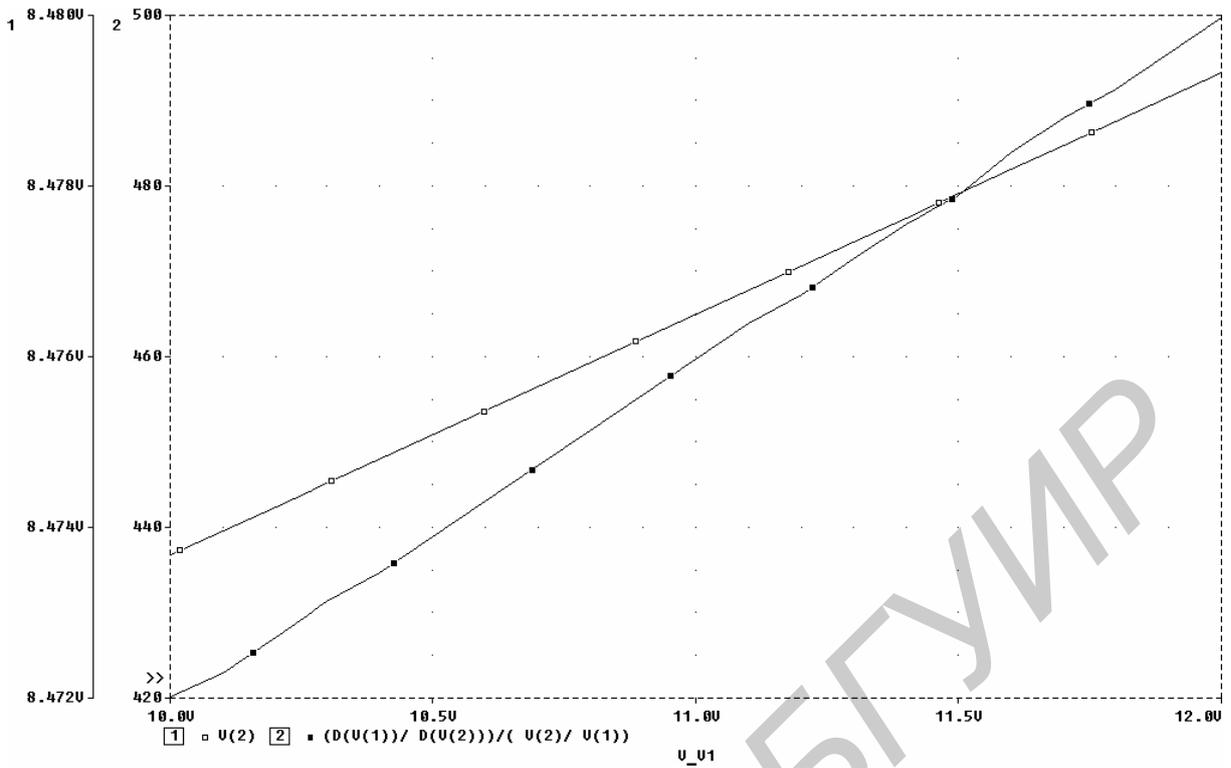


Рисунок 3.2 – Зависимость выходного напряжения СН (график 1) и коэффициента стабилизации (график 2) при изменении входного напряжения

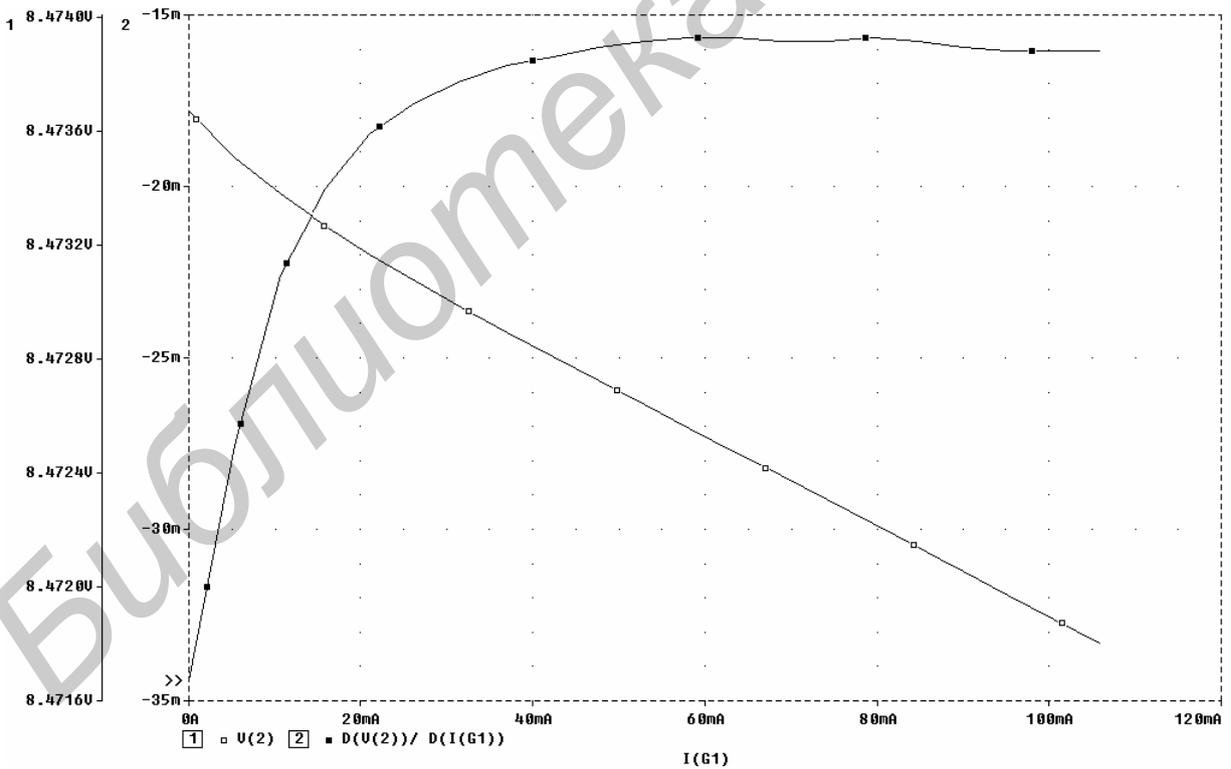
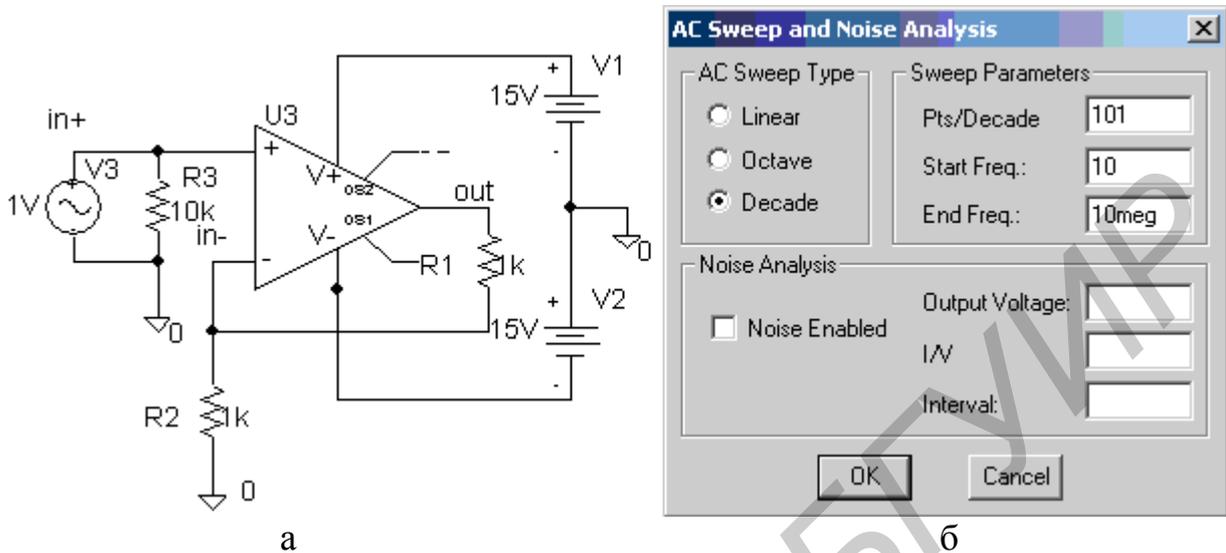


Рисунок 3.3 – Зависимость выходного напряжения СН (график 1) и выходного сопротивления (график 2) при изменении тока нагрузки

3.2 Моделирование схемы по переменному току (AC Sweep)

Особенности моделирования схемы по переменному току рассмотрены на примере анализа работы операционного усилителя LM741 (рисунок 3.4).



а – схема подключения; б – параметры режима AC Sweep

Рисунок 3.4 – Моделирование схемы по переменному току (AC Sweep)

Результаты моделирования схемы приведены на рисунке 3.5.

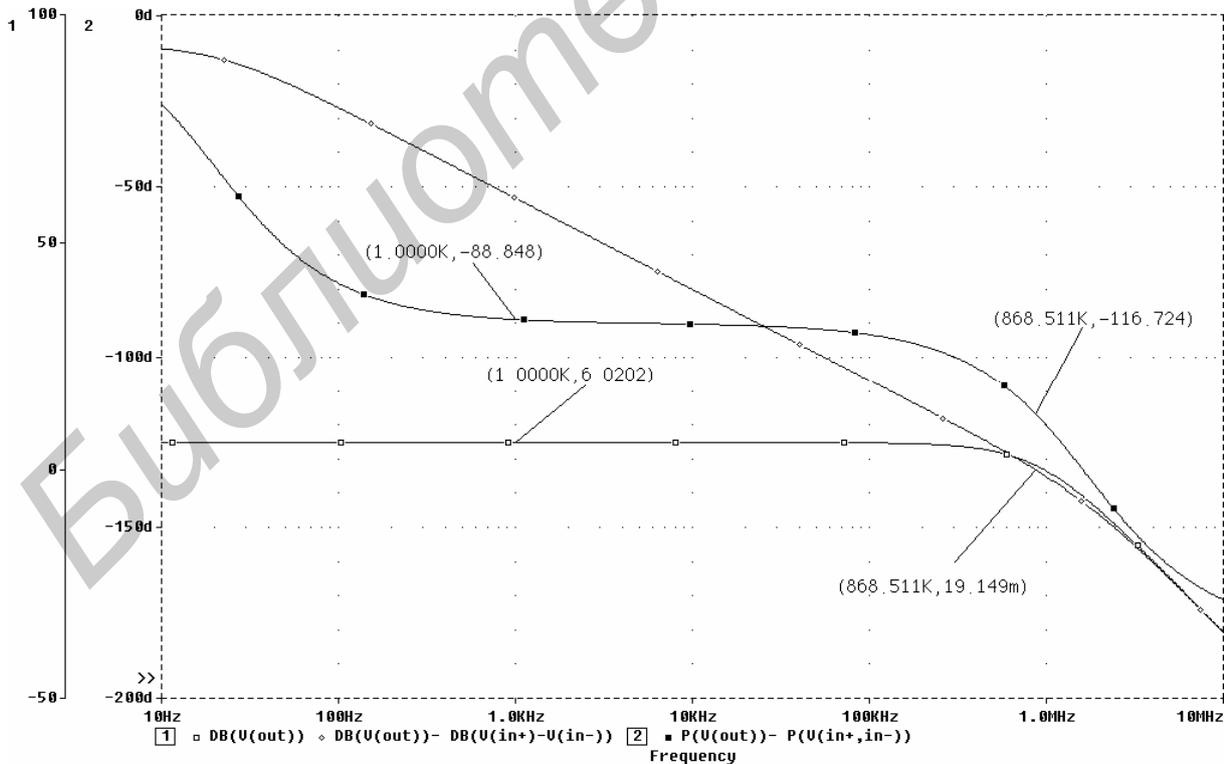


Рисунок 3.5 – Результаты моделирования в режиме AC Sweep

Обратите внимание на то, что характеристики построены в логарифмическом масштабе. В этом случае выражение $DB(V(out))$ означает, что на экран выведен график $A_3 = 20lg[V(out)/V(in+)]$, поскольку напряжение $V(in+) = 1 В$ (кривая, отмеченная знаком \square). На этой же оси построен график логарифмической АЧХ усилителя без обратной связи (кривая, отмеченная знаком \diamond), который представляет собой следующее математическое выражение:

$$A_{PA3} = 20lg \frac{V(out)}{V(in+) - V(in-)},$$

поскольку ОУ усиливает разность напряжений между входами.

На другой оси построена фазовая характеристика разомкнутого усилителя как разность фаз между фазами выходного напряжения и разностью входных (кривая \square). Если бы была указана зависимость $P(V(out))$, был бы построен график фазовой характеристики замкнутого усилителя по отношению к генератору напряжения входного сигнала $V3$.

3.3 Моделирование переходных процессов (Transient)

Переходные процессы всегда рассчитываются с момента времени $t = 0$ до момента <конечное время>, заданного в режиме Transient. Если анализ схем, в которых используются внешние сигналы, как правило, не представляет трудностей, то исследование генераторных схем не всегда завершается успешно. В качестве конкретного примера будут исследованы особенности моделирования переходного процесса в генераторе пилообразного напряжения (рисунок 3.6) [4].

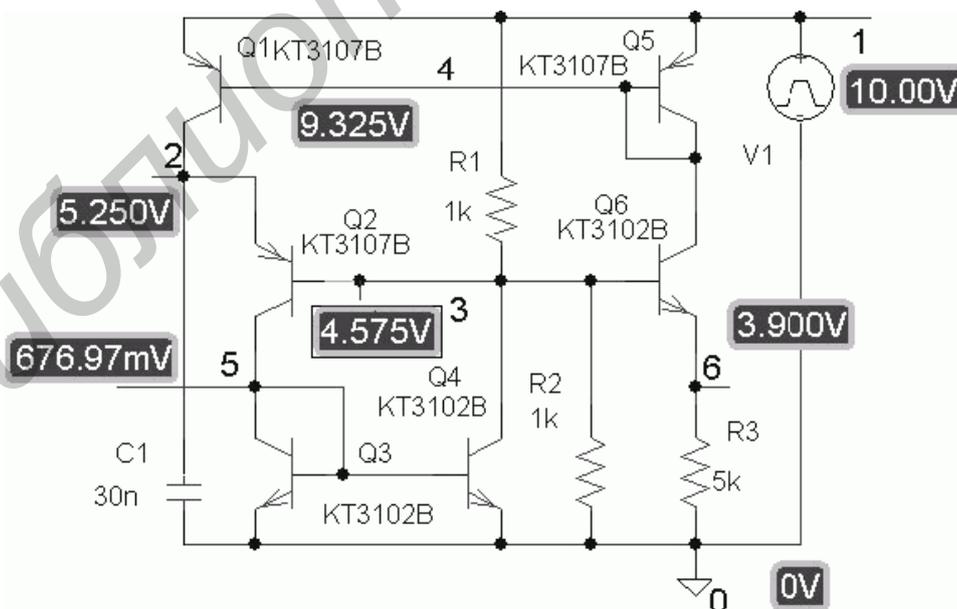


Рисунок 3.6 – Генератор пилообразного напряжения на основе аналога однопереходного транзистора

Период колебаний этого генератора можно оценить из выражения

$$T \approx (U_0 + U_{БЭ2})R_3 C_1 / (U_0 - U_{БЭ6}),$$

где $U_0 = ER_2 / (R_2 + R_1)$; E – напряжение источника питания $V1$.

Амплитуду U_{Π} пилообразного напряжения, снимаемого с конденсатора $C1$, можно представить как $U_{\Pi} \cong (U_0 + U_{БЭ2}) - U_{\text{ост}}$, где $U_{\text{ост}}$ – остаточное напряжение на открытых и насыщенных транзисторах $Q2$ – $Q4$.

Сначала рассчитываем режим генератора по постоянному току в соответствии с заданием, предварительно определив параметры элементов для частоты колебаний 6–10 кГц и амплитуды пилообразного напряжения 5 В (ток коллектора транзистора $Q1$ выберем около 1 мА).

В результате расчета в выходном файле (*.out) создается таблица узловых потенциалов. Нажатие на пиктограмму **V** вызывает появление карты потенциалов на экране (рисунок 3.6).

Результирующая временная зависимость (расчет переходных процессов, TRAN-анализ) для исследуемой схемы представлена на рисунке 3.7.

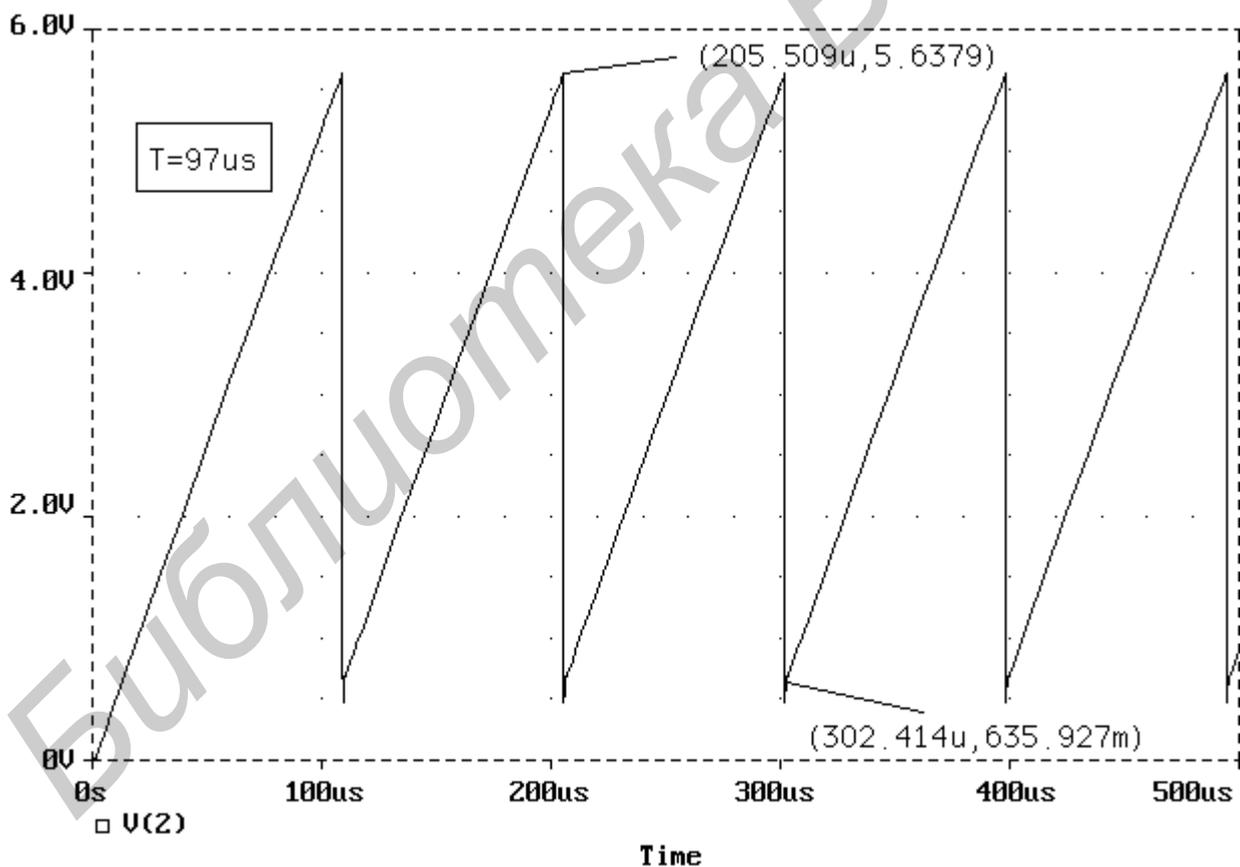


Рисунок 3.7 – Выходное напряжение генератора пилообразного напряжения

Если после расчета режима по постоянному току сразу перейти к расчету переходных процессов, то генератор, находящийся в одном из устойчивых состояний равновесия, не возбудится. Можно предложить два способа запуска

математической модели генератора пилообразного напряжения (и любых других генераторов).

1 Перед началом анализа в режиме **Transient** с помощью стандартного символа IC задаются начальные значения узловых потенциалов и/или начальные значения напряжений на конденсаторах (и токи через индуктивности при их наличии в схеме), отличные от значений в состоянии равновесия. Далее в задании указывается директива расчета переходного процесса, при этом нужно отменить расчет по постоянному току, так как он уже задан с помощью стандартных символов IC.

Если автоколебания не возникли, рекомендуется уменьшить шаг интегрирования, например в десять раз, указав его конкретное значение в соответствующем пункте меню **Analysis/Transient**.

2 Имитируя включение напряжения питания, задавать источник напряжения в виде либо кусочно-линейной функции (единичного скачка), либо импульсной функции с линейным передним фронтом и длительностью плоской вершины, больше или равной конечному времени анализа.

Кроме того, если генератор симметричен (симметричный мультивибратор), необходимо ввести незначительную асимметрию плеч (достаточно 1 %), так как математическая модель такого мультивибратора *абсолютно* симметрична!

4 МЕТОДИКА МОДЕЛИРОВАНИЯ АНАЛОГОВЫХ МОП-СХЕМ

Высококачественные функционально завершенные блоки и макроблоки, так называемые IP-компоненты (Intellectual Property – интеллектуальная собственность), являются основой для создания систем на кристалле, проектирование которых обычно выполняется на уровне соединений ранее апробированных блоков без изменения их внутренней структуры. Так как большой объем цифровых функций целесообразно выполнять на МОП-элементах, то системы на кристалле и входящие в них аналоговые IP-компоненты чаще всего изготавливают по МОП-технологиям.

Переход к субмикронным размерам усложняет проектирование аналоговых компонентов интегральных микросхем. Так, МОП-транзисторы с малой длиной затвора имеют большую малосигнальную передаточную проводимость (крутизну). В то же время они обладают рядом недостатков, ограничивающих их применение в аналоговых блоках, а именно: значительный разброс порогового напряжения и удельной крутизны, приводящий к появлению большого напряжения смещения операционных и дифференциальных усилителей; высокий уровень низкочастотного шума типа $1/f$; нестабильность рабочего режима вследствие температурного и временного дрейфа порогового напряжения; малая величина выходного малосигнального сопротивления и усиления каскадов с активной нагрузкой. Небольшие вертикальные и горизонтальные размеры приводят к уменьшению пробивного напряжения, что требует уменьшения напряжения питания и ухудшает отношение сигнал/шум.

Особо актуальным и трудоемким является выбор параметров и режимов работы МОП-транзисторов, вольт-амперные характеристики (ВАХ) которых различны в линейной области и области насыщения, в режиме сильной и слабой инверсии, для длинноканальных и короткоканальных транзисторов. В связи с этим параметрическая оптимизация МОП-схем представляет собой многофакторный процесс, занимающий продолжительное время даже при использовании современных средств автоматизированного проектирования.

Необходимые для разработки интегральных микросхем данные обычно содержатся в описании маршрута проектирования, так называемом Process Design Kit (PDK), создаваемом на предприятиях-изготовителях. Например, фирмы Taiwan Semiconductor Manufacturing International Corporation, Semiconductor Manufacturing International Corporation включают в свои PDK информацию о применяемых моделях активных и пассивных элементов, параметрах моделей, сравнительных результатах моделирования и измерений основных зависимостей МОП-транзисторов с различными размерами.

Несмотря на то, что содержащиеся в PDK параметры моделей довольно адекватно описывают поведение интегральных элементов, разработчикам микросхем необходимы конкретные рекомендации по выбору размеров транзисторов и режимов их работы для получения требуемого сочетания усиление/потребляемая мощность/полоса пропускания.

Таким образом, для ускорения схемотехнического моделирования и параметрической оптимизации целесообразно использовать результаты моделирования, показывающие связь основных характеристик аналоговых схем с параметрами и режимом работы МОП-транзисторов.

Для получения таких данных предлагается следующая последовательность этапов начального схемотехнического моделирования.

1 Для сравнения характеристик МОП-транзисторов с разным типом проводимости канала рекомендуется применять схему включения, аналогичную приведенной на рисунке 4.1, для редактора Schematics.

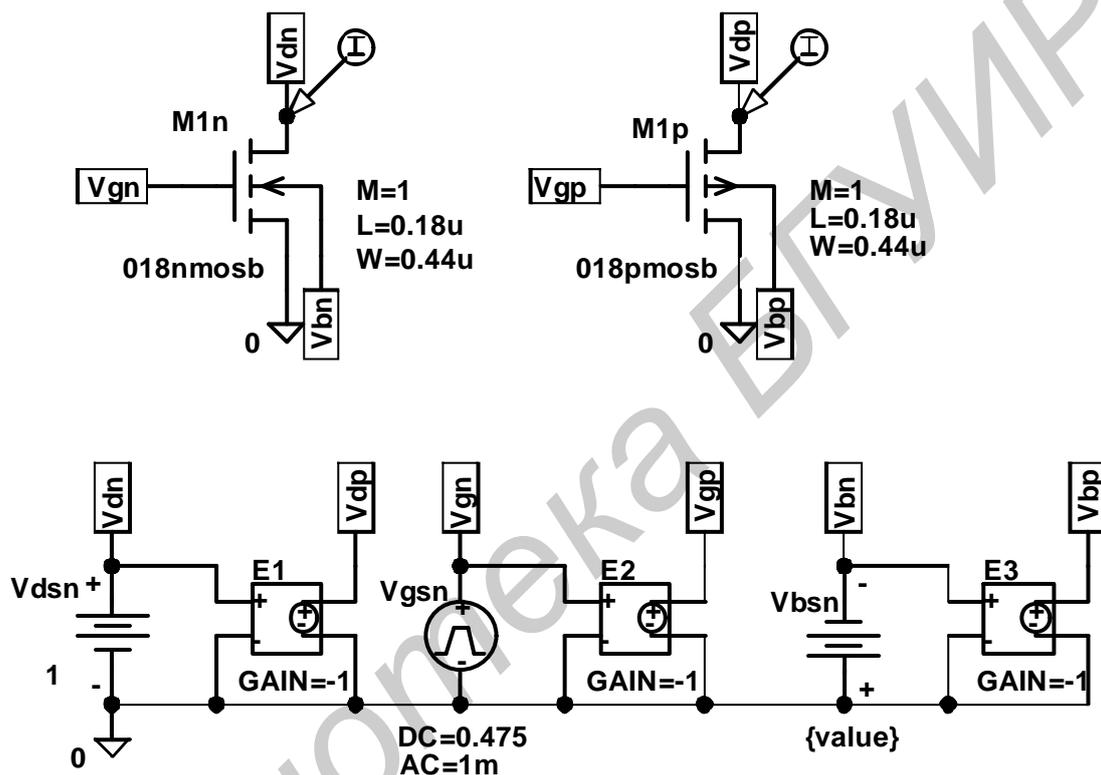


Рисунок 4.1 – Схема включения МОП-транзисторов для сравнительного моделирования ВАХ в редакторе Schematics

Особенности схемы, представленной на рисунке 4.1, обусловлены возможностями редактора Schematics, а именно: в редакторе автоматически соединяются глобальные узлы с одним и тем же псевдонимом (Vdn, Vgn, Vbn и др.), созданные с помощью элемента GLOBAL; элементы E1–E3 представляют собой источники напряжения, управляемые напряжением, с коэффициентом передачи, заданным параметром GAIN; в качестве источника напряжения Vgsn применен элемент VPULSE, позволяющий задавать как постоянное напряжение (DC =), так и переменное напряжение (AC =) для выполнения анализа в частотной области; напряжение источника Vbsn установлено с помощью глобального параметра (для этого в редакторе Schematics использовано обозначение {Value} в качестве величины напряжения источника Vbsn), что позволяет одновременно проводить любой из видов анализа (DC-анализ, AC-анализ, TRAN-анализ) при

нескольких значениях параметра Value. Применение источников E1–E3 с коэффициентом передачи, равным минус единице ($GAIN = -1$), для задания режима работы р-МОП позволяет одновременно отобразить на экране графического постпроцессора (PROBE или Pspice simulator and Probe waveform viewer) характеристики n-МОП и р-МОП в одинаковых режимах работы.

2 По касательным к кривым $\sqrt{I_d} = f(V_{gs})$, полученным при различном напряжении V_{sb} диодного включения МОП-транзистора, необходимо определить пороговое напряжение V_{th} для типовых значений V_{sb} , обычно равных 0, $V_{dd}/2$, V_{dd} , где V_{dd} – величина напряжения питания схемы.

Наиболее простыми способами выполнения данного этапа схемотехнического моделирования являются:

- изменение псевдонима V_{dn} на V_{gn} , V_{dp} на V_{gp} на выводах транзисторов M1n, M1p, что эквивалентно соединению между собой стока и затвора и, следовательно, диодному включению МОП-транзисторов;

- проведение анализа по постоянному току, так называемого DC-анализа, при линейном изменении величины источника напряжения V_{gsn} от 0 до 1 или 2 В и нескольких значениях параметра Value, например $Value = 0, 1, 2$;

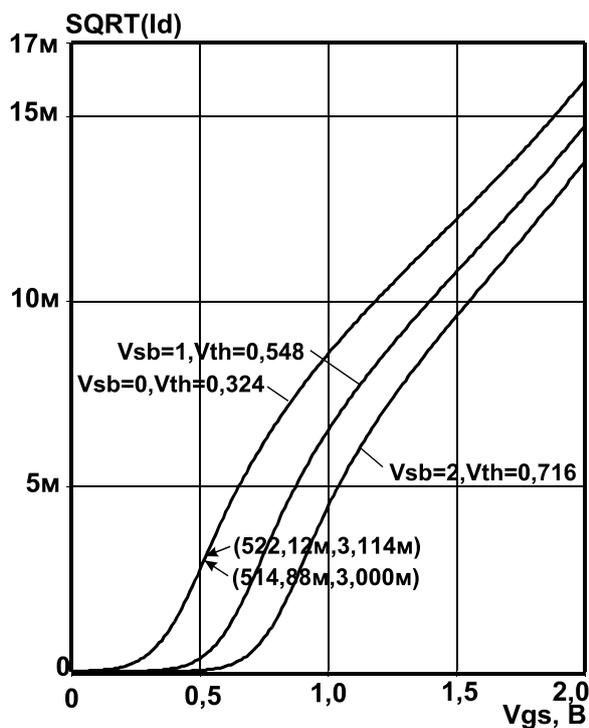
- построение с помощью Probe графической зависимости $\sqrt{I_d} = f(V_{gs})$ (в соответствии с правилами Probe для вычисления квадратного корня из тока стока транзистора M1n необходимо на оси Y отобразить переменную $SQRT(ID(M1n))$); определение координат двух точек $(\sqrt{I_{d1}}, V_{gs1})$ и $(\sqrt{I_{d2}}, V_{gs2})$ на линейном участке кривой (рисунок 4.2), которому обычно соответствует ток стока в диапазоне от 1 до 10 мкА; расчет порогового напряжения по соотношению

$$V_{th} = \frac{V_{gs1}\sqrt{I_{D2}} - V_{gs2}\sqrt{I_{D1}}}{\sqrt{I_{D2}} - \sqrt{I_{D1}}}.$$

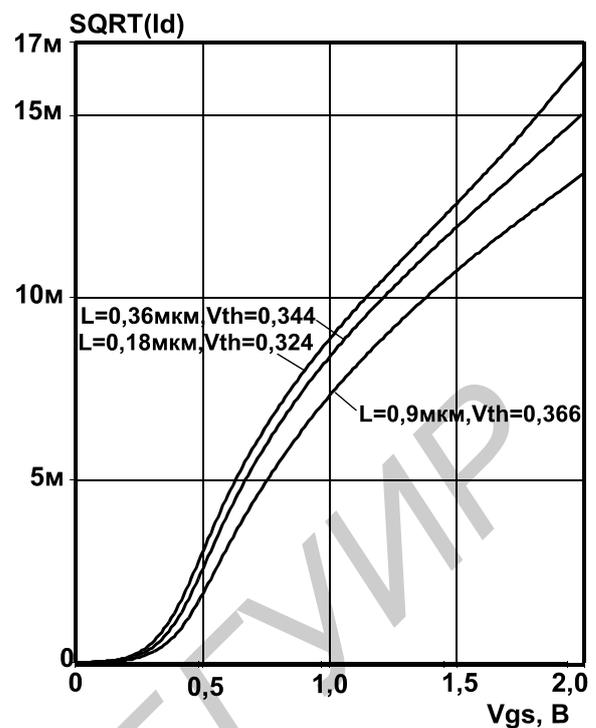
Результаты моделирования здесь и далее получены для BSIM3-моделей транзисторов, формируемых с помощью технологического маршрута изготовления МОП-микросхем с минимальной проектной нормой 0,18 мкм. Стрелки на рисунках указывают точки кривых, для которых зарегистрированы координаты.

На основании графиков (рисунок 4.2, а, б) можно сделать вывод, что при определении порогового напряжения V_{th} следует обращать особое внимание на правильный выбор линейного участка зависимости $\sqrt{I_d} = f(V_{gs})$, так как при малых V_{gs} на вид ВАХ влияет режим слабой инверсии, а при больших – насыщение скорости носителей заряда и сопротивления полупроводниковых областей стока и истока.

Численные значения V_{th} для различных длин затвора и напряжений V_{sb} целесообразно использовать при аналитических («ручных») расчетах и выборе необходимого режима работы МОП-каскадов при моделировании.



а



б

а – длина затвора $L = 0,18$ мкм и при различном напряжении исток-подложка V_{sb} ;
 б) – $V_{sb} = 0$ и при различной длине затвора L

Рисунок 4.2 – Зависимость квадратного корня из тока стока $\sqrt{I_d}$ от напряжения затвор-исток V_{gs} n-МОП транзистора с шириной затвора $W = 2$ мкм в диодном включении

3 Далее следует провести оценку максимального тока стока, при котором МОП-транзисторы работают в подпороговой области с большим отношением gm/I_d , для чего по зависимости $I_d = f(V_{gs})$ (рисунок 4.3) определим параметр $I_{dow} = I_d$ при $V_{gs} = V_{th}$.

Как видно из рисунка 4.3, величина I_{dow} приблизительно одинакова для кривых с различным V_{sb} , что подтверждает корректность методик идентификации V_{th} , I_{dow} . При необходимости I_{dow} можно увеличить путем увеличения W/L .

Известно, что для нахождения производной от переменной y по переменной x , т. е. dy/dx , в графическом постпроцессоре Probe необходимо на горизонтальной оси отобразить переменную x , а на вертикальной оси – $D(y)$. Таким образом, для расчета отношения gm/I_d рекомендуется выполнить DC-анализ МОП-транзистора в схеме с общим истоком (см. рисунок 4.1), вывести на ось x переменную V_Vgsn , а на ось y – $D(I_{dMin})/I_{dMin}$. Результаты моделирования с упрощенными обозначениями переменных на осях приведены на рисунке 4.4. Максимальное значение отношения gm/I_d приблизительно равно 32 и уменьшается до 2 в режиме сильной инверсии.

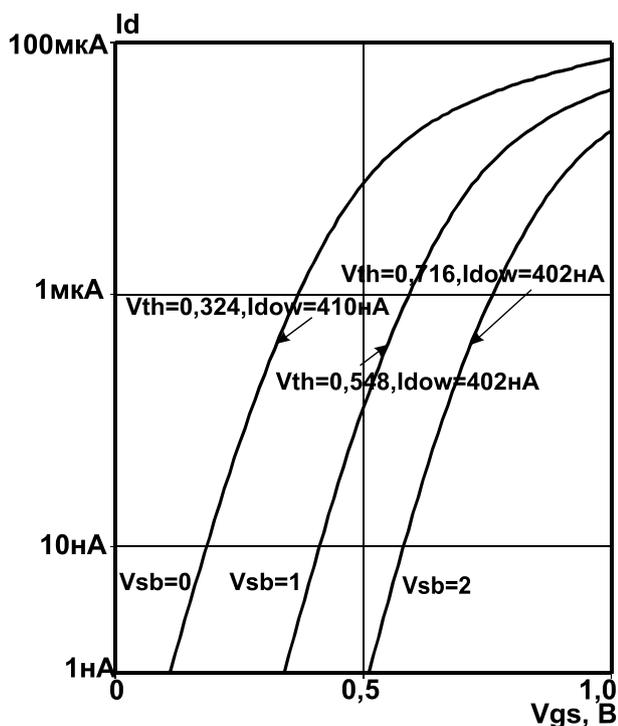


Рисунок 4.3 – Зависимость тока стока I_d от напряжения затвор-исток V_{gs} n-МОП-транзистора с $W/L = 2 \text{ мкм}/0,18 \text{ мкм}$ в диодном включении при различном напряжении исток-подложка V_{sb}

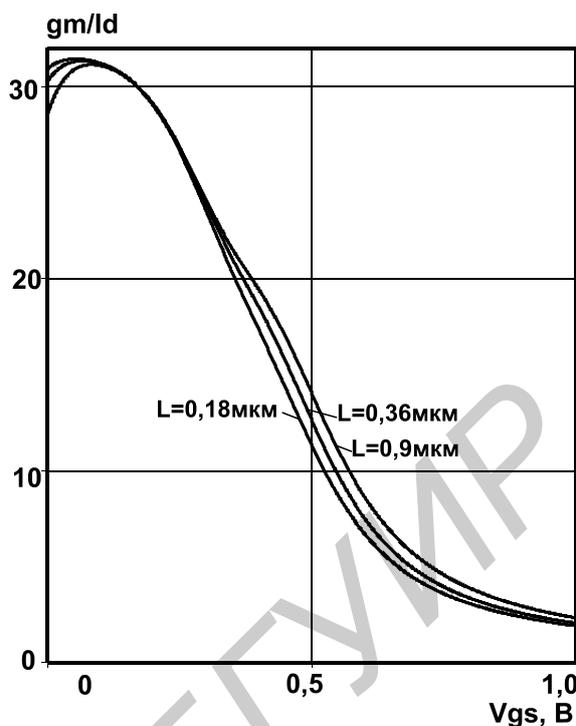
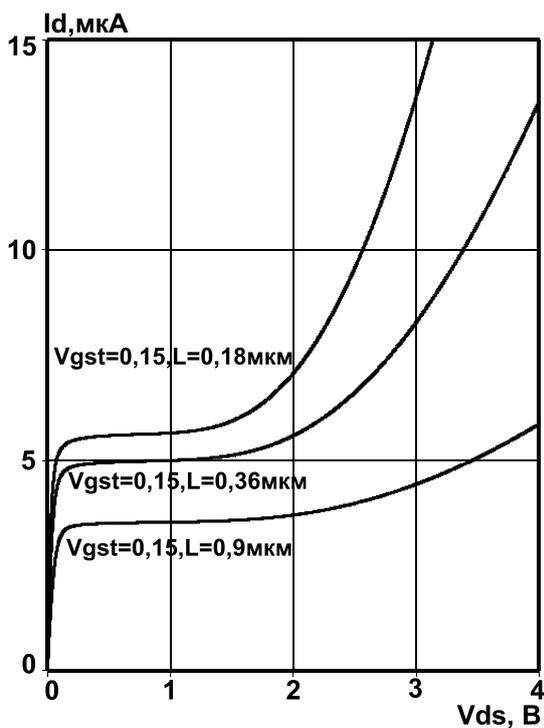


Рисунок 4.4 – Зависимость отношения g_m/I_d от напряжения затвор-исток V_{gs} n-МОП-транзистора с шириной затвора $W = 2 \text{ мкм}$ при $V_{bs} = 0$, $V_{ds} = 1 \text{ В}$ и различной длине затвора

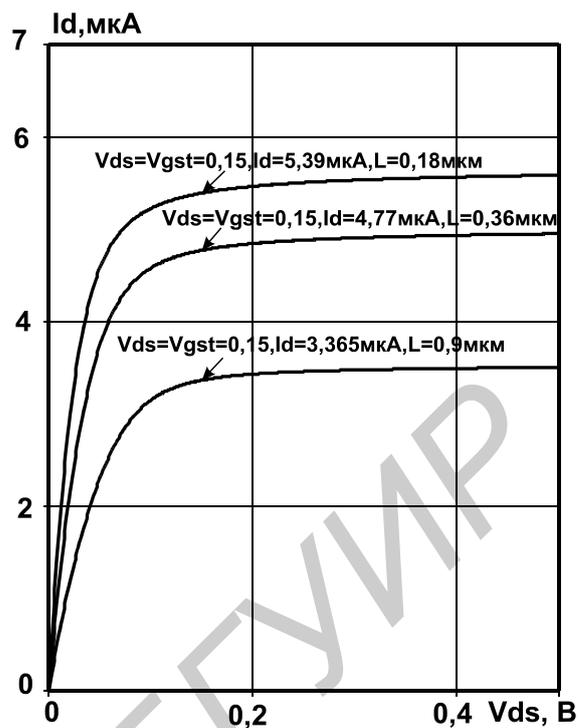
4 Для обеспечения воспроизводимого режима работы в режиме сильной инверсии при предварительных расчетах и моделировании следует выбирать напряжение на затворе из условия $V_{gs} \geq 1,3V_{th}$, для которого выполнено моделирование выходной ВАХ в схеме с общим истоком (рисунок 4.5).

По виду кривых (см. рисунок 4.5) можно сделать вывод, что напряжение сток-исток МОП-транзистора с минимальной длиной затвора $L = 0,18 \text{ мкм}$ не должно превышать $1,5 \text{ В}$, а для обеспечения работы в области насыщения ВАХ достаточно выполнение условия длинноканальных транзисторов, а именно: $V_{ds} > V_{gs} - V_{th}$. К сожалению, на величину малосигнального выходного сопротивления (рисунок 4.6) короткоканальных транзисторов оказывает влияние ряд эффектов, обуславливающих сильную зависимость выходного сопротивления от напряжения сток-исток.

Приведенная на рисунке 4.6 зависимость получена в PROBE с помощью дифференцирования результатов рисунка 4.5 а, а именно, путем отображения на оси x переменной V_{dsn} , а на оси y – $1/D(I_{dMin})$.



а



б

Рисунок 4.5 – Зависимость тока стока I_d от напряжения сток-исток V_{ds} n-МОП-транзистора с шириной затвора $W = 2$ мкм при $V_{bs} = 0$, различной длине затвора и одинаковом превышении порогового напряжения $V_{gst} \equiv V_{gs} - V_{th} = 0,15$ В

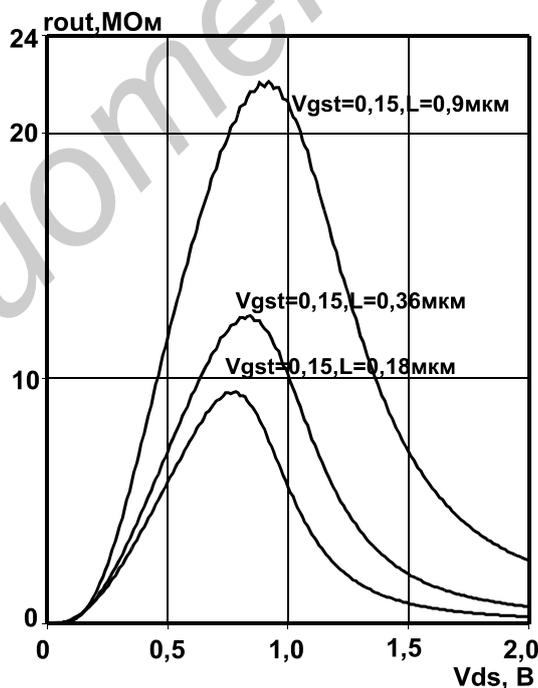


Рисунок 4.6 – Зависимость выходного малосигнального сопротивления r_{out} от напряжения сток-исток V_{ds} n-МОП транзистора с шириной затвора $W = 2$ мкм при $V_{bs} = 0$, различной длине затвора и одинаковом превышении порогового напряжения $V_{gst} \equiv V_{gs} - V_{th} = 0,15$ В

5 Для расчета максимального коэффициента усиления K_{max} рекомендуется выполнить моделирование зависимостей $I_d = f(V_{gs})$ двух одинаковых МОП-транзисторов с разным напряжением сток-исток, например по схеме, приведенной на рисунке 4.7.

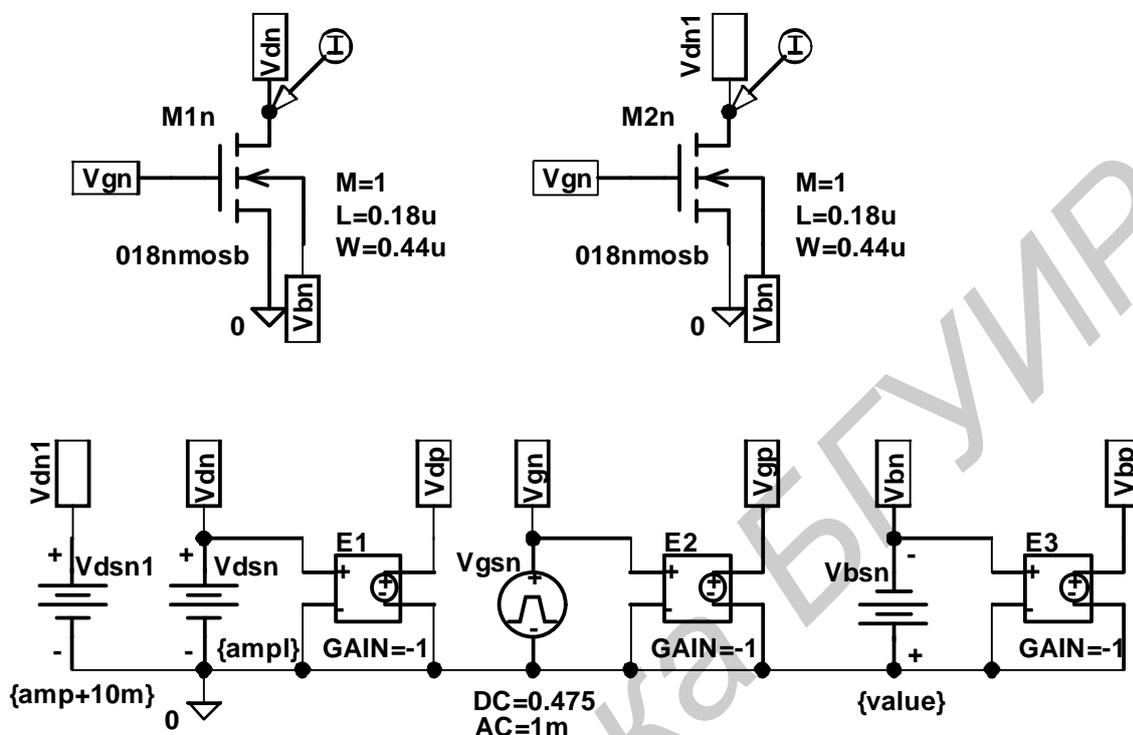


Рисунок 4.7 – Схема включения МОП-транзисторов для расчета K_{max}

Напряжение сток-исток транзистора M1n на рисунке 4.7 задает источник V_{dsn} , величина которого равна глобальному параметру $amp1$. Напряжение сток-исток M2n устанавливает источник напряжения V_{dsn1} на уровне $amp1 + 10$ мВ.

При одинаковом напряжении V_{gs} и малом приращении напряжения V_{ds} ток стока транзисторов в области насыщения ВАХ будет отличаться из-за влияния выходного малосигнального сопротивления, при этом справедливы соотношения

$$I_{d_{M2N}} = I_{d_{M1N}} + \frac{(V_{ds_{M2N}} - V_{ds_{M1N}})}{r_{OUT}} \text{ при } V_{gs_{M1N}} = V_{gs_{M2N}},$$

$$|K_{max}| \approx \frac{dI_{d_{M1n}}}{dV_{gs}} \cdot \frac{V_{ds_{M2n}} - V_{ds_{M1n}}}{I_{d_{M2n}} - I_{d_{M1n}}}.$$

Предложенная методика определения K_{max} реализована в графическом постпроцессоре с помощью отображения на оси x переменной V_{Vgsn} , а на оси y – $D(I_{d_{M1n}}) \cdot 10m / (I_{d_{M2n}} - I_{d_{M1n}})$. Результаты моделирования с упрощенными обозначениями переменных на осях показаны на рисунках 4.8, 4.9.

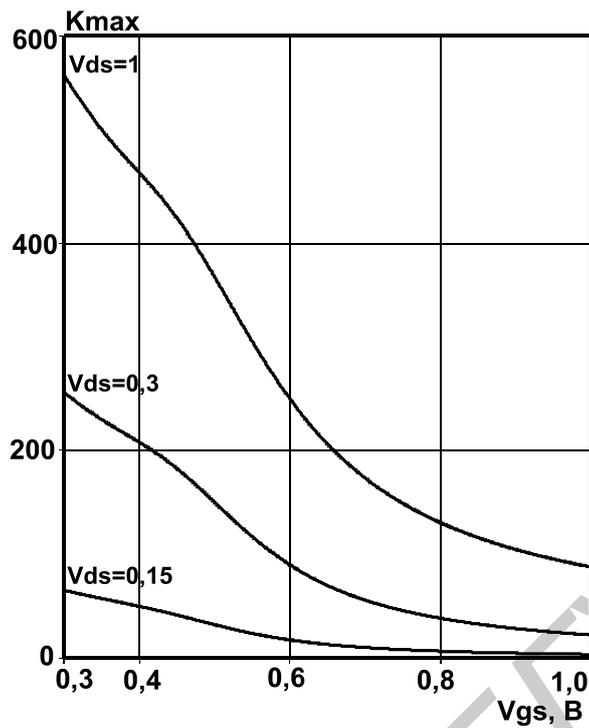
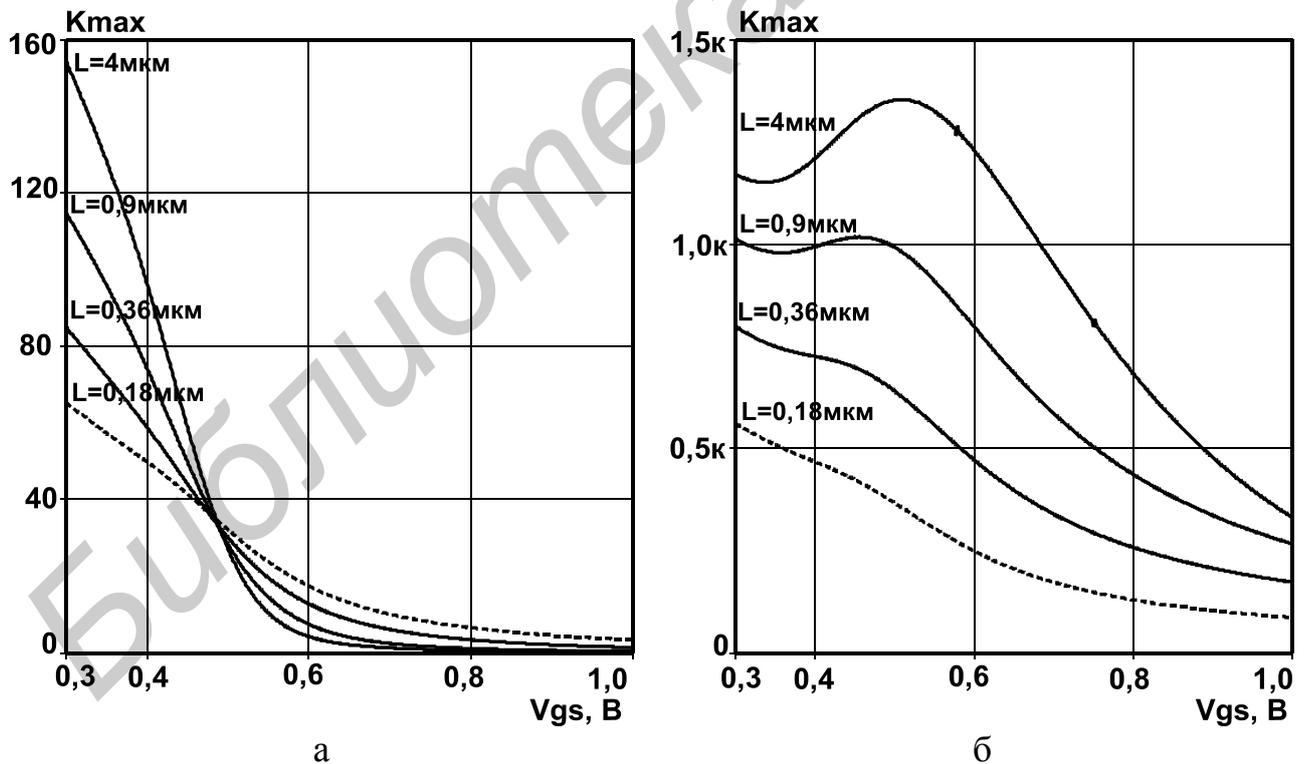


Рисунок 4.8 – Зависимость максимального коэффициента усиления в схеме с общим истоком K_{max} от напряжения затвор-исток V_{gs} для n-МОП-транзисторов с отношением $W/L = 2 \text{ мкм}/0,18 \text{ мкм}$ при $V_{bs} = 0$ и различном V_{ds}



а – $V_{ds} = 0,15 \text{ В}$; б – $V_{ds} = 1 \text{ В}$

Рисунок 4.9 – Зависимость максимального коэффициента усиления в схеме с общим истоком K_{max} от напряжения затвор-исток V_{gs} для n-МОП-транзисторов с шириной затвора $W = 2 \text{ мкм}$ при $V_{bs} = 0$ и разной длине затвора

Рост V_{ds} от 0,15 до 1 В приводит к увеличению K_{max} (рис. 4.8) при любом V_{gs} для $L = 0,18$ мкм, что может быть объяснено увеличением r_{OUT} в диапазоне напряжений V_{ds} (рисунок 4.6). В то же время зависимость $K_{max} = f(V_{gs})$ при изменении параметров L , V_{ds} в широком диапазоне значений имеет более сложный характер (рисунок 4.9).

Несмотря на то что при $V_{ds} = 1$ В каскад с общим истоком имеет высокое усиление, такой режим не следует применять вследствие малого допустимого диапазона изменения напряжения. Таким образом, для прецизионных микросхем рекомендуется выбирать длинноканальные транзисторы, минимальную величину $V_{gs} - V_{th}$ и V_{ds} ориентировочно в середине допустимого диапазона (для рассматриваемых транзисторов $V_{ds} \approx 0,7$ В).

6 При проектировании быстродействующих микросхем рекомендуется определить условия (L , $V_{gs} - V_{th}$), при которых проявляются короткоканальные эффекты, а именно, граничная частота не зависит или слабо зависит от $V_{gs} - V_{th}$. Для этого следует выполнить анализ в частотной области, так называемый «АС-анализ», с одновременным изменением величины постоянного напряжения источника V_{gsn} , например, установив постоянную составляющую источника с помощью глобального параметра $DC = \{ampl\}$ и изменяя при параметрическом анализе величину параметра $ampl$ от 0,3 до 1 В с шагом 0,05 В. Затем на ось y графического постпроцессора следует вывести отношение тока стока к току затвора и определить частоту, на которой это отношение равно единице (рисунок 4.10).

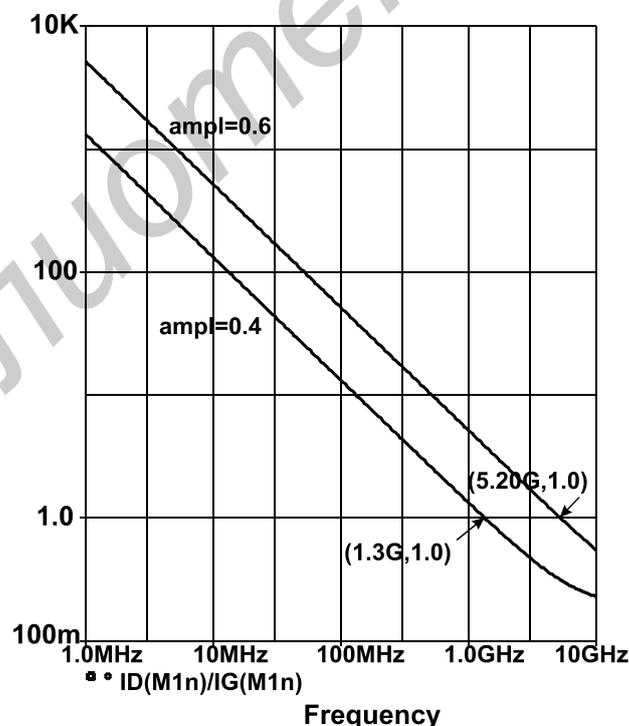
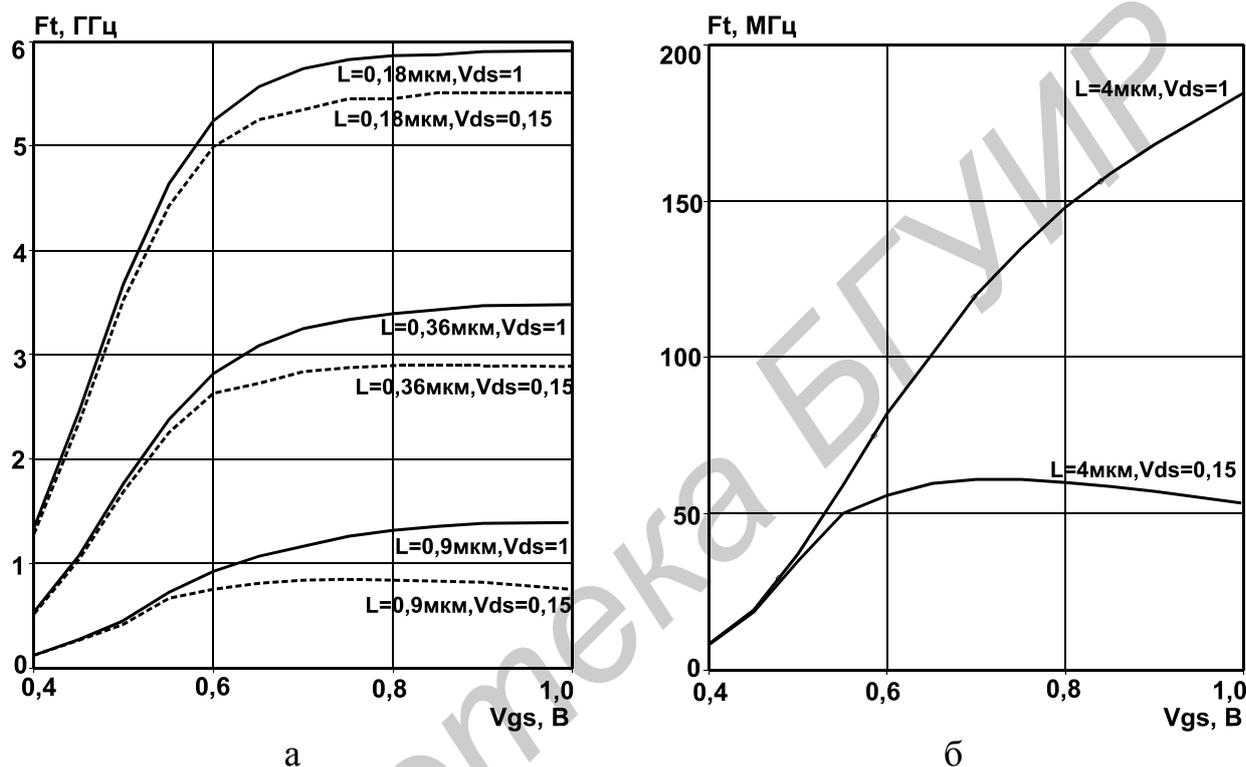


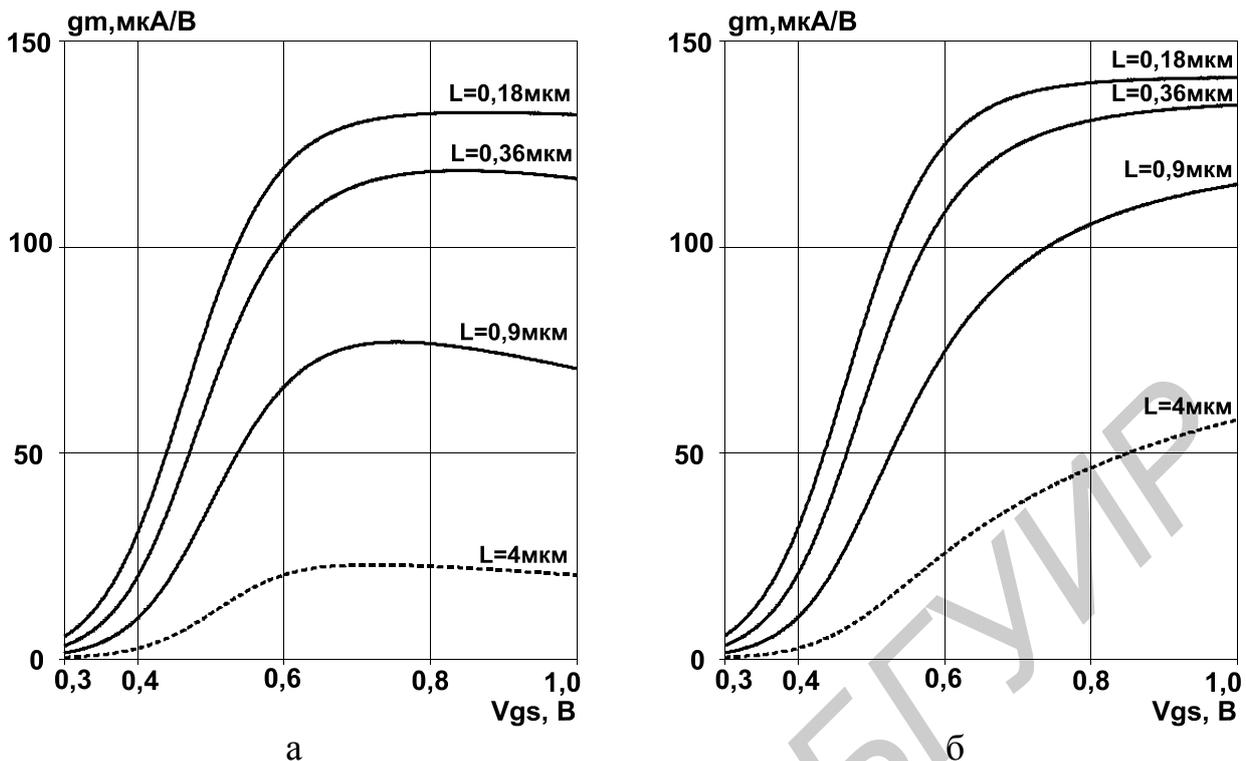
Рисунок 4.10 – Результаты АС-анализа для определения F_t в графическом постпроцессоре Probe при разной величине постоянного напряжения затвора, задаваемой параметром $ampl$

Результаты моделирования граничной частоты показаны на рисунке 4.11. В n-МОП-транзисторах с длиной затвора от 0,18 до 0,9 мкм слабое изменение граничной частоты (рисунок 4.11, а) наступает при $V_{gs} > 0,6$ В и V_{ds} во всем допустимом диапазоне от 0,15 до 1 В. При $L = 4$ мкм и $V_{ds} = 1$ В участков слабого изменения или постоянной величины F_t не выявлено (рисунок 4.11, б), следовательно, поведение в таких условиях идентично длинноканальному МОП-транзистору. Незначительное изменение F_t при $L = 4$ мкм и $V_{ds} = 0,15$ В, скорее всего, объясняется работой транзистора в линейной области ВАХ.



а – при $V_{bs} = 0$; б – при различной длине затвора и величине напряжения V_{ds}
 Рисунок 4.11 – Зависимость граничной частоты усиления F_t от напряжения затвор-исток V_{gs} для n-МОП транзистора с шириной затвора $W = 2$ мкм

Граничная частота прямо пропорциональна крутизне, поэтому требуемое сочетание L и $V_{gs} - V_{th}$ целесообразно выбирать на начальном участке слабого изменения зависимости $g_m = f(V_{gs}, L)$ (рисунок 4.12), которую значительно проще получить при моделировании, чем $F_t = f(V_{gs}, L)$.



а – $V_{ds} = 0,15$ В; б – $V_{ds} = 1$ В

Рисунок 4.12 – Зависимость крутизны g_m от напряжения затвор-исток V_{gs} n-МОП-транзистора с шириной затвора $W = 2$ мкм при $V_{bs} = 0$ и различной длине затвора

4.1 Особенности моделирования МОП-схем

В описании МОП-транзисторов в редакторе Schematics необходимо задать параметры AS, AD (площадь истока, стока), PS, PD (периметр истока, стока), NRS, NRD (коэффициент формы истока, стока, описываемый числом квадратов). При известной величине коэффициента формы сопротивления полупроводниковых областей истока RS и стока RD рассчитываются по соотношениям $RS = RSH \cdot NRS$, $RD = RSH \cdot NRD$, где RSH – удельное сопротивление полупроводниковой области с размерностью Ом/квадрат. Определение параметров AS, AD, PS, PD по топологии транзистора не вызывает затруднений. Параметры NRS, NRD приблизительно рассчитывают делением длины полупроводниковой области в направлении протекания тока на ее ширину. Например, для МОП-транзистора, приведенного на рисунке 4.13, $NRD = L_D/W_D = 1$, $NRS = L_S/W_S = 0,5$.

Для более точного определения NRS, NRD необходимо учитывать изменение направления протекания тока в области контакта металла с истоком и стоком. При этом для одного типового минимального контакта к полупроводниковой области коэффициент формы составит приблизительно 0,3. В этом случае параметры NRS, NRD целесообразно рассчитать как последовательное и

параллельное соединение минимальных контактов, и для рисунка 4.15 справедливо $NRS = 0,3/2 = 0,15$ и $NRD = 0,3 \cdot 2/2 = 0,3$.

К сожалению, приведенная методика не учитывает сопротивления контакта металл–полупроводник. Для уменьшения погрешности идентификации сопротивлений RS , RD рекомендуется разработать тестовую структуру, содержащую большое количество (обычно 100) последовательно соединенных металлом минимальных контактов к полупроводниковой области, при измерениях этой структуры определить сопротивление одного контакта, а параметры RS , RD рассчитывать как последовательное и параллельное соединение минимальных контактов с экспериментально установленной величиной сопротивления.

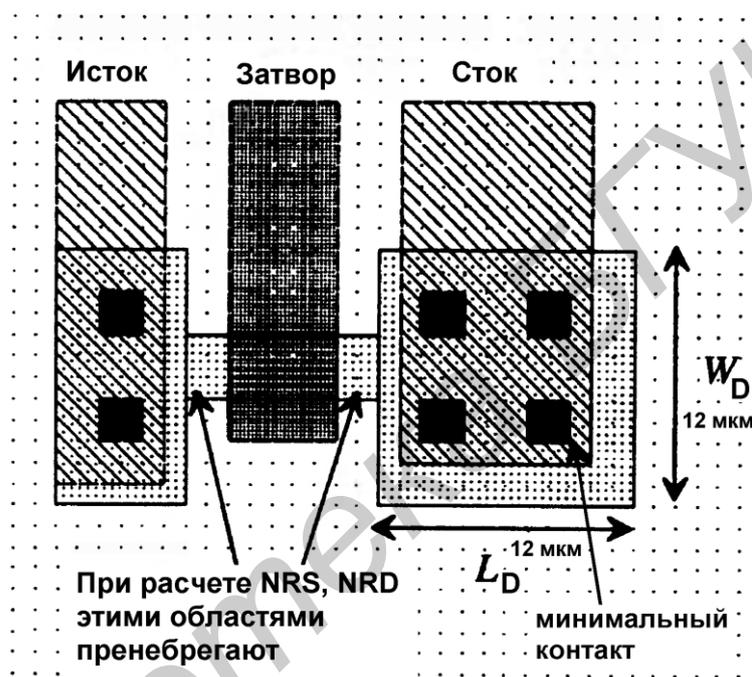


Рисунок 4.13 – Упрощенный чертеж топологии МОП-транзистора для расчета параметров NRS , NRD

Иногда при моделировании МОП-схем возникают проблемы со сходимостью расчетов и нахождением производных в графическом постпроцессоре PROBE. Некоторые из проблем можно устранить уменьшением относительной ($RELTOL$) и абсолютной ($ABSTOL$, $VNTOL$) погрешности моделирования, увеличением приращения ($Increment$) в DC-анализе (рисунки 4.14, 4.15), заменой нулевых напряжений источников на малые конечные величины (например замене $DC = 0$ на $DC = 10^{-6}$).

При анализе схем в частотной области (AC-анализа) в большинстве Spice-подобных программ вначале рассчитывается рабочий режим по постоянному току, а затем элементы схем заменяются малосигнальными эквивалентными схемами, параметры которых определены в зависимости от режима по постоянному току без учета влияния на них переменного сигнала. В связи с этим для уменьшения погрешности моделирования при AC-анализе рекомендуется устанавливать переменный сигнал минимально возможной величины.

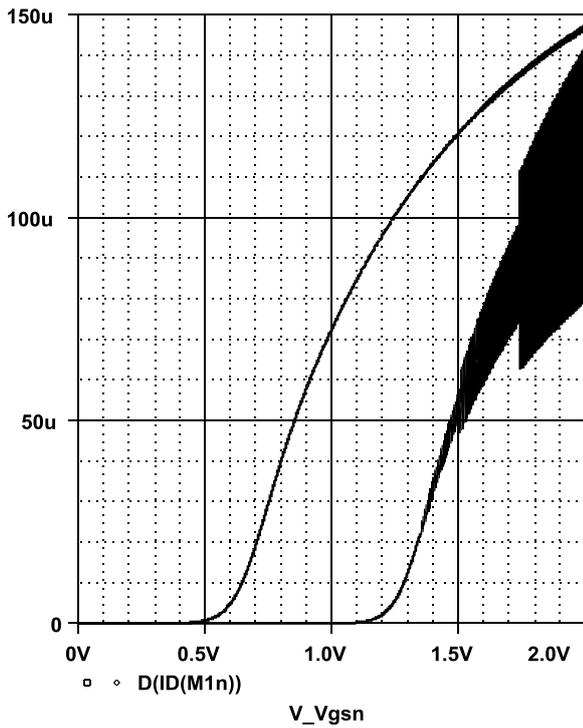


Рисунок 4.14 – Результаты расчета крутизны по соотношению $gm = dId/dVgs$, полученные с помощью Probe по результатам DC-анализа при Increment = 10^{-3} , RELTOL = 10^{-3}

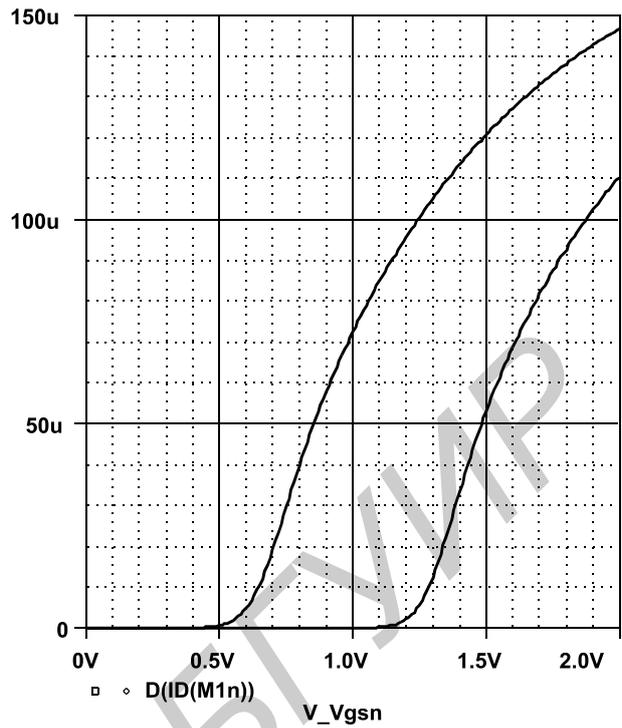


Рисунок 4.15 – Результаты расчета крутизны по соотношению $gm = dId/dVgs$, полученные с помощью Probe по результатам DC-анализа при Increment = 10^{-2} , RELTOL = 10^{-4}

5 ЛАБОРАТОРНЫЙ ПРАКТИКУМ

Лабораторный практикум может быть выполнен с использованием программных средств схемотехнического моделирования, таких как *PSpice*, *DesignLab 8*, *OrCAD* [1–3]. В ходе выполнения лабораторных работ необходимо отобразить схему на экране монитора и провести следующие виды анализа:

- *AC Sweep* – расчет характеристик линеаризованной схемы в частотной области и уровня шума;
 - *DC Sweep* – расчет режима по постоянному току при вариации напряжения, тока и (или) температуры;
 - *Transient* – расчет переходных процессов и спектральный Фурье-анализ.
- Результаты анализа представить в графическом и табличном виде.

5.1 Анализ повторителя напряжения с одиночным источником питания

Подавая на вход повторителя Inp синусоидальный сигнал, определить с помощью TRAN-анализа зависимость коэффициента передачи напряжения на выходе (глобальный узел Out) от величины сопротивления нагрузки R_{Load} (рисунок 5.1). Выполнив AC-анализ, получить амплитудно-частотную (АЧХ) и фазочастотную (ФЧХ) характеристики, оценить полосу пропускания (спад АЧХ на 3 дБ) и частоту единичного усиления.

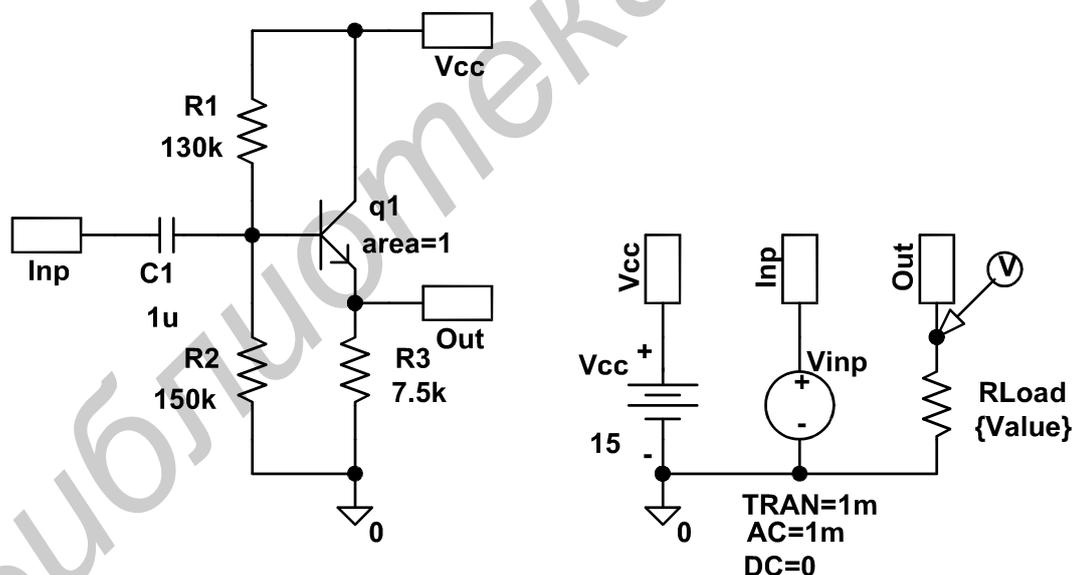


Рисунок 5.1 – Повторитель напряжения с одиночным источником питания

5.2 Исследование усилителя напряжения с заземленным эмиттером

Определить с помощью TRAN-анализа зависимость коэффициента передачи напряжения на выходе (глобальный узел Out) от величины конденсатора $C2$ и резистора R_{Load} (рисунок 5.2). Проверить, инвертируется ли фаза выход-

ного сигнала. В АС-анализе определить зависимость полосы пропускания от емкости конденсаторов C1, C2.

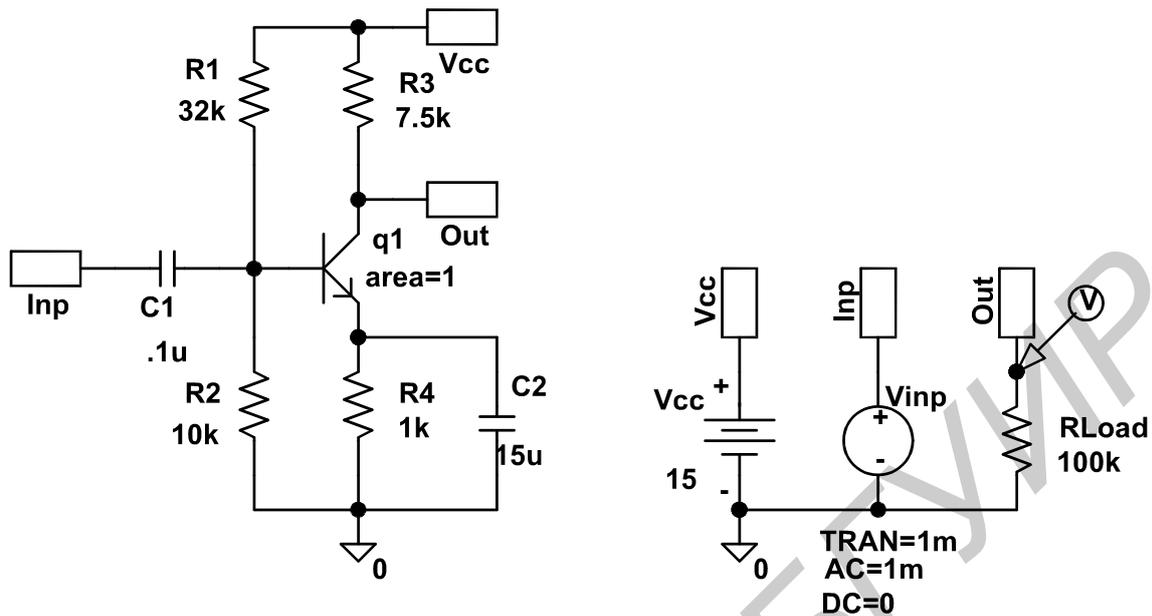


Рисунок 5.2 – Усилитель напряжения с заземленным эмиттером

5.3 Исследование токовых «зеркал»

Выполнив DC-анализ, определить зависимость коэффициента передачи токовых «зеркал» ($K_{I1} = I_{C2}/I_{INP1}$, $K_{I2} = I_{C5}/I_{INP2}$, $K_{I3} = I_{C8}/I_{INP3}$) от величины входного тока (рисунок 5.3). Варьируя величину Value1, Value2, Value3 в параметрическом анализе, оценить точность масштабирования коэффициента передачи в диапазоне изменения входного тока.

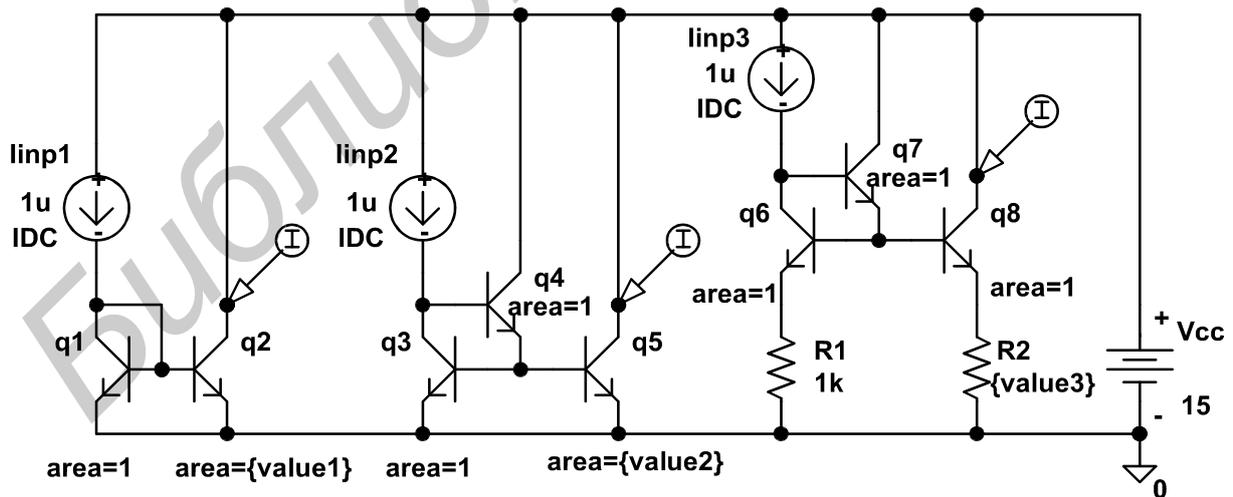


Рисунок 5.3 – Токовые «зеркала»

С помощью графического постпроцессора Probe рассчитать выходное сопротивление второго (на оси y – отобразить $1/D(IC(Q5))$), на оси x – V_Vcc) и третьего токовых «зеркал» при одном и том же выходном токе.

5.4 Исследование дифференциального каскада

Получить передаточную характеристику дифференциального каскада (рисунок 5.4), т.е. зависимость напряжения между выходными узлами Out1 и Out2 от напряжения по входу Inp1 в том случае, когда потенциал входа Inp2 равен нулю.

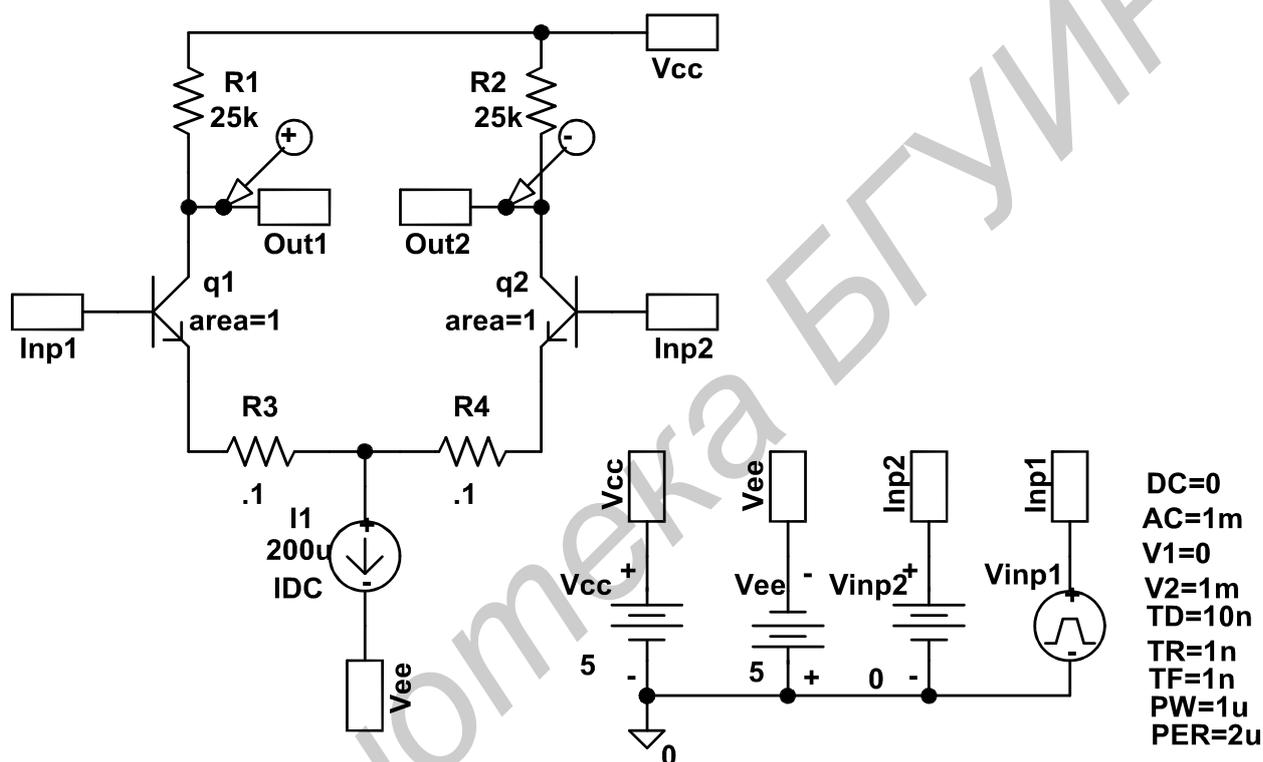


Рисунок 5.4 – Дифференциальный каскад

По передаточной характеристике рассчитать коэффициент усиления и напряжение смещения нуля [4]. С помощью параметрического анализа изучить влияние величины сопротивлений $R3$, $R4$ на коэффициент усиления напряжения. Определить коэффициент усиления синфазного напряжения и диапазон допустимого синфазного напряжения [4].

5.5 Исследование дифференциального каскада (частотные параметры)

Рассчитать величину сопротивлений $R5$ – $R7$ и коэффициент AREA транзисторов $Q3$, $Q4$ для того, чтобы коллекторный ток $Q3$ при нулевом входном напряжении составлял 200 мкА (рисунок 5.5).

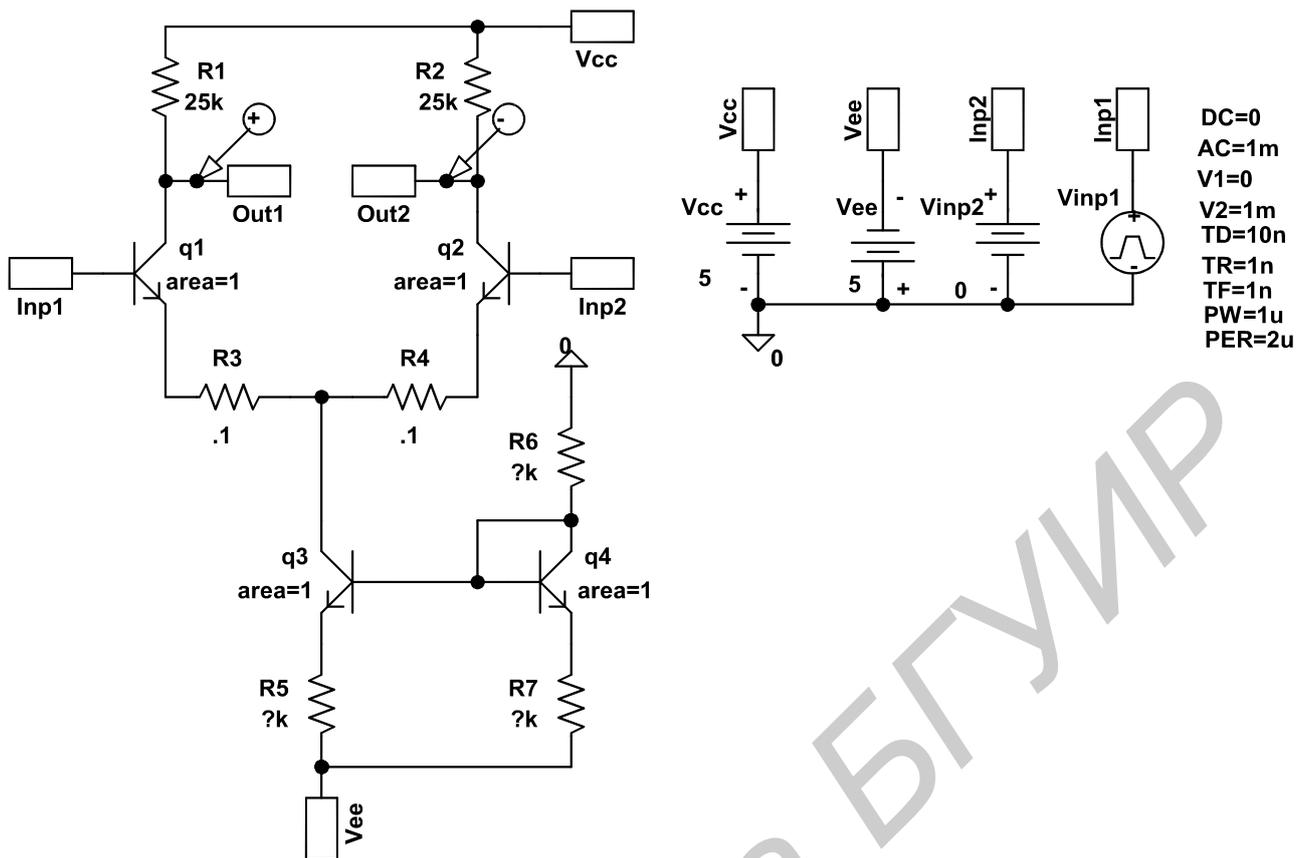


Рисунок 5.5 – Дифференциальный каскад

Выполнить совместно АС- и параметрический анализ, TRAN- и параметрический анализ и определить влияние сопротивлений резисторов R3, R4 на коэффициент усиления напряжения, полосу пропускания, скорость нарастания выходного напряжения.

5.6 Исследование дифференциального усилителя К118УД1

Изучить типовую схему включения и основные параметры микросхемы К118УД1 [5, 6] (рисунок 5.6). Выполнив DC-, АС-, TRAN-анализ для типовой схемы включения микросхемы К118УД1, определить ее основные параметры [4] и сравнить их с данными, приведенными в справочниках.

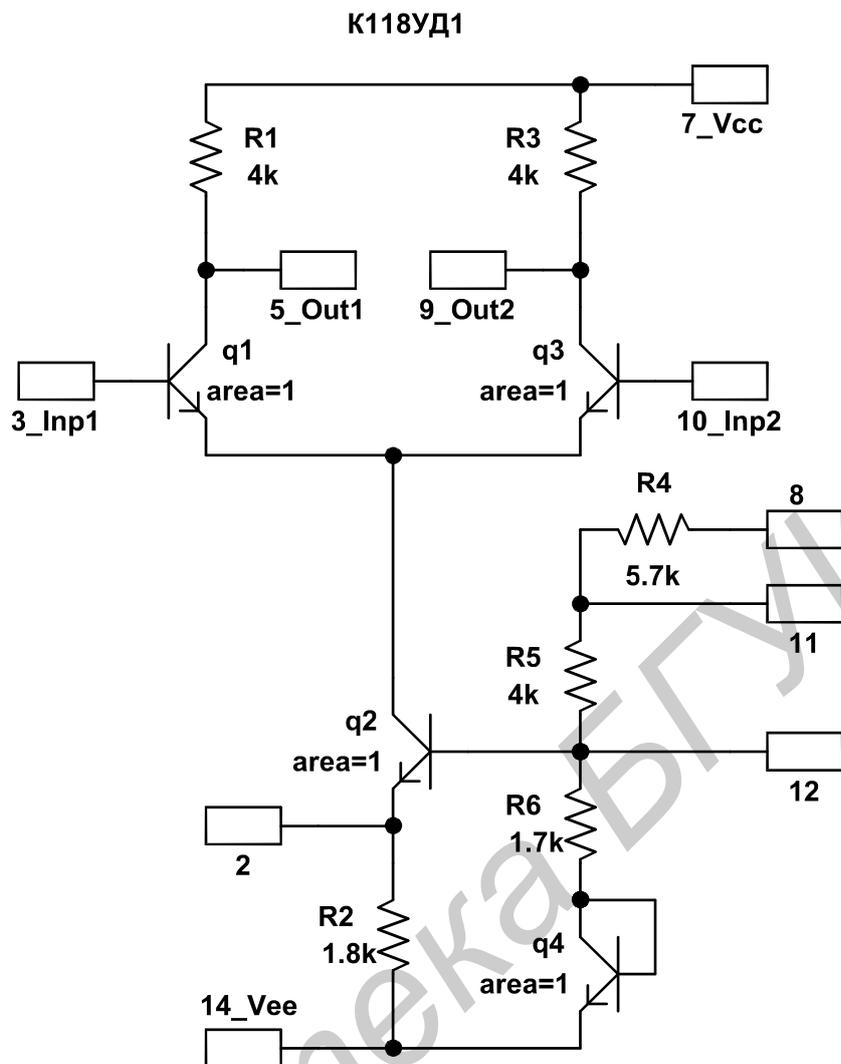


Рисунок 5.6 – Дифференциальный усилитель К118УД1

5.7 Исследование усилителя К198УТ1

Изучите типовую схему включения и основные параметры микросхемы К198УТ1 [5, 6] (рисунок 5.7).

При подготовке схемы электрической в редакторе Schematics вместо глобальных узлов (элемент GLOBAL) используйте элемент INTERFACE. Применяя команду Symbolize, создайте новый графический образ микросхемы (рисунок 5.8) и отредактируйте расположение выводов символа в соответствии с их размещением в корпусе.

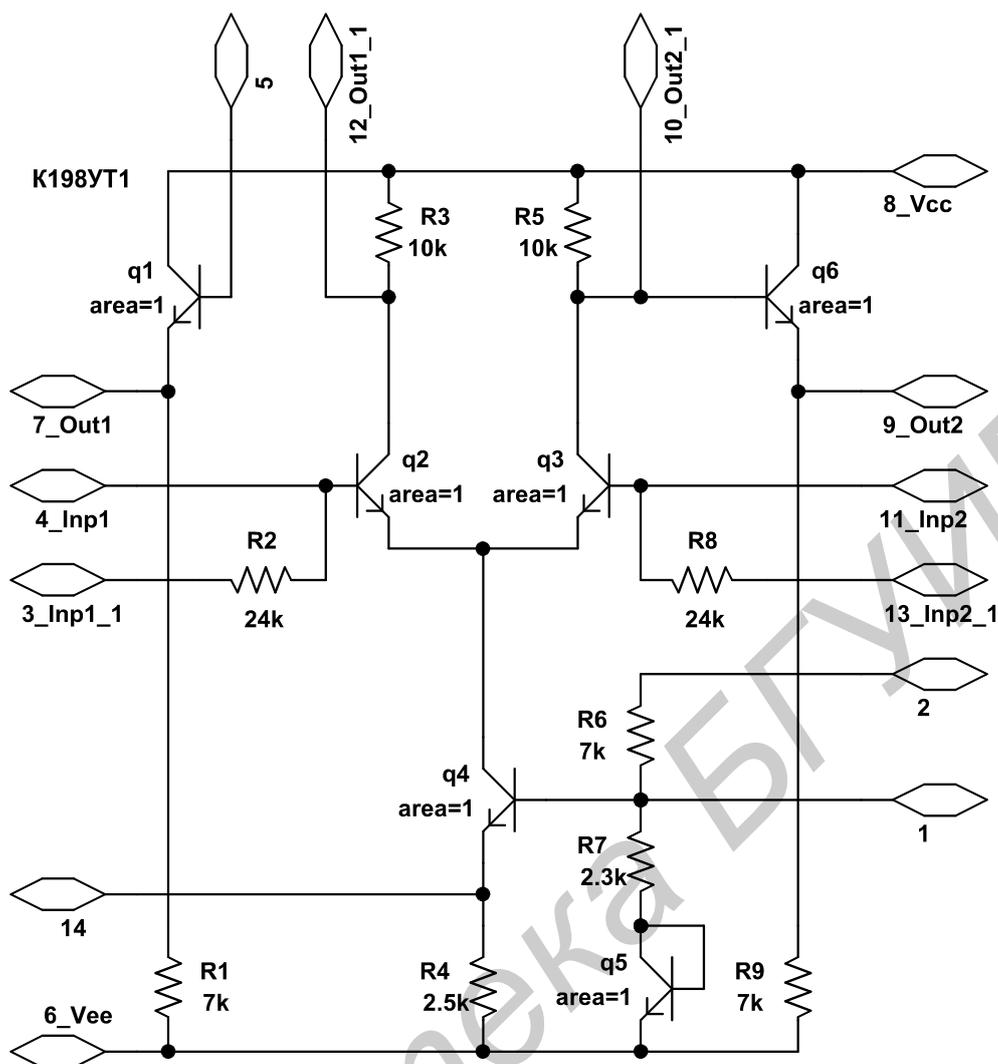


Рисунок 5.7 – Усилитель К198УТ1

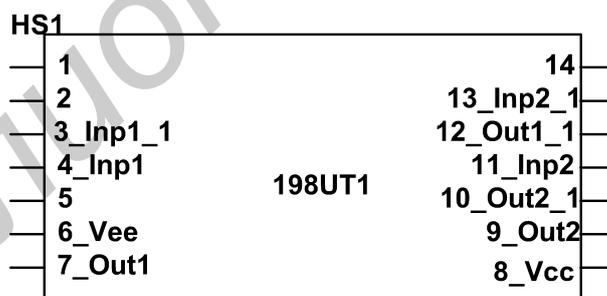


Рисунок 5.8 – Графический образ (символ) микросхемы усилителя К198УТ1

Выполнив DC-, AC-, TRAN-анализ для типовой схемы включения микросхемы К198УТ1, определить ее основные параметры [4] и сравнить их с данными, приведенными в справочниках. Схема включения должна быть выполнена с использованием созданного символа, показанного на рисунке 5.8.

5.8 Исследование операционного усилителя К140УД1

Изучить типовую схему включения и основные параметры микросхемы К140УД1 [5, 6] (рисунок 5.9). Выполнив DC-, AC-, TRAN-анализ для типовой схемы включения микросхемы К140УД1, определить ее основные параметры [4] и сравнить их с данными, приведенными в справочниках.

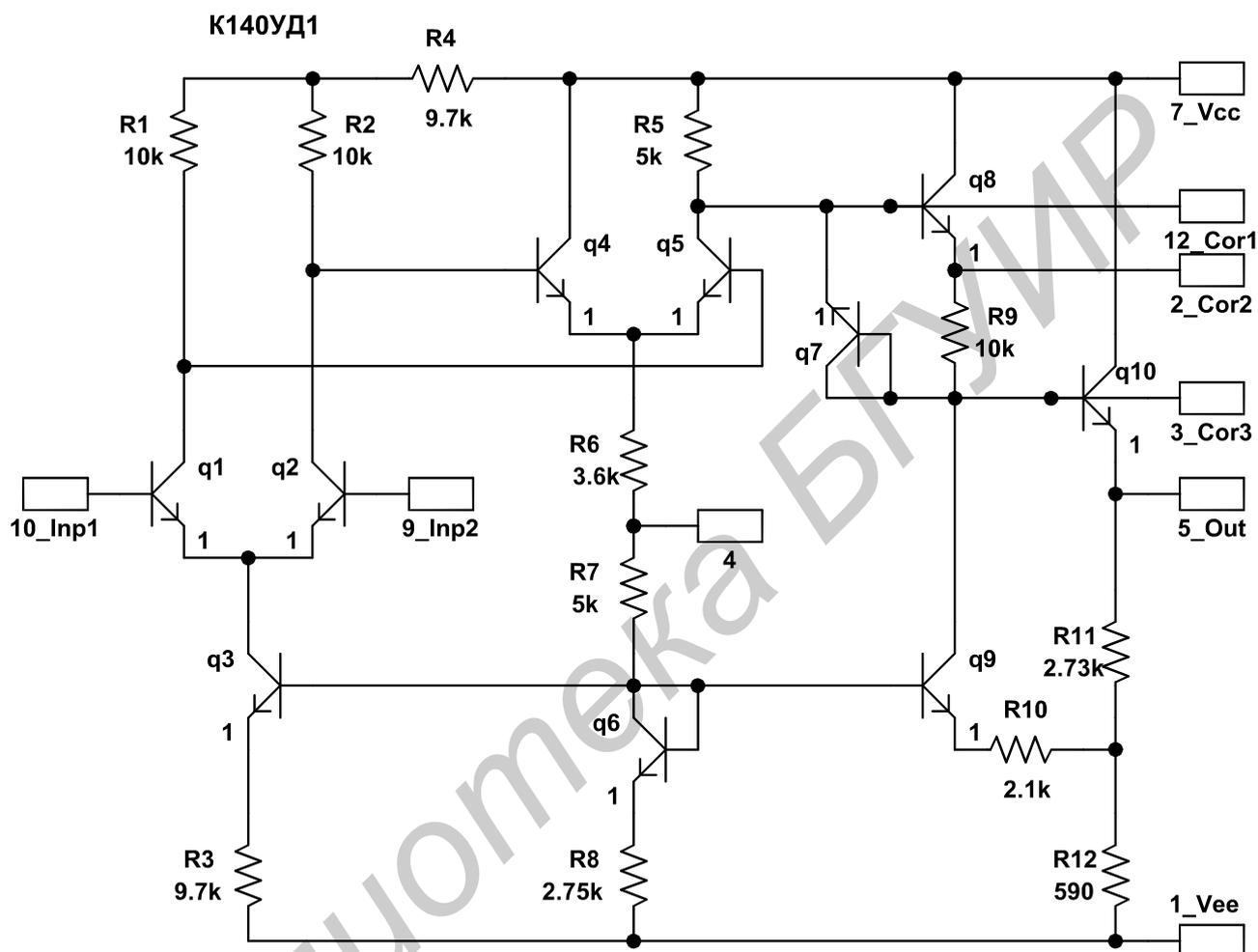


Рисунок 5.9 – Операционный усилитель К140УД1

5.9 Исследование операционного усилителя К140УД7

Изучить типовую схему включения и основные параметры микросхемы К140УД7 [5, 6] (рисунок 5.10). Выполнив DC-, AC-, TRAN-анализ для типовой схемы включения микросхемы К140УД7, определить ее основные параметры [4] и сравнить их с данными, приведенными в справочниках.

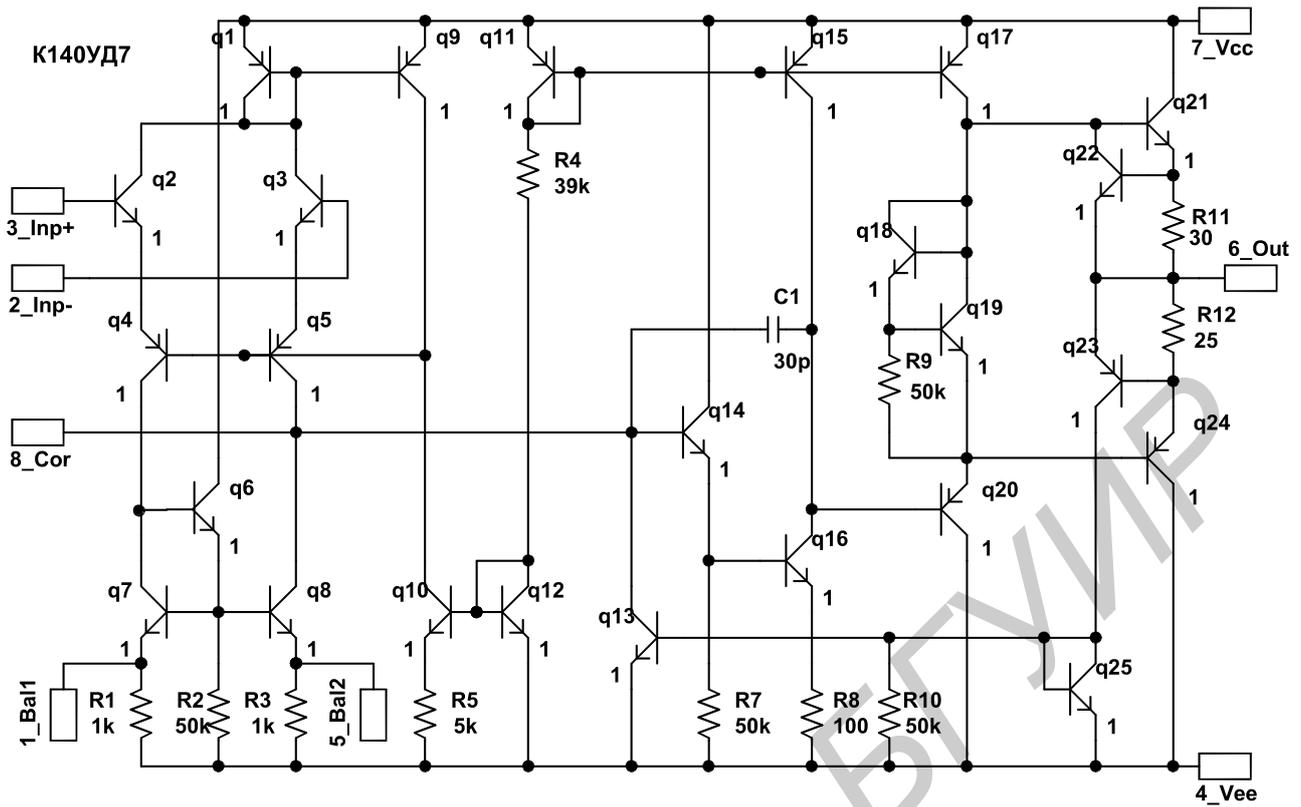


Рисунок 5.10 – Операционный усилитель К140УД7

Библиотека

ЛИТЕРАТУРА

1 Разевиг, В. Д. Применение программ P-CAD и PSpice для схемотехнического моделирования на ПЭВМ. В 4 вып. Вып. 2 : Модели компонентов аналоговых устройств / В. Д. Разевиг. – М. : Радио и связь, 1992. – 70 с.

2 Разевиг, В. Д. Система сквозного проектирования электронных устройств DesingLab 8.0 / В. Д. Разевиг. – М. : СОЛОН-Р, 2000. – 704 с.

3 Разевиг, В. Д. Система проектирования OrCAD 9.2 / В. Д. Разевиг. – М. : СОЛОН-Р, 2003. – 528 с. (Серия «Системы проектирования»).

4 Дворников, О. В. Учебно-методический комплекс по дисциплине системы автоматизированного проектирования схемотехники интегральных схем / О. В. Дворников, В. Р. Стемпицкий. – Минск : БГУИР, 2006. – 62 с.

5 Аналоговые интегральные микросхемы : справочник / Б. П. Кудряшов [и др.]. – М. : Радио и связь, 1981. – 160 с.

6 Аналоговые и цифровые интегральные схемы / С. В. Якубовский [и др.] ; под ред. С. В. Якубовского. – М. : Сов. радио, 1979. – 375 с.

Библиотека БГУИР

Учебное издание

Дворников Олег Владимирович
Степицкий Виктор Романович
Прокопенко Николай Николаевич

СХЕМОТЕХНИЧЕСКОЕ ПРОЕКТИРОВАНИЕ АНАЛОГОВЫХ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

Пособие
по дисциплине «Проектирование схемотехники интегральных
микросхем» для студентов специальности
1-41 01 02 «Микро- и нанoeлектронные технологии и системы»
всех форм обучения

Редактор Н. В. Гриневич
Корректор Е. Н. Батурчик
Компьютерная верстка А. В. Бас

Подписано в печать 04.01.2012.
Гарнитура «Гаймс».
Уч.-изд. л. 3,0.

Формат 60x84 1/16.
Отпечатано на ризографе.
Тираж 100 экз.

Бумага офсетная.
Усл. печ. л. 3,02.
Заказ 45.

Издатель и полиграфическое исполнение: учреждение образования
«Белорусский государственный университет информатики и радиоэлектроники»
ЛЦ №02330/0494371 от 16.03.2009. ЛП №02330/0494175 от 03.04.2009.
220013, Минск, П. Бровки, 6