



<http://dx.doi.org/10.35596/1729-7648-2020-18-3-20-27>

Оригинальная статья  
Original paper

УДК 234.538.9116549

## ВЛИЯНИЕ БЫСТРОЙ ТЕРМИЧЕСКОЙ ОБРАБОТКИ ПОДЗАТВОРНОГО ДИЭЛЕКТРИКА НА ПАРАМЕТРЫ МИКРОСХЕМ ВРЕМЕННЫХ УСТРОЙСТВ

СОЛОДУХА В.А., ПИЛИПЕНКО В.А., ГОРУШКО В.А.

ОАО «Интеграл» – управляющая компания холдинга «Интеграл» (г. Минск, Республика Беларусь)

Поступила в редакцию 6 апреля 2020

© Белорусский государственный университет информатики и радиоэлектроники, 2020

**Аннотация.** Работа посвящена исследованию влияния быстрой термической обработки подзатворного диэлектрика при температуре  $\sim 1100^\circ\text{C}$  на электрические параметры программируемого временного устройства с коррекцией 512ПС8. В качестве анализируемых параметров данной микросхемы были выбраны пробивное напряжение, ток утечки затвора, величина заряда пробоя подзатворного диэлектрика, а также проведены его термополевые испытания. Пробивное напряжение  $p$ -канального тестового транзистора измерялось путем подачи линейной развертки напряжения от 0 до  $-100$  В с шагом  $-0,5$  В при заземленных стоке и истоке. Ток утечки затвора  $I_{з\text{ут}}$  определялся при напряжении затвора  $-20$  В. Для оценки зарядовых свойств подзатворного диэлектрика приборов проводились термополевые испытания. Для оценки качества и надежности подзатворного диэлектрика проводился контроль заряда пробоя ( $Q_{bd}$ ). Показано, что быстрая термическая обработка подзатворного диэлектрика при температуре  $\sim 1100^\circ\text{C}$  в течение 7 с при наличии его на нерабочей стороне обеспечивает величину заряда пробоя  $2,040$  Кл/см<sup>2</sup>, а при его отсутствии –  $2,230$  Кл/см<sup>2</sup>, в то время как при стандартном процессе создания данной микросхемы эта величина составляет  $1,230$  Кл/см<sup>2</sup>. Это означает, что наиболее эффективное влияние на повышение качества и надежности подзатворного диэлектрика оказывает его быстрая термообработка при отсутствии двуокиси кремния на нерабочей стороне пластины. Проведение такой обработки позволяет, по сравнению со стандартным процессом их изготовления, уменьшить ток утечки затвора в 5,29 раза, зарядовые состояния в 3,50 раза и повысить надежность в 1,07 раза  $p$ -канального транзистора, а для  $n$ -канального транзистора данные величины составляют 10,67, 3,50 и 1,81 раза соответственно. Установлено, что повышение надежности КМОП микросхем временных устройств при быстрой термообработке подзатворного диэлектрика обусловлено увеличением его заряда пробоя за счет формирования более совершенной микроструктуры диэлектрика, приводящей к перестройке зарядовых состояний как в его объеме, так и на границе с кремнием.

**Ключевые слова:** быстрый термический отжиг, пробивное напряжение, ток утечки, надежность.

**Конфликт интересов.** Авторы заявляют об отсутствии конфликта интересов.

**Для цитирования.** Солодуха В.А., Пилипенко В.А., Горушко В.А. Влияние быстрой термической обработки подзатворного диэлектрика на параметры микросхем временных устройств. Доклады БГУИР. 2020; 18(3): 20-27.

## INFLUENCE OF THE RAPID THERMAL TREATMENT OF THE GATE DIELECTRIC ON THE PARAMETERS OF INTEGRATED CIRCUITS OF TIME DEVICES

VITALY A. SALADUKHA, VLADIMIR A. PILIPENKO, VALENTINA A. GORUSHKO

*JSC "Integral" – "Integral" Holding Managing Company (Minsk, Republic of Belarus)*

*Submitted 6 April 2020*

© Belarusian State University of Informatics and Radioelectronics, 2020

**Abstract.** The paper is dedicated to influence of the rapid thermal treatment of the gate dielectric at a temperature of  $\sim 1100$  °C on the electrical parameters of the programmable time device with a correction of 512PS8. As the analyzed parameters of the given integrated circuit, the authors have selected breakdown voltage, gate leakage current, charge value of the gate dielectric breakdown with its thermal field tests performed. The breakdown voltage of the  $p$ -channel of the test transistor was measured by applying the linear voltage sweep from 0 to  $-100$  V with the step of  $-0,5$  V with the grounded drain and source. The leakage current of the gate  $I_{g\text{leak}}$  was determined at the gate voltage of  $-20$  V. For evaluation of the charge properties of the gate dielectric of devices the, the thermal field tests were performed. The quality and reliability of the gate dielectric the authors the breakdown charge control was carried out ( $Q_{bd}$ ). It is shown that the rapid thermal treatment of the gate dielectric at a temperature of  $\sim 1100$  °C during 7 s with its presence on the non-working side ensures the breakdown charge value of  $2,040$  C/cm<sup>2</sup>, and with its absence –  $2,230$  C/cm<sup>2</sup>, while during the standard process of creating the given integrated circuit this value constitutes  $1,230$  C/cm<sup>2</sup>. This means that the most efficient influence on the improvement of quality and reliability of the gate dielectric is ensured by its rapid thermal treatment when missing the silicon dioxide on the non-working side of the wafer. As compared with the standard process of their fabrication, carrying out such treatment allows 5,29 times reduction of the gate leakage current, 3,50 times reduction of the charge states and 1,07 times enhancement of the reliability of the  $p$ -channel transistor, and for the  $n$ -channel transistor the given values constitute 10,67, 3,50 and 1,81 times, respectively. It is established that the reliability improvement for the CMOS integrated circuits of time devices during the rapid thermal treatment of the gate dielectric is determined by a step-up of its breakdown charge owing to the more perfect microstructure of dielectric, resulting in the rebuild of the charge states both in the bulk and on the boundary with silicon.

**Keywords:** rapid thermal annealing, breakdown voltage, leakage current, reliability.

**Conflict of interests.** The authors declare no conflict of interests.

**For citation.** Saladukha V.A., Pilipenko V.A., Gorushko V.A. Influence of the rapid thermal treatment of the gate dielectric on the parameters of integrated circuits of time devices. Doklady BGUIR. 2020; 18(3): 20-27.

### Введение

С уменьшением топологических размеров интегральных микросхем повышаются требования к их надежности, которая во многом определяется свойствами и стабильностью параметров диэлектрических слоев. Одной из причин, снижающих надежность изделий электронной техники, является нестабильность зарядовых свойств диэлектрических пленок и их границы раздела с полупроводником. Это в основном связано с использованием в технологическом процессе длительных термических обработок, которые находят широкое применение, в частности, при формировании подзатворного диэлектрика. Существенным недостатком термически выращенного слоя двуокиси кремния относится высокая подвижность в ней ионов, например,  $\text{Na}^+$ ,  $\text{K}^+$ ,  $\text{H}^+$  [1]. Перемещение ионных загрязнений по толщине диэлектрического покрытия под действием электрического поля и температур  $60\text{--}125$  °C в процессе эксплуатации схем приводит к изменению зарядовых свойств диэлектрика, что вызывает отказ микросхем из-за изменения величины порогового напряжения МОП-транзисторов, возникновения токов утечки между активными компонентами в кремнии [2].

Другим недостатком является нестабильность заряда в термически выращенном окисле, связанная с наличием ловушек в объеме, вызывающих захват ими носителей заряда [3].

Среди обработок, вызывающих стабилизацию величины заряда, наибольшее распространение получили низкотемпературные отжиги при 350–550 °С в среде водорода или инертной среде, содержащей пары воды [4]. Атомы водорода во время отжига диффундируют вплоть до поверхности раздела кремний–диоксид кремния, где образуют ковалентные связи с ненасыщенными атомами кремния. Такие обработки стали инструментом целенаправленного изменения характеристик приборов, прежде всего за счет эффективного уменьшения скорости поверхностной генерации и, следовательно, возможности увеличения коэффициента усиления транзистора. Для стабилизации заряда проводится также отжиг в инертной среде при температуре порядка 1100 °С в течение одного часа. Однако в технологии производства СБИС такой отжиг неприемлем из-за чрезмерной разгонки примесей в ранее сформированных в кремнии активных структурах. Тем не менее современный технологический процесс производства СБИС требует решения этой проблемы, так как данный вид нестабильности во многом определяет надежность работы приборов.

Одним из возможных путей улучшения параметров диэлектрических пленок является использование в технологическом процессе создания полупроводниковых приборов и интегральных микросхем быстрых термических обработок, позволяющих на несколько порядков уменьшить время воздействия высоких температур на создаваемые полупроводниковые структуры, тем самым повысить надежность и стойкость изделий электронной техники к дестабилизирующим факторам.

Цель настоящей работы – исследование влияния быстрой термической обработки подзатворного диэлектрика на параметры программируемого временного устройства с коррекцией 512ПС8.

### Объекты и методика эксперимента

Для исследования влияния быстрой термообработки подзатворного диэлектрика при температуре ~1100 °С на параметры интегральных микросхем была выбрана микросхема программируемого временного устройства с коррекцией 512ПС8. Данная микросхема предназначена для использования в радиоэлектронной аппаратуре специального назначения. Она имеет в своем составе *p*- и *n*-канальные транзисторы с толщиной подзатворного диэлектрика 75±5 нм и включает в свой состав 1400 элементов, выполненных по КМОП технологии с карманом *p*-типа. Быстрая термическая обработка подзатворного диэлектрика проводилась в естественных атмосферных условиях с нерабочей стороны пластины некогерентным оптическим излучением в течение 7 с, обеспечивая нагрев пластин до температуры ~1100 °С.

В качестве анализируемых параметров данной микросхемы были выбраны пробивное напряжение, ток утечки затвора, величина заряда пробоя подзатворного диэлектрика, а также проведены его термополевые испытания.

Пробивное напряжение и ток утечки затвора определялись на комплексе прецизионных измерений вольт-амперных (*I-V*) и вольт-фарадных (*C-V*) характеристик В1500 ф. Agilent (США) с зондовой станцией Summit 11000 AP ф. Cascade. Пробивное напряжение *p*-канального тестового транзистора измерялось путем подачи линейной развертки напряжения от 0 до –100 В с шагом –0,5 В при заземленных стоке и истоке. Ток утечки затвора  $I_{з\text{ут}}$  определялся при напряжении затвора –20 В.

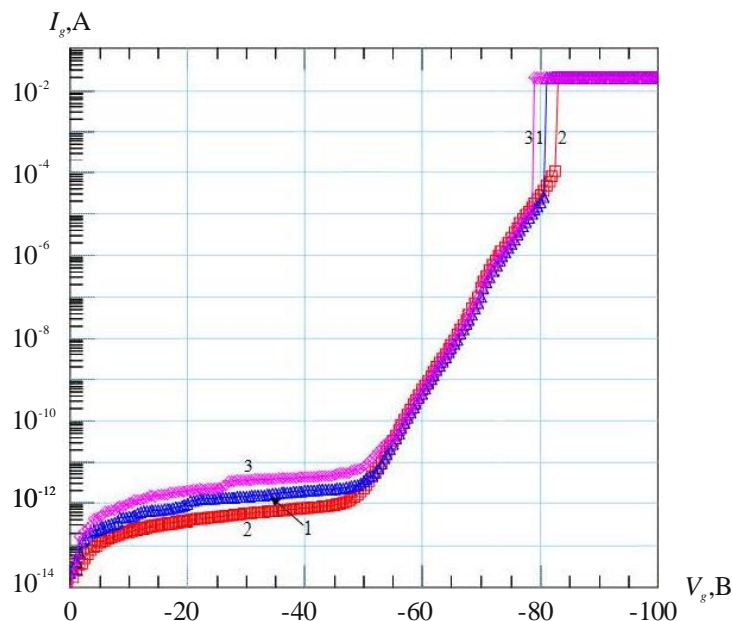
Для оценки зарядовых свойств подзатворного диэлектрика приборов проводились термополевые испытания. На первом этапе в рабочем режиме транзистора определялась исходная допороговая характеристика в триодном включении путем подачи на сток постоянного напряжения –0,1 В и развертки напряжения на затворе от 0 до –3,6 В с шагом –0,02 В относительно истока, закороченного на карман, и фиксировалось напряжение на затворе при токе стока 100 нА. Во время термополевых испытаний на затвор подавалось напряжение 15 В относительно заземленных стока и истока. Далее пластина нагревалась до температуры 200 °С, при которой выдерживалась для установки теплового баланса, после

чего в течение 5 мин на затвор подавалось напряжение 9,5 В при заземленных истоке и стоке, что обеспечивало напряженность поля в подзатворном диэлектрике  $E = 2$  МВ/см. При данном поле нагрев отключался и пластина остывала до 40 °С под напряжением 9,5 В и снималась допороговая вольт-амперная характеристика в том же порядке, как и на первом этапе, с фиксацией порогового напряжения ( $V_{th}$  тпи). Исходя из измеренных параметров порогового напряжения, рассчитывалось значение сдвига порогового напряжения  $\Delta V_{th} \Delta V_{th} = V_{th \text{ тпи}} - V_{th \text{ исх}}$ .

### Результаты исследования и их обсуждение

Температура кремниевой пластины при быстрой термической обработке (БТО) зависит от качества нерабочей стороны, которая подвергается воздействию некогерентного излучения галогенных ламп. Наличие на ней диэлектрической пленки, которая образуется в процессе формирования подзатворного диэлектрика, будет оказывать влияние на конечную температуру обрабатываемой пластины, а следовательно, на свойства подзатворного диэлектрика. В связи с этим на части пластин перед БТО диэлектрическая пленка с нерабочей стороны удалялась. Далее на пластинах изготавливались  $p$ - и  $n$ -канальные транзисторы и проводился сравнительный анализ параметров приборов, изготовленных по стандартной технологии и с БТО.

Анализ вольт-амперных характеристик (рис. 1) и полученных на их основании данных (табл. 1) показал, что ток утечки на микросхемах, проходивших обработку подзатворного диэлектрика без удаления  $\text{SiO}_2$  с нерабочей стороны пластины, в 2,12 раза меньше, а пробивное напряжение в 1,03 раза выше, чем на микросхемах, изготовленных по стандартной технологии. В случае микросхем, обработанных без наличия  $\text{SiO}_2$  на нерабочей стороне пластины, ток утечки подзатворного диэлектрика в 5,29 раза меньше, а пробивное напряжение выше в 1,05 раза. Такое поведение данных параметров в зависимости от наличия диэлектрической пленки с нерабочей стороны пластины и без нее обусловлено различной температурой нагрева пластины в процессе БТО при одинаковых длительностях импульса. В первом случае конечная температура обработки ниже из-за увеличения коэффициента отражения от облучаемой поверхности пластины, что не позволяет достичь структурного совершенства подзатворного диэлектрика и стабилизировать его зарядовые свойства.



1 – с  $\text{SiO}_2$  на облучаемой стороне, 2 – без  $\text{SiO}_2$  на облучаемой стороне, 3 – стандартная технология

**Рис. 1.** Вольт-амперные характеристики  $p$ -канального транзистора в ИМС 512ПС8, изготовленной с и без БТО подзатворного диэлектрика

1 – with  $\text{SiO}_2$  on the irradiated side, 2 – without  $\text{SiO}_2$  on the irradiated side, 3 – standard technology  
**Fig. 1.** IV-parameters of the  $p$ -channel transistor in IC 512ПС8, fabricated with and without RTT gate dielectric

**Таблица 1.** Электрические характеристики  $p$ -канального транзистора в ИМС 512ПС8, изготовленных по стандартной технологии и с применением БТО подзатворного диэлектрика при наличии на нерабочей стороне  $\text{SiO}_2$  и без него

**Table 1.** Electrical characteristics of the  $p$ -channel transistor in the IMS 512PS8, manufactured according to standard technology and with the use of RTT gate dielectric with and without  $\text{SiO}_2$  on the non-working side

| Параметры  | Тип технологического процесса |                      |                        |
|--|-------------------------------|----------------------|------------------------|
|  | Стандартный                   | БТО с $\text{SiO}_2$ | БТО без $\text{SiO}_2$ |
| Ток утечки затвора, пА                             | 2,01                          | 0,95                 | 0,38                   |
| Пробивное напряжение затвора (при $I_3 = 1$ мА), В | -78,53                        | -80,52               | -82,52                 |

Сопоставление результатов измерения термополевой стабильности микросхем 512ПС8 с расчетными значениями сдвига порогового напряжения показало, что данная величина для микросхем, прошедших БТО подзатворного диэлектрика с двуокисью кремния на нерабочей стороне, составляет  $-4$  мВ и  $-2$  мВ без нее, а в случае стандартного процесса – минус 7 мВ. Это означает, что микросхемы, прошедшие БТО подзатворного диэлектрика, имеют более низкое зарядовое состояние по сравнению со стандартным технологическим процессом, который приводит к его активации [5, 6].

Для оценки качества и надежности подзатворного диэлектрика проводился контроль заряда пробоя ( $Q_{bd}$ ) путем пропускания тока через диэлектрик и фиксации заряда, прошедшего через структуру. Далее строилось распределение Вейбула и определялся пробой по дефектам диэлектрика.

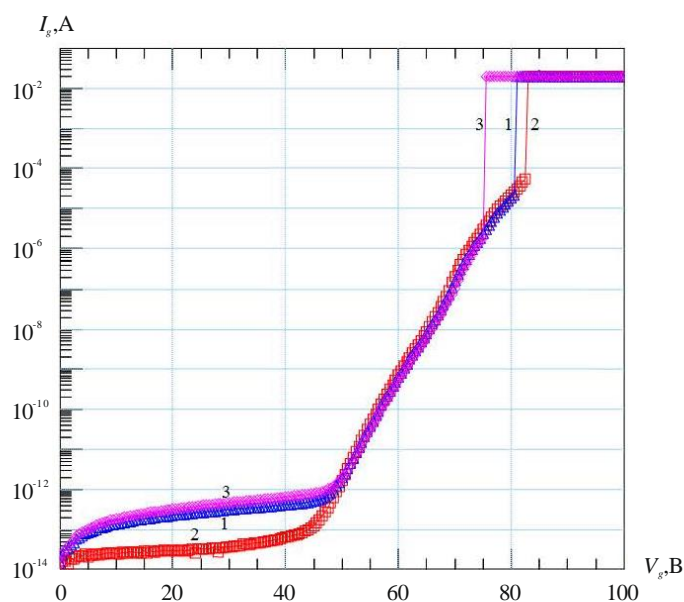
Оценка величины заряда пробоя подзатворного диэлектрика, показала, что проведение БТО подзатворного диэлектрика при его наличии на нерабочей стороне пластины обеспечивает величину заряда пробоя  $0,169$  Кл/см<sup>2</sup>, а при его отсутствии –  $0,237$  Кл/см<sup>2</sup>. В то же время на микросхемах, не проходивших БТО подзатворного диэлектрика, значение данной величины составило  $0,220$  Кл/см<sup>2</sup>. Это означает, что в случае БТО подзатворного диэлектрика без его наличия на нерабочей стороне пластины качество и надежность изготавливаемых на его основе микросхем выше по сравнению со стандартным процессом их изготовления.

Столь низкий заряд пробоя подзатворного диэлектрика при БТО в случае наличия диэлектрика с нерабочей стороны пластины обусловлен более низкой температурой ее нагрева из-за увеличения коэффициента отражения от облучаемой поверхности. При этом разброс толщины окисла по площади пластины приводит к неравномерному ее нагреву, вызывая возникновение более высоких градиентов температуры и рост деформационного потенциала, а следовательно, уменьшение величины заряда пробоя подзатворного диэлектрика по сравнению с его величиной в микросхемах, изготовленных по стандартному технологическому процессу.

Исследования аналогичных параметров были проведены и для  $n$ -канального транзистора данной микросхемы, за исключением термополевых испытаний подзатворного диэлектрика, которые для данной схемы были проведены ранее на  $p$ -канальном транзисторе. Измерение порогового напряжения и тока утечки проводилось в тех же режимах, что и для  $p$ -канального транзистора.

Анализ вольт-амперных характеристик (рис. 2) и полученных на их основании данных (табл. 2) показал, что ток утечки на микросхемах, проходивших обработку подзатворного диэлектрика при его наличии на нерабочей стороне пластины, в 1,45 раза меньше, а пробивное напряжение в 1,07 раза выше, чем на микросхемах, изготовленных по стандартной технологии, а при его отсутствии данные изменения составили 10,67 и 1,10 соответственно [5, 6].

Проведение исследований по влиянию БТО подзатворного диэлектрика  $n$ -канального транзистора данной микросхемы на величину заряда его пробоя показало, что обработка подзатворного диэлектрика при наличии его на нерабочей стороне обеспечивает величину заряда пробоя  $2,040$  Кл/см<sup>2</sup>, а при его отсутствии –  $2,230$  Кл/см<sup>2</sup>, в то время как при стандартном процессе создания данной микросхемы эта величина составляет  $1,230$  Кл/см<sup>2</sup>. Это означает, что наиболее эффективное влияние на повышение качества и надежности подзатворного диэлектрика оказывает его БТО при отсутствии двуокиси кремния на нерабочей стороне пластины.



1 – с SiO<sub>2</sub> на облучаемой стороне, 2 – без SiO<sub>2</sub> на облучаемой стороне, 3 – стандартная технология  
**Рис. 2.** Вольт-амперные характеристики *n*-канального транзистора в ИМС 512ПС8, изготовленной с и без БТО подзатворного диэлектрика

1 – with SiO<sub>2</sub> on the irradiated side, 2 – without SiO<sub>2</sub> on the irradiated side, 3 – standard technology  
**Fig. 2.** Current-voltage characteristics of the *n*-channel transistor in IMS 512PS8, fabricated with and without RTT gate dielectric

**Таблица 2.** Электрические характеристики *n*-канального транзистора в ИМС 512ПС8, изготовленных по стандартной технологии и с применением БТО подзатворного диэлектрика при наличии на нерабочей стороне SiO<sub>2</sub> и без него

**Table 2.** Electrical characteristics of the *n*-channel transistor in the IMS 512PS8 manufactured according to standard technology and with the use of a RTT gate dielectric with and without SiO<sub>2</sub> on the non-working side

| Параметры   | Тип технологического процесса |                        |                          |
|---|-------------------------------|------------------------|--------------------------|
|   | стандартный                   | БТО с SiO <sub>2</sub> | БТО без SiO <sub>2</sub> |
| Ток утечки затвора, пА                                      | 0,32                          | 0,22                   | 0,03                     |
| Пробивное напряжение затвора (при I <sub>3</sub> = 1 мА), В | 75,03                         | 80,53                  | 82,52                    |

### Заключение

Использование в технологическом маршруте создания программируемых КМОП микросхем временных устройств с коррекцией 512ПС8 быстрой термической обработки подзатворного диэлектрика при температуре ~1100°C без его наличия на нерабочей стороне пластины позволяет, по сравнению со стандартным процессом их изготовления, уменьшить ток утечки затвора в 5,29 раза, зарядовые состояния в 3,50 раз и повысить надежность в 1,07 раза *p*-канального транзистора, а для *n*-канального транзистора данные величины составляют 10,67, 3,50 и 1,81 раза соответственно

### Список литературы

1. Акулин С.А., Бордаков Е.В. Методика контроля подвижного заряда в диэлектрических пленках. *Электронная техника*. 1978;3:24.
2. Буйко Л.Д., Овсянников В.А., Ухов В.А., Чигирь Г.Г. Исследование токов утечки биполярных микросхем, обусловленных обогащением поверхности полупроводника. *Электронная техника*. 1978;2:93.
3. Переведенцев А.В., Сопов О.В., Ногин В.М. Новое представление явлений нестабильности порогового напряжения МДП-транзистора при отрицательном напряжении затвора. *Электронная техника*. 1978;5:117.

4. Горбань А.П., Литовченко В.Г., Пейков П.Х. Влияние низкотемпературных обработок на электрические и рекомбинационные свойства систем кремний-двуокись кремния. *Полупроводниковая техника и микроэлектроника*. 1972;10:7.
5. Солодуха В.А., Пилипенко В.А., Белоус А.И., Ефименко С.А. *Основы силовой электроники*. Москва: Техносфера; 2019.
6. Солодуха В.А., Пилипенко В.А., Горушко В.А., Филипеня В.А. Влияние быстрой термической обработки подзатворного диэлектрика на параметры микросхем временных устройств. *Современные информационные и электронные технологии Труды XX Международной научно-практической конференции*. 2019;116-117.

### References

1. Akulin S.A., Bordakov E.V. [Technique for monitoring a mobile charge in dielectric films]. *Jelektronnaja tehnika = Electronic equipment*. 1978;3:24. (In Russ.)
2. Buyko L.D., Ovsyannikov V.A., Ukhov V.A., Chigir G.G. [Investigation of leakage currents of bipolar microcircuits due to the enrichment of the surface of a semiconductor]. *Jelektronnaja tehnika = Electronic equipment*. 1978;2:93. (In Russ.)
3. Perevedentsev A.V., Sopov O.V., Nogin V.M. [A new representation of the instability of the threshold voltage of an MOS transistor with a negative gate voltage]. *Jelektronnaja tehnika = Electronic equipment*. 1978;5:117. (In Russ.)
4. Gorban A.P., Litovchenko V.G., Peykov P.Kh. [The effect of low temperature treatments on the electrical and recombination properties of silicon-silicon dioxide systems]. *Poluprovodnikovaja tehnika i mikroelektronika = Semiconductor technology and microelectronics*. 1972;10:7. (In Russ.)
5. Solodukha V.A., Pilipenko V.A., Belous A.I., Efimenko S.A. [The basics of power electronics]. Moscow: Technosphere; 2019. (In Russ.)
6. Solodukha V.A., Pilipenko V.A., Gorushko V.A., Filipenya V.A. [The effect of rapid heat treatment of a gate dielectric on the parameters of microcircuits of temporary devices]. *Modern Information and Electronic Technologies. Proceedings of the XX International Scientific and Practical Conference*. 2019;116-117. (In Russ.)

### Вклад авторов

Солодуха В.А. провел анализ полученных результатов.  
Пилипенко В.А. провел исследования электрических параметров микросхемы программируемого временного устройства с коррекцией 512ПС8.  
Горушко В.А. подготовила образцы для проведения исследований.

### Authors' contribution

Solodukha V.A. has conducted the analysis of the results.  
Pilipenko V.A. has studied the electrical parameters of the integrated circuit of the programmable time device with 512PS8 correlation.  
Gorushko V.A. has prepared the samples for the research.

### Сведения об авторах

Солодуха В.А., к.т.н., генеральный директор ОАО «Интеграл» – управляющая компания холдинга «Интеграл».

Пилипенко В.А., д.т.н., профессор, член-корр. НАН Беларуси, заместитель директора по научному развитию ГЦ «Белмикрoанализ» филиала НТЦ «Белмикросистемы» ОАО «Интеграл» – управляющая компания холдинга «Интеграл».

Горушко В.А., ведущий инженер ГЦ «Белмикрoанализ» филиала НТЦ «Белмикросистемы» ОАО «Интеграл» – управляющая компания холдинга «Интеграл».

### Information about the authors

Saladukha V.A., PhD, General Manager of JSC “Integral” – “Integral” Holding Managing Company.

Pilipenka U.A., D.Sci., Professor, Corresponding Member of the NAS of Belarus, Deputy Director for Science Research of the State Centre “Belmicroanalysis” Affiliate RDC “Belmicrosystems” of JSC “Integral” – “Integral” Holding Managing Company.

Harushka V.A., Leading Engineer of the State Centre “Belmicroanalysis” Affiliate RDC “Belmicrosystems” of JSC “Integral” – “Integral” Holding Managing Company..

**Адрес для корреспонденции**

220108, Республика Беларусь,  
г. Минск, ул. Казинца, 121 А,  
ОАО «Интеграл» – управляющая компания  
холдинга ОАО «Интеграл»  
тел. +375-17-212-37-41;  
e-mail: office@bms.by  
Пилипенко Владимир Александрович

**Address for correspondence**

220108, Republic of Belarus,  
Minsk, Kazintsa str., 121 A,  
JSC “Integral” – “Integral” Holding  
Managing Company  
tel. +375-17-212-37-41;  
e-mail: office@bms.by  
Pilipenko Vladimir Aleksandrovich