

ТЕХНОЛОГИЯ TSV(THROUGHSILICONVIALS) СБОРКИ МИКРОСХЕМ

Гармилин Е.В, Рыляков А.В, Герман Е.В.

Белорусский государственный университет информатики и радиоэлектроники
г. Минск, Республика Беларусь

Научный руководитель: Ефименко С.А. – канд. техн. наук, доцент

Аннотация. В работе рассмотрены особенности TSV (Throughsiliconvials) технологии, основные преимущества, недостатки, типовой технологический процесс, а также варианты реализации.

Ключевые слова: технология TSV (Throughsiliconvials), система в корпусе, технология монтажа C2W (ChipToWafer), технология монтажа W2W (WaferToWafer)

Введение. В настоящее время в производстве 3D изделий для космического применения все более широко применяется технология TSV (throughsiliconvials). Особенность этой технологии заключается в создании кремниевых сквозных межсоединений (переходных отверстий) для исключения процесса разварки кристаллов в корпусе. Данная технология обеспечивает крайне высокий уровень интеграции ИС. Технология TSV включает процессы формирования соединений, осаждения, заполнения, удаление металла с поверхности, утонения пластин, соединения/стекирование, инспектирования и тестирования. Существует возможность сборки 3D модулей, т.к. модуль памяти состоит из абсолютно идентичных кристаллов. Данная особенность позволяет многократно увеличивать объемы памяти для микросхемы по сравнению с однокристалльными микросборками.

Основная часть. Типовая конструкция конечного изделия, изготовленного с использованием технологии TSV, показана на рис. 1.

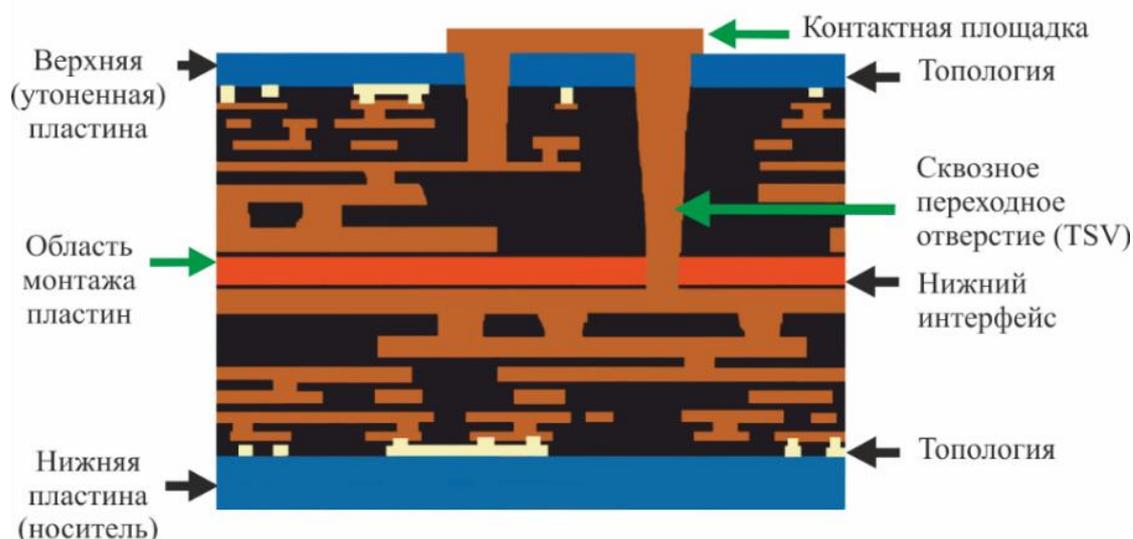


Рисунок 1. - Типовая конструкция микросборки, выполненной с использованием технологии TSV

Кроме техпроцесса выполнения сквозных переходных отверстий в кремниевых пластинах используются дополнительные операции: утонение пластин, глубокое плазменное травление и заполнение переходных отверстий.

Сборка гибридных модулей с применением технологии TSV способствовало развитию устройств типа SiP (SysteminPackage – «система в корпусе»), и, как следствие, создание и развитие «интерпоузера» – единый элемент, который собирается на кристалльном уровне без создания проволочных выводов для коммутации микросборочных элементов [1].

На рис. 2 представлены основные фазы реализации типового технологического процесса производства 3D-ИС. Сперва кремниевая пластина требуете количество циклов литографии, затем, в соответствии с разработанной топологией, создаются переходные отверстия с помощью травления. Отверстия заполняются проводящим металлом с помощью вакуумного осаждения или гальваническим методом с применением каталитических добавок. После заполнения отверстий должна следовать операция химико-механического полирования.

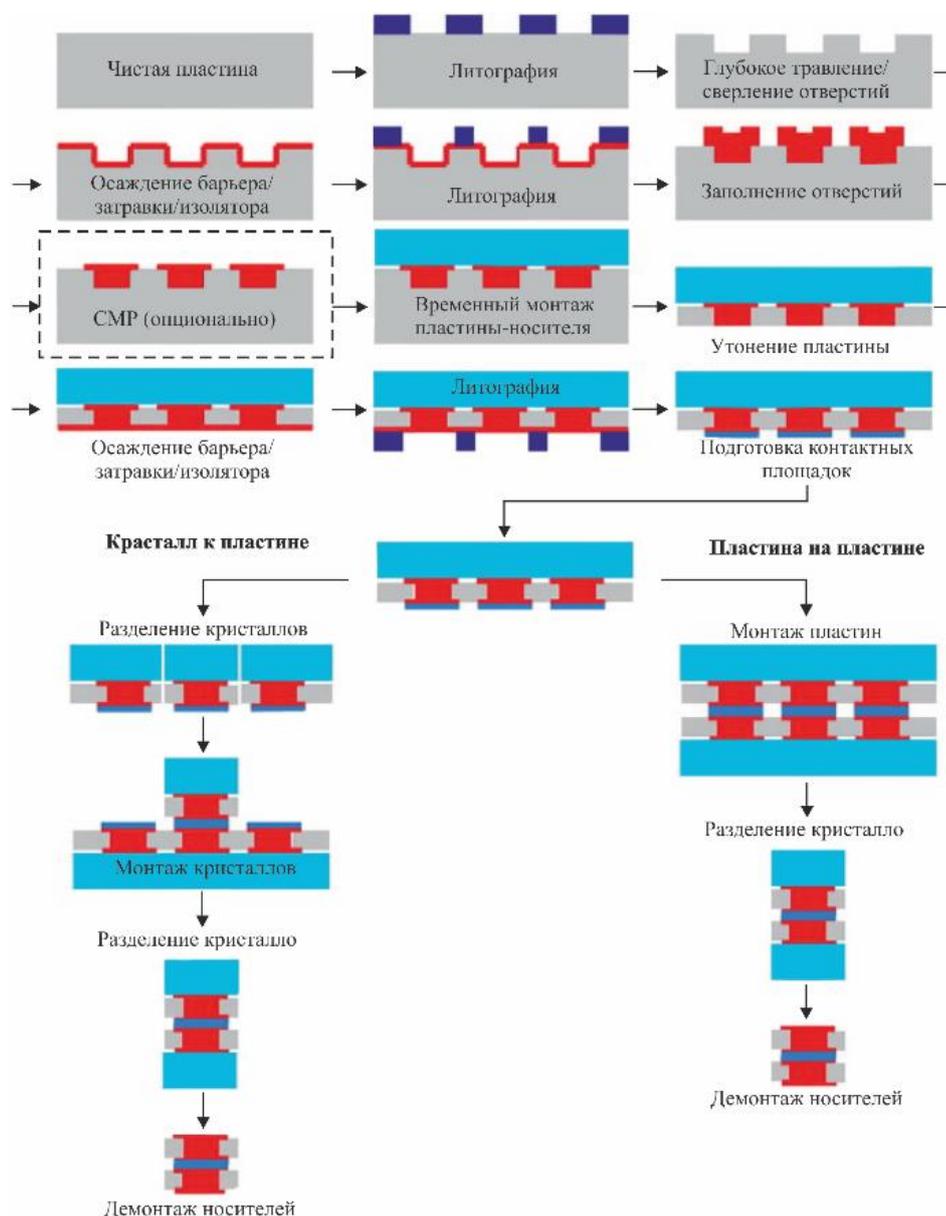


Рисунок 2. – Типовой технологический процесс производства 3D ИС [2]

Операция уменьшения толщины кремниевой пластины предназначена для вскрытия «глухих» переходных отверстий, что в итоге позволяет увеличить производительность микроэлектронного устройства и улучшить отвод тепла от кристалла (например, SOI - SilicononInsulator - технология «кремний на изоляторе», применяемая ведущими производителями микропроцессоров для повышения производительности). Операции утонения предшествует операция монтажа пластины на «временный» носитель, которым обычно является другая кремниевая или стеклянная пластина, позволяющая «утоненной» пластине пройти дальнейшие шаги производственного цикла. С обратной стороны утоненной пластины наносят контактные площадки для монтажа [3].

Для дальнейшей сборки кристаллов используются две основные разновидности технологий монтажа 3DC:

1. C2W (ChipToWafer). Утоненная пластина подвергается механической или лазерной резке и контролю работоспособности отдельных кристаллов, после чего проводят монтаж (посадку) годных кристаллов на вторую пластину;

2. W2W (WaferToWafer). Пластины монтируются непосредственно одна к другой и только после этого они поступают на разделение.

Каждый из этих вариантов имеет свои преимущества и свои недостатки. Так, например, для метода «кристалл к пластине» характерен более высокий коэффициент выхода годной продукции, однако с уменьшением размера кристалла и повышением требуемой точности монтажа метод «пластина к пластине» считается экономически более эффективным.

Заключение. Таким образом, технология позволяет осуществлять межсоединения на уровне смонтированных в трехразмерную сборку пластин или кристаллов.

Послойное наложение кристаллов друг на друга является наиболее продвинутой версией технологии TSV с практической точки зрения. Например, чипом памяти можно накрыть чип CPU, в таком случае расстояния сокращаются на порядок и, как следствие, больше возрастает производительность и снижается энергопотребление. Создание 3D-чипов методом наложения – не столько научная, сколько инженерная задача, поэтому ее активно решают фирмы-производители оборудования для производства микросхем. Технология TSV внедрена такими компаниями, как Micron, Samsung, IBM и 3M.

Однако при всех достоинствах у TSV есть один серьезный недостаток – данная технология построена на прецизионной механике. Это означает, что реализация такой технологии требует высочайшей точности. В данный момент ведутся поиски альтернативных решений на электромагнитных или оптических принципах.

Список литературы

1. Васильев А. *Современные технологии 3D-интеграции*/ А. Васильев// *Компоненты и технологии*. – 2010. – №1. – С.156-158.
2. Dr. D. Pedder. *System-in-Package (SiP)*/ Dr. D. Pedder// *A Guide for Electronics Design Engineers SiP Technology*. – 2008.
3. Белоус А. И., Ефименко С.А., Солодуха В.А., Пилипенко В.А. *«Основы силовой электроники»*. – Москва: «Техносфера», 2019. – 424

UDC 621.3.049.77

TSV TECHNOLOGY (THROUGHSILICONVIALS) CIRCUITS ASSEMBLY

Harmilin Y.V, Ryliakou A.V, Herman Y.V.

*Belarusian State University of Informatics and Radioelectronics
Minsk, Republic of Belarus*

Efimenko S.A. - Cand. tech. Sciences

Annotation. The paper discusses the features of the TSV technology, the main advantages, disadvantages, a typical technological process, as well as implementation options.

Key words: TSV technology (Throughsiliconvials), system in a case, C2W (ChipToWafer) mounting technology, W2W (WaferToWafer) mounting technology