

СХЕМОТЕХНИЧЕСКИЕ РЕШЕНИЯ ИМПУЛЬСНОЙ ЗАЩИТЫ НА МОП-ТРАНЗИСТОРАХ

Н.С. ОБРАЗЦОВ, С.Ю. МАКАРЕВИЧ, А.И. ПИНАЕВ

Типовая двухступенчатая схема защиты выводов ИС состоит из полевого транзистора с заземленным каналом, который используется как вторичный защитный элемент для ограничения импульса наводок.

Для обеспечения высокой эффективности данной схемы, необходимо использовать мощную полупроводниковую структуру в качестве главного элемента на первой стадии защиты, такую как электронный ключ либо сапрессор. Между первым и вторым каскадом обычно добавлен резистор для ограничения тока импульсной наводки, протекающего через затвор МОП транзистора на второй стадии защиты. Первичное устройство защиты должно срабатывать до того, как второй каскад выйдет из строя от перенапряжения наводки. В случае, если первичный элемент защиты имеет высокое пробивное напряжение, сопротивление может достигать 1 кОм и более. Большое сопротивление, включенное последовательно и большая емкость элементов защиты вызывает большую задержку входного сигнала, что может отразиться на работе всего цифрового устройства. Поэтому необходимо, по возможности, отказаться от использования последовательно включенного ограничительного сопротивления.

Здесь полевой транзистор с заземленным каналом используется как устройство ограничения импульсных наводок. Однако в этом случае из-за отсутствия сопротивления, ограничивающего ток, эффективность защиты полупроводниковой структуры деградирует с уменьшением геометрических размеров и увеличением степени интеграции ИС из-за того, что полевые транзисторы с заземленным каналом для обеспечения приемлемого уровня защиты должны иметь большие геометрические размеры.

Кроме того, такая структура обладает большой паразитной проходной емкостью, которая влияет на параметры входов ИС. Эта паразитная емкость нелинейна и зависит от уровня входного напряжения. Для некоторых высокоточных схем необходимо исключить такую зависимость.