

Министерство образования Республики Беларусь
Учреждение образования
Белорусский государственный университет
информатики и радиоэлектроники

УДК 004.33:004.054

Петровская
Вита Владленовна

Алгоритмы и программное средство генерации неисправностей
запоминающих устройств с заданными параметрами (для маршевых тестов)

АВТОРЕФЕРАТ
на соискание академической степени
магистра

по специальности 1-40 80 05 – Программная инженерия

Научный руководитель
Ярмолик В.Н.
д.т.н., профессор

Минск 2022

КРАТКОЕ ВВЕДЕНИЕ

Микросхемы памяти необходимы практически во всех электронных продуктах, они занимают первое место по количеству микросхем и их общей стоимости в современных вычислительных системах. Развитие технологий приводит к росту плотности запоминающих ячеек, следствием чего является увеличение сложности неисправностей. Требования к надежности запоминающих устройств очень высоки, поэтому тестирование при производстве микросхем памяти играет очень важную роль.

Неисправности в памяти возникают из-за ошибки логического или электрического проектирования, производственных дефектов, старения или разрушения компонентов. Поскольку механизм тестирования основан на сравнении логического поведения неисправной памяти с исправной памятью, физические дефекты представляют в виде математических моделей неисправностей. Наиболее актуальной является модель кодочувствительной неисправности, в которой могут участвовать все ячейки памяти.

Для обнаружения неисправностей используются маршевые тесты, которые обладают относительно небольшой сложностью и высокой покрывающей способностью. Маршевые тесты состоят из маршевых элементов. Алгоритм тестирования заключается в применении последовательности операций чтения и/или записи к каждой ячейке памяти. Классические маршевые тесты не восстанавливают исходное содержимое запоминающего устройства по завершению тестирования. Для проверки состояния памяти во время эксплуатации применяются неразрушающие маршевые тесты.

Полностью покрыть кодочувствительные неисправности можно только многократным применением маршевых тестов. В таком случае для каждой новой итерации изменяются исходные условия: порядок следования адресов или начальное состояние памяти.

Особенностью классического неразрушающего тестирования является использование сигнатур содержимого памяти для принятия решения о исправности запоминающего устройства. Проблему диагностирования дефектных ячеек решают новые неразрушающие тесты с четным повторением адресов.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Цель и задачи исследования

Целью диссертационной работы является изучение актуальных проблем тестирования запоминающих устройств, разработка программного средства для моделирования и тестирования неисправностей запоминающих устройств, проведение анализа и синтеза тестов для обнаружения кодочувствительных неисправностей.

Для достижения цели необходимо решить следующие задачи:

1. Изучить тенденции развития технологии памяти, способы тестирования и виды неисправностей памяти, определить актуальные задачи.
2. Обосновать и сформулировать требования к разрабатываемому программному средству.
3. Спроектировать и реализовать программу для анализа эффективности тестов памяти.
4. Проверить корректность работы программы.
5. Провести экспериментальные исследования.

Объект исследования – тестирование запоминающих устройств.

Предмет исследования – модели неисправностей запоминающих устройств, в которых участвуют несколько ячеек памяти, и тесты для обнаружения таких неисправностей.

Опубликованность результатов диссертации

По теме диссертации опубликовано 3 печатные работы, из них 1 работа в сборнике материалов международного научно-практического журнала ENDLESS LIGHT in SCIENCE, 1 работа в сборнике трудов и материалов международной конференции ИТС-2021 БГУИР, 1 работа в сборнике трудов и материалов научной конференции БГУИР.

Структура и объем диссертации

Диссертация состоит из введения, общей характеристики работы, четырех глав, заключения, списка использованных источников, списка публикаций автора и приложения. В первой главе представлен анализ предметной области, рассмотрены тенденции развития технологии памяти, виды неисправностей и способы их обнаружения. Вторая глава посвящена разработке архитектуры программного средства. В третьей главе освещены детали реализации программы. В четвертой главе представлены результаты экспериментов.

Общий объем работы составляет 70 страниц, из которых основного текста – 52 страницы, 20 рисунков на 19 страницах, 22 таблицы на 16 страницах, список использованных источников из 31 наименования на 3 страницах и 1 приложение на 18 страницах.

КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

Во **введении** определена область исследования, указаны современные подходы и проблемы тестирования памяти, показана актуальность темы диссертационной работы, дана краткая характеристика исследуемых вопросов и отражена структура диссертации.

В **первой главе** рассмотрены тенденции развития полупроводниковой памяти: обозначена доля памяти в мировом рынке полупроводников, приведено описание и сравнение основных видов оперативных запоминающих устройств, показана динамика увеличения площади памяти на кристалле. В тексте главы представлена функциональная модель, указаны причины некорректного поведения запоминающих устройств, приведено описание основных моделей неисправностей и способы их обнаружения. В первой главе описан алгоритм маршевых тестов, обозначена идея неразрушающего тестирования и приведены неразрушающие тесты с четным повторением адресов.

Во **второй главе** сформированы требования к программному средству, приведены диаграммы вариантов использования, блоков и компонентов. В тексте главы описан алгоритм работы программы.

В **третьей главе** приведена структура проекта: дано краткое описание программных модулей, проиллюстрирована структура и взаимодействие основных классов. В главе описаны детали программной реализации моделей неисправностей и основные компоненты пользовательского интерфейса.

В **четвертой главе** отражены результаты тестирования программного средства и экспериментальные исследования: покрытие кодочувствительных неисправностей классическими маршевыми тестами, многократными неразрушающими тестами с модификацией адресных последовательностей, результаты выполнения неразрушающих тестов с четным повторением адресов.

В результате было разработано программное средство, имитирующее неисправности памяти и позволяющее выполнять анализ эффективности маршевых тестов.

ЗАКЛЮЧЕНИЕ

В ходе работы над магистерской диссертацией были изучены тенденции развития ОЗУ, используемые модели неисправностей и способы тестирования, достигнутые результаты и актуальные проблемы тестирования памяти в современных вычислительных системах. Поскольку кодочувствительные неисправности являются наиболее актуальными и трудно обнаруживаемыми, было принято решение разработать программное средство, с помощью которого можно тестировать имитированный массив памяти с неисправностями для анализа эффективности маршевых тестов.

Для реализации программы были сформированы основные функциональные требования, построена диаграмма блоков и компонентов. В результате проектирования была построена диаграмма классов и схема алгоритма программного средства.

Вначале была реализована возможность тестирования одиночных неисправностей, затем с помощью подключенной библиотеки реактивных расширений в массив памяти были внедрены неисправности взаимного влияния и кодочувствительные неисправности. После проверки корректности полученных в программе результатов применения классических маршевых тестов была разработана функция преобразования тестов в неразрушающий вид. Далее была добавлена возможность многократного тестирования с изменением адресной последовательности.

Результаты однократного и многократного тестирования, полученные в разработанной программе, были аналогичны представленным ранее в работах по тестированию ОЗУ, что свидетельствует о корректности алгоритма программного средства. Наиболее актуальными являются исследования покрывающей способности новых неразрушающих тестов с четным повторением адресов.

В ходе исследования были проведены однократные и многократные тесты March_2A_1 и March_2A_2 для обнаружения неисправностей взаимного влияния (CFin и CFid) и кодочувствительных неисправностей PNPSFk ($k=3,5,7,9$). Для тестирования использовались адресные последовательности, сгенерированные на базе счетчиковой последовательности и на основании порождающего полинома $f(x) = 1 + x^4 + x^9$. В ходе анализа эффективности тестов было выяснено, что часть неисправностей в тесте March_qA_2 маскируется, это требует дополнительного сравнения сигнатур памяти после прохождения тестом каждого базового элемента. Маршевый тест March_2A_2 показал высокое покрытие кодочувствительных неисправностей при многократном тестировании с применением оптимальных масок для модификации адресной последовательности.

В результате было реализовано программное средство для имитации неисправностей и анализа эффективности маршевых тестов, а также получены экспериментальные данные для новых неразрушающих тестов с четным повторением адресов.

СПИСОК ОПУБЛИКОВАННЫХ РАБОТ

1. Петровская, В.В. Анализ эффективности обнаружения кодочувствительных неисправностей маршевыми тестами / В.В. Петровская, Д.В. Деменковец // Международный научно-практический журнал ENDLESS LIGHT in SCIENCE 25-26 Января 2021 г. – г. Алматы, Казахстан, 2021. – С. 113–117.

2. Petrovskaya, V.V. The basics of memory fault detection with march tests / V.V. Petrovskaya, D.V. Demenkovets // Проблемы экономики и информационных технологий: сборник тезисов и статей докладов 57-ой научной конференции аспирантов, магистрантов и студентов БГУИР, Минск, 19-21 апреля 2021 г. / Белорусский государственный университет информатики и радиоэлектроники. – Минск, 2021. – С. 329–330.

3. Петровская, В.В. Анализ тестов запоминающих устройств для обнаружения пассивных кодочувствительных неисправностей / В.В. Петровская, Д.В. Деменковец // Информационные технологии и системы 2021 (ИТС 2021): материалы международной научной конференции, Минск, 24 ноября 2021 г. / Белорусский государственный университет информатики и радиоэлектроники; редкол.: Л. Ю. Шилин [и др.]. – Минск, 2021. – С. 128–129.