

Учреждение образования
БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
ИНФОРМАТИКИ И РАДИОЭЛЕКТРОНИКИ

УДК 621.377.6.037

ЧАН
Туан Чунг

**ПРИБОРНО-ТЕХНОЛОГИЧЕСКОЕ МОДЕЛИРОВАНИЕ
МОП-ТРАНЗИСТОРОВ В ПРОЦЕССЕ ИЕРАРХИЧЕСКОГО
ПРОЕКТИРОВАНИЯ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ**

АВТОРЕФЕРАТ

диссертации на соискание ученой степени
кандидата технических наук

по специальности 05.27.01 – Твердотельная электроника, радиоэлектронные
компоненты, микро- и наноэлектроника, приборы на квантовых эффектах

Минск 2015

Научная работа выполнена в учреждении образования «Белорусский государственный университет информатики и радиоэлектроники».

Научный руководитель **Стемпичкий Виктор Романович**,
кандидат технических наук, доцент, доцент
кафедры микро- и наноэлектроники учреждения
образования «Белорусский государственный
университет информатики и радиоэлектроники»

Официальные оппоненты: **Дворников Олег Владимирович**,
доктор технических наук, доцент,
главный научный сотрудник отдела № 23
открытого акционерного общества «Минский
научно-исследовательский приборостроительный
институт»

Авдеев Николай Александрович,
кандидат технических наук, старший научный
сотрудник лаборатории цифрового синтеза
государственного научного учреждения
«Объединенный институт проблем информатики»
Национальной академии наук Беларуси

Оппонирующая организация Открытое акционерное общество «ИНТЕГРАЛ» –
управляющая компания холдинга «ИНТЕГРАЛ»

Защита состоится 25 июня 2015 г. в 14.00 на заседании совета по защите
диссертаций Д 02.15.03 при учреждении образования «Белорусский
государственный университет информатики и радиоэлектроники» по адресу:
220013, г. Минск, ул. П. Бровки, 6, корп. 1, ауд. 232, тел. 293-89-89,
e-mail: dissovet@bsuir.by.

С диссертацией можно ознакомиться в библиотеке учреждения образования
«Белорусский государственный университет информатики
и радиоэлектроники».

Автореферат разослан « ____ » мая 2015 г.

Ученый секретарь
совета по защите диссертаций,
доктор технических наук, профессор

С. В. Бордусов

КРАТКОЕ ВВЕДЕНИЕ

Разработка современных микро- и нанoeлектронных устройств требует использования методов моделирования, позволяющих посредством численных экспериментов устанавливать количественные зависимости между электрофизическими, топологическими и эксплуатационными параметрами интегральных структур с учетом сложных взаимодействий в конкретных интегральных микросхемах (ИМС).

Актуальными являются задачи интеграции и унификации средств компьютерного моделирования, применяемых на всех этапах проектирования и экспериментальной отработки технологических процессов, приборных структур, схемотехнических решений, а также оптимизации и адаптации параметров используемых физико-математических моделей. Решение указанных задач обеспечит реализацию иерархического подхода к проектированию ИМС посредством организации взаимодействия используемых программных средств на всех уровнях моделирования.

Уменьшение технологических норм изготовления ИМС приводит к возникновению новых физических, в том числе квантовых эффектов в наноразмерных МОП-транзисторах, для учета которых необходимо создавать усовершенствованные физико-математические модели. В связи с чем серьезной проблемой становится значительное (на порядок) снижение быстродействия средств моделирования.

Стандартные программные средства моделирования электрических характеристик МОП-транзисторов используют «встроенные» модели переноса носителей заряда в приборных структурах. Использование же стандартных процессов моделирования и проектирования в других производственных условиях и с другими технологическими нормами может привести к «неадекватным» результатам.

Таким образом, актуальной становится задача разработки методов адаптации физико-математических моделей, описывающих перенос носителей заряда, реализованных в комплексах компьютерного проектирования изделий микроэлектроники, для моделирования полупроводниковых приборов, изготовленных с использованием нанометровых проектных норм.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Связь работы с научными программами, темами

Работа выполнялась в рамках обеспечения решения задач Государственных программ научных исследований (ГПНИ) и гранта Белорусского республиканского фонда фундаментальных исследований (БРФФИ):

– ГПНИ «Электроника и фотоника», задание 1.1.03: «Разработка компактной модели МОП-транзистора с глубоко субмикронными проектными нормами», сроки выполнения 2011 – 2013 гг., номер госрегистрации 20120387;

– грант БРФФИ: «Разработать математические методы и программное обеспечение для проведения статистической обработки результатов экспериментальных измерений», договор Ф13В-003 от 16.04.2013 г., сроки выполнения 2013 – 2015 гг., номер госрегистрации 20132290;

– ГПНИ «Электроника и фотоника», задание 1.1.16: «Разработка методов, алгоритмов и специального программного обеспечения для экстракции и идентификации Spice-параметров наноразмерных полупроводниковых приборов», сроки выполнения 2014 – 2015 гг., номер госрегистрации 20143445.

Цель и задачи исследования

Целью диссертационной работы является разработка и апробация методов и алгоритмов оптимизации режимов и адаптации параметров моделей технологических операций и электрических характеристик МОП-транзисторов для расширения возможностей стандартных программных комплексов проектирования интегральных микросхем, в частности, моделирования электрических характеристик приборов с нанометровыми проектными нормами.

Для достижения поставленной цели необходимо решить следующие задачи:

1. Проанализировать современные методы повышения эффективности приборно-технологического проектирования интегральных микросхем, методы реализации иерархического проектирования и оптимизации технологических процессов, приборных структур, схемо- и системотехнических решений с учетом статистических разбросов режимов технологических операций.

2. Изучить особенности конструкции и принципы функционирования МОП-транзисторов, изготовленных с проектными нормами менее 90 нм; исследовать физические, в том числе квантовомеханические эффекты,

возникающие в структуре наноразмерных полупроводниковых приборов; проанализировать подходы к моделированию переноса носителей заряда в данной группе приборных структур.

3. Разработать и апробировать в серии компьютерных и натуральных экспериментов методы, алгоритмы и программное обеспечение, реализующие комплексный подход к иерархическому проектированию изделий микроэлектроники с учетом статистических разбросов режимов технологических процессов на примере оптимизации технологического процесса изготовления и электрических характеристик n -МОП-транзистора с 0,35 мкм проектными нормами.

4. Разработать и апробировать в серии компьютерных и натуральных экспериментов методы, алгоритмы и программное обеспечение, обеспечивающие возможность адаптации параметров диффузионно-дрейфовой модели (модель подвижности Дарвиша) для описания электрических характеристик наноразмерных МОП-транзисторов.

Научная новизна

Предложено теоретическое и экспериментальное обоснование комплексного подхода к реализации иерархического проектирования изделий микроэлектроники с учетом статистических разбросов режимов технологического процесса, который включает процедуры статистического анализа и оптимизации технологических параметров и коэффициентов моделей приборно-технологического проектирования элементов интегральных микросхем, входящих в состав систем автоматизированного проектирования в микроэлектронике.

В результате проведения серии компьютерных экспериментов предложено теоретическое обоснование и выполнена апробация методики адаптации параметров моделей переноса носителей заряда для описания электрических характеристик наноразмерных МОП-транзисторов, основанной на применении корректирующих коэффициентов в диффузионно-дрейфовой модели, рассчитываемых посредством определения значимых параметров сложных многофакторных систем и использования методов оптимизации.

Положения, выносимые на защиту

1. Развитие метода иерархического проектирования интегральных микросхем за счет совместного использования процедур оптимизации параметров математических моделей, описывающих физические процессы

в структуре полупроводниковых приборов, и анализа влияния статистических разбросов технологических режимов на выходные характеристики приборных структур, схемотехнических решений обеспечивает увеличение точности результатов моделирования характеристик интегральных микросхем относительно экспериментальных данных с учетом особенностей конкретного технологического маршрута.

2. Уточнение параметров и коэффициентов моделей описания технологического маршрута изготовления n -МОП-транзистора с 0,35 мкм проектными нормами, выполненное методами аппроксимации экспериментальных данных и оптимизации, обеспечивает уменьшение максимальных значений относительных отклонений результатов моделирования электрических и конструктивных характеристик формируемого прибора с 21 до 5 % по сравнению с данными натурных измерений.

3. Применение корректирующих коэффициентов в диффузионно-дрейфовой модели переноса носителей заряда в процессе расчета электрических характеристик наноразмерных МОП-транзисторов позволяет описывать их электрические характеристики, обеспечивая соответствие экспериментальным данным с относительной погрешностью не более 5 % и сокращая длительность моделирования от 2 до 5 раз.

Личный вклад соискателя ученой степени

Содержание диссертационной работы отражает личный вклад автора, заключающийся в разработке новых, научно обоснованных, проверенных на практике методов оптимизации режимов технологических процессов микроэлектроники, параметров моделей переноса носителей заряда в полупроводниковых приборах; интерпретации и анализе результатов компьютерных и натурных экспериментов. Совместно с научным руководителем определены структура, цели и задачи исследования, обобщены основные научные результаты. Совместно с соавторами публикаций осуществлялась подготовка и проведение исследований, обсуждались полученные результаты.

Апробация диссертации и информация об использовании ее результатов

Основные результаты диссертационных исследований докладывались и обсуждались на следующих международных и республиканских научно-технических конференциях и семинарах: Белорусско-российская научно-

техническая конференция «Технические средства защиты информации», Браслав, Беларусь, 2010; XV Международная научно-техническая конференция «Современные средства связи», Минск, Беларусь, 2010; International Conference on The Experience of Designing and Application of CAD Systems in Microelectronics – CADSM, Polyana-Svalyava, Ukraine, 2011, 2013; International Symposium on East-West Design & Testing – EWDTs, Sevastopol, Ukraine, 2011; International Conference on MIXED Design of Integrated Circuits and Systems – MIXDES, Warsaw, Poland, 2012; Международная научно-практическая конференция «Физика конденсированного состояния – ФКС-21», Гродно, Беларусь, 2013; Международная научно-практическая конференция «Современные информационные компьютерные технологии – mcIT», Гродно, Беларусь, 2013; International Workshop on New Approaches to High-Tech: Nano-Design, Technology, Computer Simulations – NDTCS, Minsk, Belarus, 2013; International Conference on Integrated Circuits Design and Verification – ICDV, Ho Chi Minh City, Vietnam, 2013; Международная научно-техническая конференция, приуроченная к 50-летию МРТИ–БГУИР, Минск, Беларусь, 2014.

Результаты диссертационных исследований переданы для практического использования в опытно-промышленном производстве филиала «Научно-технический центр «Белмикросистемы»» ОАО «ИНТЕГРАЛ» – управляющая компания холдинга «ИНТЕГРАЛ»; использованы в рамках совместных исследований между НИЛ «Компьютерное проектирование микро- и нанoeлектронных систем» научно-исследовательской части БГУИР и научно-производственной компанией «НТ-Лаб»; внедрены в учебный процесс кафедры микро- и нанoeлектроники БГУИР и кафедры «Интеллектуальные системы» Белорусского национального технического университета.

Опубликование результатов диссертации

Основные результаты диссертационных исследований опубликованы в 19 научных работах общим объемом 5,1 авторского листа. Из них 6 статей объемом 2,4 авторского листа в рецензируемых научных журналах в соответствии с пунктом 18 Положения о присуждении ученых степеней и присвоении ученых званий в Республике Беларусь, 10 публикаций объемом 2,4 авторского листа в материалах и сборниках трудов научных конференций, 3 тезиса докладов научных конференций объемом 0,3 авторского листа.

Структура и объем диссертации

Диссертация состоит из введения, общей характеристики работы, четырех глав, заключения, библиографического списка и пяти приложений. Общий объем диссертационной работы составляет 135 страниц, из них 113 страниц основного текста, 41 рисунок на 29 страницах, 29 таблиц на 15 страницах, библиографический список из 96 наименований на 7 страницах, список публикаций автора из 19 наименований на 3 страницах, 5 приложений на 12 страницах.

ОСНОВНАЯ ЧАСТЬ

Во **введении и общей характеристике работы** определены основные направления исследований, обоснована актуальность темы диссертации, сформулированы цель и задачи исследования, основные положения, выносимые на защиту, охарактеризован личный вклад соискателя, изложены апробация и опубликованность результатов диссертации.

В **первой главе** проанализированы современные методы повышения эффективности приборно-технологического проектирования интегральных микросхем, реализации иерархического проектирования и оптимизации параметров технологических процессов, характеристик приборных структур, схемотехнических решений с учетом статистических разбросов режимов технологического маршрута.

Необходимая точность результатов моделирования технологических процессов изготовления изделий микроэлектроники в условиях конкретного опытно-промышленного производства определяется не только полнотой физических процессов, описываемых моделями отдельных операций и переноса носителей заряда в приборных структурах, но и выбором адекватных параметров (коэффициентов) математических выражений, составляющих эти модели.

Использование программного обеспечения с моделями, адаптированными к условиям конкретного производства, позволяет в значительной степени снизить затраты на экспериментальную отработку разрабатываемых изделий микроэлектроники, сократить временные и финансовые затраты на проектирование и изготовление и в конечном счете повысить выход годных изделий.

Показано, что принципиальной проблемой математического описания электрических характеристик полупроводниковых приборов с нанометровыми размерами элементов (менее 90 нм) является возникновение новых, в том числе

квантовых эффектов, оказывающих существенное влияние на достоверность результатов компьютерного моделирования.

Моделирование электрических характеристик наноразмерных приборных структур с использованием подходов, основанных на квантовомеханическом описании механизмов переноса носителей заряда, особенно при полном квантовом описании, отличается требовательностью к вычислительным ресурсам (таблица 1).

Таблица 1. – Время, затраченное на моделирование электрических характеристик наноразмерного МОП-транзистора с использованием различных подходов к описанию переноса носителей заряда

Используемые модели	Длительность моделирования, мин	
	$I_D = f(V_{GS})$	$I_D = f(V_{DS})$
Диффузионно-дрейфовая	5,1	4,8
Диффузионно-дрейфовая с коррекцией квантовым потенциалом Бома	22,5	17,9
Самосогласованного решения уравнений Пуассона и Шрёдингера с использованием функции Грина	550,2	490,3

Таким образом, целесообразной является разработка собственных методов адаптации параметров классических диффузионно-дрейфовых моделей с целью получения результатов моделирования электрических характеристик наноразмерных полупроводниковых приборов, которые бы в определенном диапазоне соответствовали данным, полученным с использованием квантово-механических приближений.

Во **второй** главе описан комплексный подход к реализации иерархического проектирования технологических процессов, приборных структур, схемотехнических решений с учетом статистических разбросов режимов технологических операций, методик адаптации параметров физико-математических моделей переноса носителей заряда для приборов с нанометровыми проектными нормами.

Блок-схема реализации комплексного подхода представлена на рисунке 1. Выходные характеристики каждого предыдущего этапа являются входными параметрами для последующего этапа проектирования.

Реализация предложенного подхода требует совместного использования как стандартных комплексов проектирования (программного обеспечения компаний Silvaco, Cadence, Mentor Graphics, Synopsys), так и собственных программных средств аппроксимации результатов компьютерных и натуральных экспериментов (программные комплексы Icarus, UniStat), базирующихся

на методах поверхности откликов, статистического анализа данных экспериментальных измерений, оптимизации режимов технологических процессов и адаптации параметров физико-математических моделей отдельных технологических операций и переноса носителей заряда в полупроводниковых приборах.



Рисунок 1. – Блок-схема комплексного подхода к реализации иерархического проектирования технологических процессов, приборных структур, схемотехнических и системных решений с учетом статистических разбросов режимов технологических операций

Предложена обобщенная методика оптимизации режимов технологического процесса, настройки и верификации параметров физико-математических моделей описания отдельных операций технологического маршрута, а также моделей переноса носителей заряда в структуре полупроводниковых приборов.

Методика реализована в программе UniStat, которая позволяет проводить верификацию (настройку) режимов технологического процесса, параметров

моделей технологических операций (модуль Athena) и физико-математических моделей, применяемых для описания переноса носителей заряда (модуль Atlas). UniStat представляет собой отдельный программный продукт, который выполняет функцию надстройки относительно модулей Athena и Atlas программного комплекса компании Silvasco.

Блок-схема реализации описанной методики представлена на рисунке 2.



Рисунок 2. – Блок-схема реализации методики оптимизации режимов технологического процесса, настройки и верификации параметров физико-математических моделей технологических операций и переноса носителей заряда

Для расчета параметров классических диффузионно-дрейфовых моделей, применяемых для математического описания электрических характеристик наноразмерных полупроводниковых приборов (МОП-транзисторов), разработана методика адаптации параметров физико-математических моделей переноса носителей заряда МОП-транзисторов с нанометровыми проектными нормами.

Сущность предлагаемой методики заключается в использовании корректирующих коэффициентов, обеспечивающих такие значения параметров диффузионно-дрейфовых моделей, применяемых для описания физических

механизмов переноса носителей заряда в программных комплексах приборно-технологического моделирования (например компаний Silvaco и Synopsys), которые бы эффективно учитывали квантово-механические механизмы переноса, характерные для приборных структур с нанометровыми проектными нормами (рисунок 3).

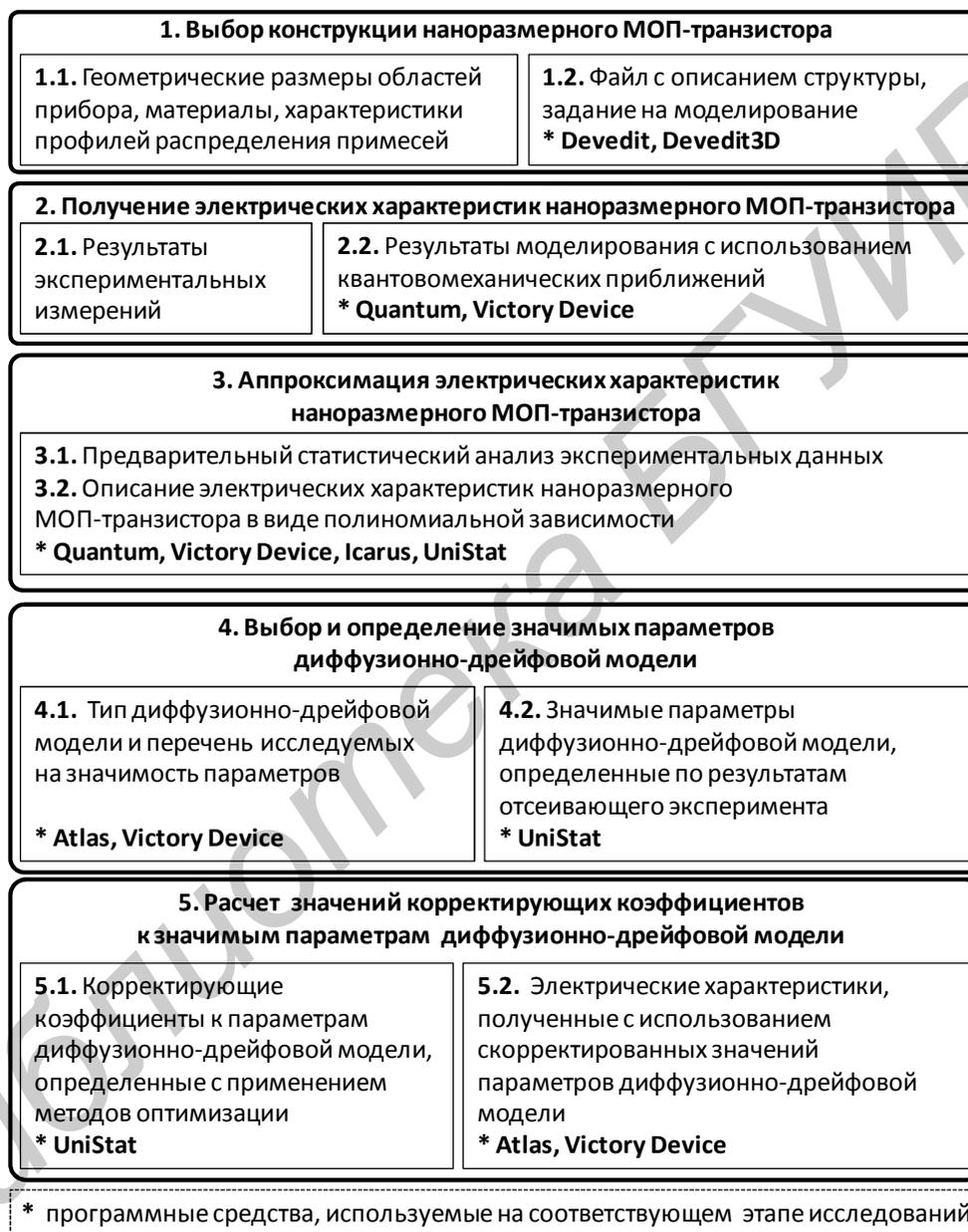


Рисунок 3. – Методика адаптации параметров диффузионно-дрейфовых моделей для описания электрических характеристик МОП-транзисторов с нанометровыми проектными нормами

Разработанная методика включает этапы определения значимых параметров моделей посредством проведения отсеивающих экспериментов и оптимизации значений с использованием соответствующих математических методов. В качестве программных средств, реализующих указанную методику,

следует использовать как комплексы собственной разработки (UniStat), так и коммерческие программные продукты (Athena, Atlas, Quantum). В качестве входных параметров для верификации параметров диффузионно-дрейфовых моделей могут выступать и данные натуральных экспериментов – результаты измерений вольт-амперных характеристик наноразмерных полупроводниковых приборов.

В третьей главе описаны результаты апробации комплексного подхода к решению задачи иерархического проектирования технологических процессов, приборных структур, схемотехнических решений с учетом статистических разбросов режимов технологических операций.

С использованием разработанных методов и программного обеспечения UniStat выполнена оптимизация параметров технологического процесса изготовления *n*-МОП-транзистора с 0,35 мкм проектными нормами, который используется в серийном производстве ОАО «ИНТЕГРАЛ».

Определены значения десяти технологических параметров, которые обеспечивают соответствие результатов компьютерного моделирования выходных характеристик технологического процесса и электрических характеристик приборной структуры данным экспериментальных измерений с относительной погрешностью, не превышающей 5 % (таблица 2).

Таблица 2. – Значения выходных характеристик на основе стандартных и оптимизированных параметров технологического процесса изготовления *n*-МОП-транзистора с 0,35 мкм проектными нормами

Оптимизируемая характеристика	Требуемое значение	Значение		Отн. отклонение, %	
		без оптим.	с оптим.	без оптим.	с оптим.
Глубина <i>p-n</i> -перехода стока/истока, мкм	0,18	0,196	0,179	8,7	0,63
Глубина <i>p-n</i> -перехода областей LDD, мкм	0,08	0,066	0,0761	21,3	4,86
Пороговое напряжение, В	0,6	0,556	0,597	7,3	0,57
Ток насыщения I_{DS} , А/мкм	$5,66 \cdot 10^{-4}$	$6,25 \cdot 10^{-4}$	$5,65 \cdot 10^{-4}$	13,9	0,13

Исследовано влияние статистических разбросов режимов технологических операций на конструктивные и электрические характеристики *n*-МОП-транзистора, а также выходные характеристики аналоговых (дифференциальный усилитель) и цифровых (D-триггер) схемотехнических решений на его основе.

На первом этапе исследований по результатам отсеивающего эксперимента определены технологические параметры, оказывающие

наибольшее влияние на пороговое напряжение исследуемого прибора: доза имплантации D_1 при формировании кармана; энергия имплантации E_1 при формировании кармана; температура T_1 окисления для создания подзатворного окисла; температура окисления T_2 при формировании разделителя; температура T_3 при отжиге имплантированной примеси.

Величина относительных отклонений значений дозы и энергии имплантации установлена равной $\pm 5\%$, температур T_1 , T_2 и T_3 – $\pm 1\%$.

Исследуемыми выходными характеристиками технологического процесса были выбраны толщина подзатворного диэлектрика T_{OX} ; концентрация примеси в области канала C_{CH} ; слоиое сопротивление областей стока и истока R_{SH} .

Выходными характеристиками, анализируемыми на этапе проектирования прибора, были пороговое напряжение V_{TH} ; ток стока в режиме насыщения I_{DS} .

Для обеспечения возможности проведения схемотехнического моделирования выполнена экстракция 65 параметров модели BSIM 3v3 0,35 мкм n -МОП-транзистора. Следует отметить, что часть исследуемых выходных характеристик (R_{SH} , T_{OX} , V_{TH}) являются Spice-параметрами электрической (компактной) модели исследуемого МОП-транзистора.

Для схемотехнических решений проведен анализ влияния статистических отклонений Spice-параметров на разброс времени задержки переднего и заднего фронтов сигнала на выходе D-триггера, а также отклонения коэффициента усиления дифференциального усилителя. Изучение статистического разброса значимых характеристик исследуемых схем реализовано с использованием программного пакета компании Cadence при моделировании в режиме статистического анализа в цикле Монте-Карло (200 итераций). Значимые Spice-параметры были определены при проведении анализа малосигнальной чувствительности (Sens-анализ) выходного напряжения аналоговой и цифровой схем.

Обобщенные результаты анализа влияния разбросов режимов технологических операций на выходные характеристики технологического процесса, приборной структуры и схемотехнических решений представлены в таблице 3.

По результатам статистического анализа, проведенного на этапах проектирования технологии изготовления, электрических характеристик аналоговой и цифровой схем, сформированных на основе n -МОП-транзистора с 0,35 мкм проектными нормами, установлено, что при разбросе величин технологических параметров до 5% от номинального значения отклонения выходных характеристик прибора достигает 20% , для схемотехнических решений – от 20% для цифровых до 35% для аналоговых.

Таблица 3. – Результаты анализа влияния статистических разбросов режимов технологических операций на выходные характеристики технологического процесса, приборной структуры и схмотехнических решений

Проектирование технологии			
Параметр	T_{OX}	C_{CH}	R_{SH}
Разброс значений, %	10	15	9,5
Проектирование прибора			
Параметр	V_{TH}	I_{DS}	
Разброс значений, %	21	19	
Проектирование схемы (цифровая)			
Параметр	Время задержки переднего фронта сигнала на выходе	Время задержки заднего фронта сигнала на выходе	
Разброс значений, %	20	19	
Проектирование схемы (аналоговая)			
Параметр	Коэффициент усиления дифференциального усилителя		
Разброс значений, %	35		

В четвертой главе представлены результаты адаптации параметров диффузионно-дрейфовой модели для описания электрических характеристик наноразмерных МОП-транзисторов с использованием корректирующих коэффициентов.

На основании анализа уравнений модели подвижности Дарвиша и результатов отсеивающих экспериментов определены значения корректирующих коэффициентов для математических выражений моделей подвижности в поперечном и продольном электрических полях; оптимальное значение плотности состояний в области канала. В качестве модели подвижности использовалась модель Дарвиша.

После введения корректирующих коэффициентов выражения, описывающие зависимости скорости насыщения и подвижности носителей заряда в продольном электрическом поле, соответственно приняли вид:

$$v_{sat} = \frac{0,97\alpha}{1 + \theta \exp\left(\frac{T_L}{T_{nom}}\right)},$$

$$\mu = \frac{\mu_0(E_{\perp})}{\left[1 + \left(\frac{\mu_0(E_{\perp})E_{II}}{v_{sat}}\right)^{0,56\beta}\right]^{1/0,56\beta}},$$

где v_{sat} – скорость насыщения;

α , β , θ и T_{nom} – эмпирические коэффициенты;

T_L – температура кристалла;

μ_0 – низкополевая подвижность электронов;

E_{\perp} , E_{II} – величины поперечного и продольного электрических полей.

На рисунке 4 представлены зависимости тока стока от напряжения на стоке n -МОП-транзистора, измеренные экспериментально и полученные как результат компьютерного моделирования с использованием стандартной и адаптированной диффузионно-дрейфовой моделей.

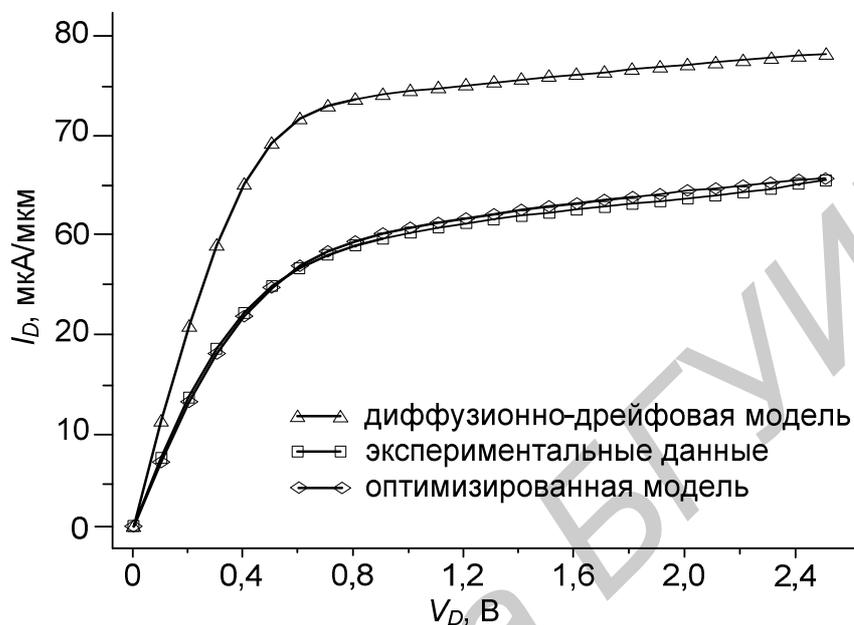


Рисунок 4. – Зависимости тока стока от напряжения на стоке n -МОП-транзистора

На рисунке 5 представлены вольт-фарадные характеристики, полученные при различных подходах к моделированию.

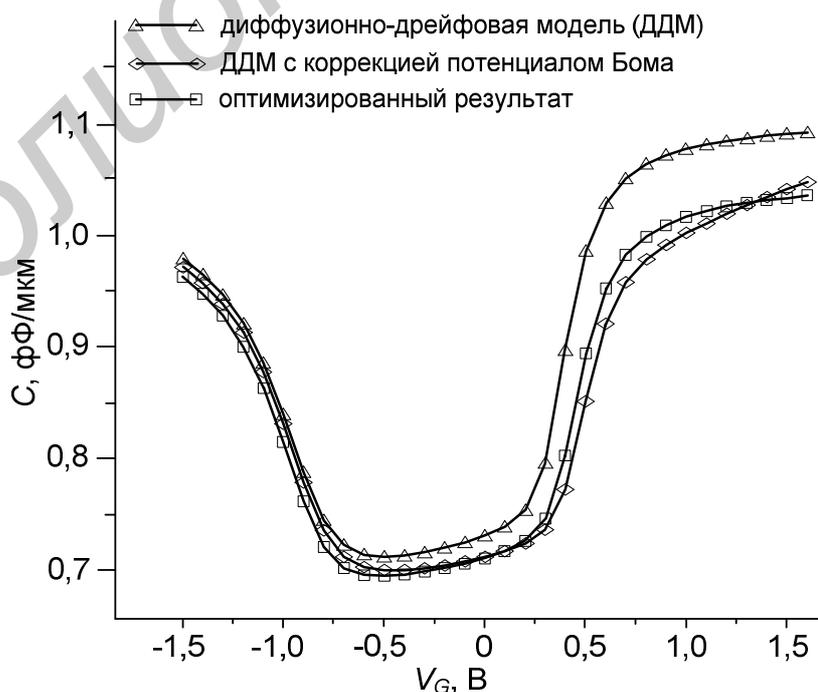


Рисунок 5. – Вольт-фарадные характеристики n -МОП-транзистора

Величина среднеквадратичного отклонения для оптимизированных участков вольт-амперной и вольт-фарадной характеристик, рассчитанных с учетом корректирующих коэффициентов к параметрам диффузионно-дрейфовой модели наноразмерного n -МОП-транзистора, не превышает 5 %.

В приложениях представлены инструкция пользователя программного комплекса UniStat, а также информация об использовании и внедрении полученных результатов.

ЗАКЛЮЧЕНИЕ

Основные научные результаты диссертации

1. Показано, что реализация комплексного подхода к иерархическому проектированию интегральных микросхем, включающего этапы настройки (верификации) параметров физико-математических моделей описания технологических процессов и переноса носителей заряда в приборных структурах, а также оптимизацию режимов технологических операций с учетом их статистического разброса, обеспечивает адаптацию используемых средств проектирования к конкретному технологическому маршруту и, как следствие, повышение выхода годных изделий [1, 2, 5, 6, 17].

2. Установлено, что использование подходов, основанных на квантово-механическом описании механизмов переноса носителей заряда, особенно реализующих метод полного квантового описания для моделирования электрических характеристик наноразмерных приборных структур, приводит к увеличению временных затрат в пять и более раз по сравнению с длительностью расчетов с использованием диффузионно-дрейфовых моделей [3, 4, 11, 16].

3. Разработанные методы, алгоритмы и программное обеспечение, основанные на применении математических методов планирования экспериментов, аппроксимации и оптимизации, использованные при поиске оптимальных значений режимов технологических операций изготовления n -МОП-транзистора с 0,35 мкм проектными нормами, обеспечивают соответствие результатов моделирования выходных характеристик технологического процесса и электрических характеристик приборной структуры данным экспериментальных измерений с относительной погрешностью, не превышающей 5 % [1, 2, 5, 6, 17, 18].

4. Результаты исследования влияния статистических разбросов режимов технологических операций изготовления n -МОП-транзистора с 0,35 мкм проектными нормами показали, что при их относительном отклонении на 5 %

от номинального значения разброс значений выходных характеристик приборной структуры превышает 20 %, а для схемотехнических решений – от 20 % для цифровых до 35% для аналоговых [1, 2, 5, 6, 17, 18].

5. Показано, что методика адаптации параметров моделей переноса носителей заряда, в частности, модели подвижности Дарвиша, предназначенная для описания электрических характеристик МОП-транзисторов с нанометровыми проектными нормами и основанная на использовании корректирующих коэффициентов к параметрам модели, рассчитываемых посредством применения методов определения значимых параметров многофакторных систем и модифицированного метода прямого поиска, обеспечивает величину среднеквадратичного отклонения для оптимизированного участка вольт-амперной характеристики не более 5 % относительно экспериментальных данных или результатов расчетов, основанных на квантовомеханических приближениях [3, 4, 7–16, 19].

Рекомендации по практическому использованию результатов диссертации

1. Комплексный подход к иерархическому проектированию интегральных микросхем предназначен для практической реализации в процессе компьютерного проектирования изделий микроэлектроники при поиске оптимальных значений режимов отдельных технологических операций изготовления, адаптации параметров физико-математических моделей полупроводниковых приборов, оптимизации параметров схемотехнических решений.

2. Методика адаптации параметров моделей переноса носителей заряда предназначена для использования на этапе моделирования электрических характеристик МОП-транзисторов с нанометровыми проектными нормами и позволяет сократить временные затраты в пять и более раз по сравнению с длительностью расчетов с использованием моделей, основанных на квантовомеханическом описании механизмов переноса носителей заряда, особенно реализующих метод полного квантового описания.

3. Программное обеспечение Unistat предназначено для приборно-технологического моделирования технологических процессов и элементов интегральных микросхем, обеспечивает расширение возможностей программного комплекса компании Silvaco и реализует функции оптимизации режимов технологических операций и адаптации параметров физико-математических моделей технологических процессов и полупроводниковых приборов.

СПИСОК ПУБЛИКАЦИЙ СОИСКАТЕЛЯ УЧЕНОЙ СТЕПЕНИ

Статьи в рецензируемых научных журналах

1. Предварительная обработка экспериментальных данных в статистическом проектировании изделий микроэлектроники / Туан Чунг Чан, П.Г. Павлов, А.И. Костров, **В.В. Нелаев**, В.Р. Стемпицкий // Доклады БГУИР. – 2013. – № 2(72). – С. 14–20.

2. Lovshenko, I. Device and technology simulation of IGBT on SOI structure / I. Lovshenko, V. Stempitsky, Tuan Trung Tran // Materials Physics and Mechanics. – 2014. – Vol. 20, № 2. – P. 111–117.

3. Приборно-технологическое моделирование наноразмерных МОП-транзисторов / Туан Чунг Чан, А.М. Боровик, И.Ю. Ловшенко, В.Р. Стемпицкий, А.А. Кулешов // Доклады БГУИР. – 2014. – № 7(85). – С. 21–27.

4. Чан, Туан Чунг. Оптимизация параметров диффузионно-дрейфовой модели / Туан Чунг Чан, А.М. Боровик, В.Р. Стемпицкий // Доклады БГУИР. – 2014. – № 8(86). – С. 11–17.

5. Статистический анализ и оптимизация параметров технологии изготовления биполярного транзистора с изолированным затвором / В.В. Баранов, А.М. Боровик, И.Ю. Ловшенко, В.Р. Стемпицкий, Туан Чунг Чан, Ибрагим Шелибак // Технология и конструирование в электронной аппаратуре. – 2015. – № 1. – С. 38–43.

6. Чан, Туан Чунг. Оптимизация конструктивно-технологических параметров и верификация электрических характеристик МОП-транзистора с 0,35 мкм проектными нормами / Туан Чунг Чан, С.А. Сорока, В.Р. Стемпицкий // Доклады БГУИР. – 2015. – № 3(89). – С. 83–89.

Статьи в сборниках материалов конференций

7. Parameters extraction of deep submicron nanometric compact device models / Tuan Trung Tran, **V. Nelayev**, V. Stempitsky, A. Borzdov, V. Borzdov, D. Speransky, O. Zhevnyak // Proc. of Int. Conf. on The Experience of Designing and Application of CAD Systems in Microelectronics CADSM 2011, Polyana-Svalyava, Ukraine, 23–25 February 2011.– Lviv, 2011. – P. 408–409.

8. Compact DSM MOSFET model and its parameters extraction / S. Belous, **V. Nelayev**, S. Shvedov, V. Stempitsky, Tuan Trung Tran, A. Turtsevich // Proc. of Int. Symposium on East-West Design & Testing EWDTs 2011, Sevastopol, Ukraine, 9–12 September 2011. – Sevastopol, 2011. – P. 230–232.

9. Speransky, D. Impact ionization effect in deep submicron MOSFET features simulation / D. Speransky, Tuan Trung Tran // Proc. of Int. Conf. on MIXED Design of Integrated Circuits and Systems MIXDES 2012, Warsaw, Poland, 24-26 May 2012. – Warsaw, 2012. – P. 66–68.

10. Stempitsky, V. Verification of significant parameters in the deep-submicron MOSFET simulation / V. Stempitsky, Tuan Trung Tran, A. Borovik // Proc. Of The XIIth Int. Conf. on The Experience of Designing and Application of CAD Systems in Microelectronics CADSM 2013, Polyana-Svalyava, Ukraine, 19–23 February 2013. – Lviv, 2013. – P. 351–354.

11. Боровик, А.М. Моделирование МОП-транзистора с длиной канала 30 нм / А.М. Боровик, Туан Чунг Чан // Физика конденсированного состояния: сб. тр. XXI Междунар. науч.-практ. конф. аспирантов, магистрантов и студентов ФКС-21, Гродно, Беларусь, 18–19 апреля 2013 г. – Гродно, 2013. – С. 6–8.

12. Чан, Туан Чунг. Концепция новой компактной модели МОП-транзистора с технологическими нормами «глубокого субмикрона» / Туан Чунг Чан // Современные информационные компьютерные технологии: сб. тр. Междунар. науч.-практ. конф. «mIT-2013», Гродно, Беларусь, 22–25 апреля 2013 г. – Гродно, 2011. – С. 60–69.

13. Nelayev, V. Concept of new compact model of deep-submicron MOSFET / V. Nelayev, Tuan Trung Tran // Proc. of the 15th Int. Workshop on New Approaches to High-Tech: Nano-Design, Technology, Computer Simulations NDTCS-2013, Minsk, Belarus, 11–15 June 2013. – Minsk, 2013. – P. 70–72.

14. Tran, Tuan Trung. Screening design and device/technology deep-submicron MOSFET simulation / Tuan Trung Tran, A. Borovik, V. Stempitsky // Proc. of the 15th Int. Workshop on New Approaches to High-Tech: Nano-Design, Technology, Computer Simulations NDTCS-2013, Minsk, Belarus, 11–15 June 2013. – Minsk, 2013. – P. 85–87.

15. Tran, Tuan Trung. Concept of the new compact deep-submicron MOSFET model / Tuan Trung Tran, V. Stempitsky // Proc. of the 4th IEICE Int. Conf. on Integrated Circuits Design and Verification ICDV 2013, Ho Chi Minh City, Vietnam, 15–16 November 2013. – Ho Chi Minh City, 2013. – P. 237–242.

16. Стемпицкий, В.Р. Оптимизация параметров диффузионно-дрейфовой модели МОП-транзистора / В.Р. Стемпицкий, А.М. Боровик, Туан Чунг Чан // Международная научно-техническая конференция, приуроченная к 50-летию МРТИ–БГУИР(Минск, 18–19 марта 2014 г.): материалы конф. В 2 ч. Ч. 2 / редкол.: А.Н. Осипов [и др.]. – Минск: БГУИР, 2014. – С. 83–85.

Тезисы докладов на научных конференциях

17. Чан, Туан Чунг. Статистические аспекты сквозного моделирования ИМС / Туан Чунг Чан, В.В. Нелаев, В.Р. Стемпицкий // Технические средства защиты информации: материалы Белорусско-российской науч.-техн. конф., Браслав, Беларусь, 24–28 мая 2010 г. – Минск, 2010. – С. 122–123.

18. Чан, Туан Чунг. Интегрированная среда проектирования технологии и электрических характеристик приборов на КНИ-структуре / Туан Чунг Чан, В.А. Ефремов, М.Г. Красиков // Современные средства связи: материалы XV Междунар. науч.-техн. конф., Минск, Беларусь, 28–30 сентября 2010 г. – Минск, 2010. – С. 89.

19. Tran, Tuan Trung. Parametric studies of the deep-submicron MOSFET models / Tuan Trung Tran, A. Borovik // Труды 6-й Международной студенческой научно-технической конференции БНТУ, Минск, Беларусь, 24–26 апреля 2013 г. – Минск: БНТУ, 2013. – С. 169.

Библиотека БНТУ

РЭЗІЮМЭ**Чан Туан Чунг****Прыборна-тэхналагічнае мадэліраванне МВП-транзістараў у працэсе іерархічнага праектавання інтэгральных мікрасхем**

Ключавыя словы: інтэгральная мікрасхема, іерархічнае праектаванне, прыборна-тэхналагічнае мадэліраванне, аптымізацыя, адаптацыя, мадэлі пераносу носьбітаў зараду, статыстычны роскід.

Мэта працы: распрацоўка і апрацацыя метадаў і алгарытмаў аптымізацыі рэжымаў і адаптацыі параметраў мадэляў тэхналагічных аперацый і электрычных характарыстык МВП-транзістараў для пашырэння магчымасцяў стандартных праграмных комплексаў праектавання інтэгральных мікрасхем, у прыватнасці, мадэліравання электрычных характарыстык прыбораў з нанаметровымі праектнымі нормамаі.

Метады даследавання: метады статыстычнага аналізу, метады аптымізацыі, метады планавання эксперыменту, метады апраксімацыі, метады колькаснага рашэння раўнанняў пераносу носьбітаў зарада.

Атрыманыя вынікі і іх навізна. Прапанаваны і апрабаваны новы падыход да рэалізацыі іерархічнага праектавання інтэгральных мікрасхем, які ўключае этапы настройкі параметраў фізіка-матэматычных мадэляў апісання тэхналагічных працэсаў і пераносу носьбітаў зараду ў прыборных структурах і аптымізацыі рэжымаў тэхналагічных аперацый з улікам іх статыстычнага роскідку, які забяспечвае адаптацыю выкарыстоўваемых сродкаў праектавання пад канкрэтны тэхналагічны маршрут і, як вынік, павышэнне выхаду годных вырабаў. Распрацавана і апрабавана новая методика адаптацыі параметраў мадэляў пераносу носьбітаў зарада, у прыватнасці, мадэлі рухомасці Дарвіша, прызначаная для апісання электрычных характарыстык МВП-транзістараў з нанаметровымі праектнымі нормамаі, заснаваная на выкарыстанні карэкціруючых каэфіцыентаў да параметраў мадэлі, якая забяспечвае велічыню сярэднеквадратчнага адхілення для аптымізаванага ўчастка вольт-ампернай характарыстыкі не больш за 5 % адносна эксперыментальных дадзеных або вынікаў разлікаў, заснаваных на квантава механічных прыбліжэннях.

Рэкамендацыі па выкарыстанню: праектаванне новых вырабаў мікраэлектронікі, адпрацоўка тэхналагічных працэсаў з мэтай павышэння дакладнасці і прагназавання вынікаў мадэліравання, зніжэння часавых і матэрыяльных і выдаткаў і ў канчатковым выніку павелічэння выхаду годных вырабаў.

Вобласць прымянення: праектаванне і аптымізацыя тэхналагічных працэсаў і прыборных структур мікра- і нанаэлектронікі.

РЕЗЮМЕ**Чан Туан Чунг****Приборно-технологическое моделирование МОП-транзисторов в процессе иерархического проектирования интегральных микросхем**

Ключевые слова: интегральная микросхема, иерархическое проектирование, приборно-технологическое моделирование, оптимизация, адаптация, модели переноса носителей заряда, статистический разброс.

Цель работы: разработка и апробация методов и алгоритмов оптимизации режимов и адаптации параметров моделей технологических операций и электрических характеристик МОП-транзисторов для расширения возможностей стандартных программных комплексов проектирования интегральных микросхем, в частности, моделирования электрических характеристик приборов с нанометровыми проектными нормами.

Методы исследования: методы статистического анализа, методы оптимизации, методы планирования эксперимента, методы аппроксимации, методы численного решения уравнений переноса носителей заряда.

Полученные результаты и их новизна. Предложен и апробирован новый подход к реализации иерархического проектирования интегральных микросхем, включающий этапы настройки параметров физико-математических моделей описания технологических процессов и переноса носителей заряда в приборных структурах и оптимизации режимов технологических операций с учетом их статистического разброса, который обеспечивает адаптацию используемых средств проектирования под конкретный технологический маршрут и, как следствие, повышение выхода годных изделий. Разработана и апробирована новая методика адаптации параметров моделей переноса носителей заряда, в частности, модели подвижности Дарвиша, предназначенная для описания электрических характеристик МОП-транзисторов с нанометровыми проектными нормами, основанная на использовании корректирующих коэффициентов к параметрам модели, которая обеспечивает величину среднеквадратичного отклонения для оптимизированного участка вольт-амперной характеристики не более 5 % относительно экспериментальных данных или результатов расчетов, основанных на квантовомеханических приближениях.

Рекомендации по использованию: проектирование новых изделий микроэлектроники, отработка технологических процессов с целью повышения точности и прогнозируемости результатов моделирования, снижения временных и материальных затрат и в конечном итоге увеличения выхода годных изделий.

Область применения: проектирование и оптимизация технологических процессов и приборных структур микро- и нанoeлектроники.

SUMMARY**Tran Tuan Trung****Device-technological simulation of MOS transistors
in the hierarchical design of Integrated Circuits**

Keywords: integrated circuit, hierarchical design, device-technological simulation, optimization, adaptation, models of charge transport, the statistical spread.

Objective: development and testing of methods and algorithms for optimization and adaptation of the model parameters of technological operations and electrical characteristics of the MOS transistors to enhance the capacity of standard software systems for of integrated circuits design, in particular, the simulation of electrical characteristics of devices with nanometer design rules.

Methods: statistical analysis methods, optimization methods, methods of experimental design, fitting techniques, methods for the numerical solution of the equations of charge transport.

The results and their novelty. We proposed and tested a new approach to the implementation of the hierarchical design of integrated circuits, comprising the steps of setting the parameters of physical and mathematical models describing processes and carrier transport in the device structure and the optimization of process steps in accordance with their statistical spread, which provides the means employed to adapt the design to a specific technology route and as a consequence, increasing product yield. Developed and tested a new method of adaptation of model parameters of carrier transport, in particular, mobility Darwish model for describing the electrical characteristics of the MOSFETs with nanometer design rules, based on use of correction factors to the parameters of the model, which provides the value of the standard deviation for the optimized section voltage-current portion characteristics are not more than 5 % compared to the experimental data or the results of calculations based on quantum-mechanical approximations.

Recommendations for use: design of new microelectronic devices, improvement of production processes in order to increase the accuracy and predictability of the simulation results, reducing time and material and costs, and, ultimately, increase product yield.

Sphere of application: Design and optimization of technological processes and device structures of micro- and nanoelectronics.

Научное издание

Чан Туан Чунг

**ПРИБОРНО-ТЕХНОЛОГИЧЕСКОЕ МОДЕЛИРОВАНИЕ
МОП-ТРАНЗИСТОРОВ В ПРОЦЕССЕ ИЕРАРХИЧЕСКОГО
ПРОЕКТИРОВАНИЯ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ**

АВТОРЕФЕРАТ

диссертации на соискание ученой степени
кандидата технических наук

по специальности 05.27.01 – Твердотельная электроника, радиоэлектронные
компоненты, микро- и нанoeлектроника, приборы на квантовых эффектах

Подписано в печать	Формат 60×84 1/16.	Бумага офсетная.
Гарнитура «Таймс».	Отпечатано на ризографе.	Усл.печ.л.
Уч.-изд. л.	Тираж 60 экз.	Заказ

Издатель и полиграфическое исполнение: учреждение образования
«Белорусский государственный университет информатики и радиоэлектроники»

Свидетельство о государственной регистрации издателя, изготовителя,
распространителя печатных изданий №1/238 от 24.03.2014,

№2/113 от 07.04.2014, №3/615 от 07.04.2014.

ЛП №02330/264 от 14.04.2014.

220013, Минск, П. Бровки, 6