

FPGA-РЕАЛИЗАЦИЯ 8-ТОЧЕЧНОГО ОДНОМЕРНОГО ДКП-II НА ОСНОВЕ СХЕМЫ ЛЕФФЛЕРА

Кайки М. Н., Петровский Н. А.

Кафедра электронных вычислительных средств,
Белорусский государственный университет информатики и радиоэлектроники
Минск, Республика Беларусь

E-mail: kaikymykhailo@gmail.com, nick.petrovsky@bsuir.by

Данная работа посвящена реализации 8-точечного одномерного дискретного косинусного преобразования второго типа на основе схемы Леффлера. Проведено сравнение производительности и аппаратных затрат ресурсов ПЛИС для реализации схемы на уровне регистровых передач, а также с использованием системы высокоуровневого синтеза компании Xilinx.

ВВЕДЕНИЕ

На сегодняшний день большое распространение получили системы обработки видеоданных в масштабе реального времени. Одна из наиболее используемых операций в таких системах является дискретное косинусное преобразование (ДКП) для векторов действительных чисел. Данное преобразование получило широкое распространение в таких стандартах как JPEG, H.261/1/4, MPEG-1/2/4.

I. ДИСКРЕТНОЕ КОСИНУСНОЕ ПРЕОБРАЗОВАНИЕ

Использование косинусных функций имеет решающее значение для алгоритмов сжатия и обработки информации, поскольку для аппроксимации типичного сигнала требуется меньше сумм косинусов чем синусов [1]. Наиболее распространенным вариантом данного преобразования является ДКП второго типа, смотрите формулу (1). Сжатие с помощью ДКП второго типа применяется в блочном виде, при этом блоки могут иметь различную размерность — 4×4 , 8×8 , 32×32 пикселей, а само преобразование обладает свойством «уплотнения энергии сигнала» [2].

$$X_k = \sum_{n=0}^{N-1} x_n \cos \left[\frac{\pi}{N} \left(n + \frac{1}{2} \right) k \right], \quad (1)$$

где $k = 0, \dots, N - 1$, N — размер вектора

II. СХЕМА ЛЕФФЛЕРА

Основной операцией, которая вызывает трудности при аппаратной реализации схем ДКП, является операция умножения на поворачивающиеся множители (вращение Гивенса) — нетривиальные углы вращения [4]. С целью минимизации аппаратных затрат на реализацию одномерного N -точечного дискретного косинусного преобразования Леффлером была предложена конвейерная структура, имеющая в своём составе всего 11 умножителей и 29 сумматора для восьмиточечного ДКП [3]. Алгоритм ДКП, рассчитываемый по схеме Леффлера разделён на четыре различных этапа (см. рис. 1). На первом этапе входные данные обрабатываются при помощи операций «бабочка», на втором и третьем этапах — выделяются чётные и нечетные коэффициенты. Четвертый этап использует коэффициенты c_k для получения точного, немасштабированного выхода, пятый — переупорядочивание полученной последовательности.

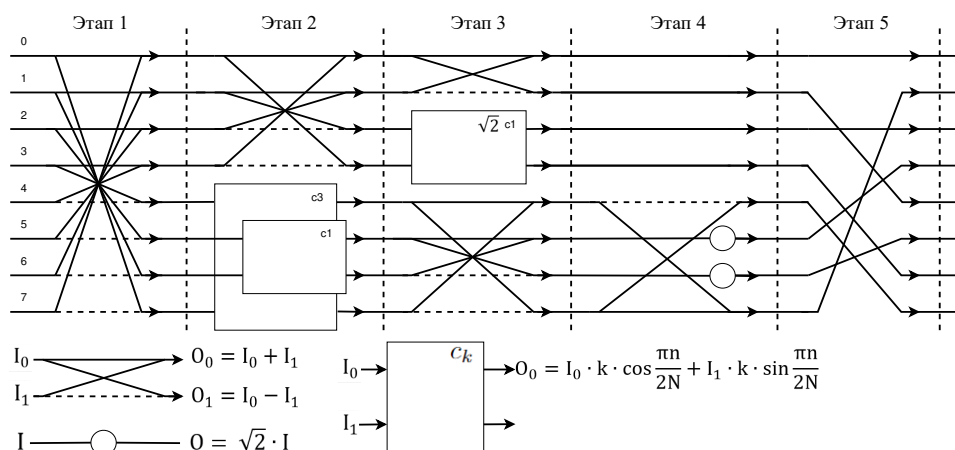


Рис. 1 – Структурная схема Леффлера для 8-ми точечного ДКП (разрядность шины данных $W_{len} = 16$)

III. АППАРАТНАЯ РЕАЛИЗАЦИЯ

Разработаны схемные реализации для вычисления 8-ми точечного ДКП (разрядность шины данных $W_{len} = 16$):

1. Схема Леффлера с использованием HDL описания (уровень регистровых передач).
2. Схема Леффлера с использованием Vitis HLS 2022.1 [5].
3. ДКП с использованием Vitis HLS 2022.1 и стандартных библиотек языка C.
4. ДКП с использованием Vitis HLS 2022.1 и вычислений функции \cos на основе CORDIC аппроксимации (число итераций вращения 7).

При проектировании системы с использованием схемы Леффлера на уровне регистровых передач, использовались языки описания аппаратуры Verilog и SystemVerilog, была задействована структурная схема, изображённая на рисунке 1. Конвейерная реализация схемы Леффлера имеет 5 этапов, которые разделены на 4 ступени (4 и 5 этапы объединены и расположены в 4 ступени).

Также, для решения задач ДКП в системе высокоуровневого синтеза Vitis HLS [6] были спроектированы три схемы на языке высокого уровня C (Структуры №2-4). Для каждой из них, был проведён процесс генерации IP-ядер с последующим процессом размещения и трассировки на кристалле ПЛИС. Для решения №2, схема (см. рис. 1) была описана без изменений структуры предложенной Леффлером. Для решений №3 и №4, схема была представлена с использованием циклов и функций для расчёта косинуса числа: из библиотеки `math.h` (№3) и вычисления функции \cos на основе CORDIC аппроксимации (число итераций вращения 7) (№4). Полученные IP-ядра были импортированы в Vivado [7], где были последовательно интегрированы в тестовые среды с целью получения сведений об аппаратурных затратах и дальнейшего сравнения. Размещение и трассировка на ПЛИС производилась для кристалла семейства Artix-7 — xc7a100tscg384-1 [8], в качестве ограничений по частоте синхросигнала было выбрано значение 200 МГц. В результате работы Vivado были получены отчёты по затрачиваемым ресурсам ПЛИС и критическому пути схемы, данные из отчётов и расчётная производительность (2) приведены в таблице 1.

$$P = \frac{f_{CLK} \cdot S}{L}, \quad [10^6 \cdot \text{Операций ДКП/с}] \quad (2)$$

где f_{CLK} — максимальная частота синхронизации, S — число ступеней конвейера, L — число тактов синхронизации для выполнения одной операции при полной загрузке конвейера.

Таблица 1 – Аппаратные затраты и производительность схем ДКП

Ресурсы	Структура			
	1	2	3	4
LUTs	264	1489	24634	14578
FF	320	734	22679	12046
DSP	11	16	142	312
BRAM	0	17	16	6
f_{CLK} [МГц]	225,62	240,44	102,09	140,94
S	4	1	1	1
L	1	404	222	66
P	4,065	0,595	0,459	2,135

Анализируя полученные данные (табл. 1), можем сделать такие выводы: разработанная FPGA-реализация схемы Леффлера для задач ДКП оказалась наиболее привлекательна по отношению затрачиваемых ресурсов к производительности, чем реализации полученные на базе системы высокоуровневого синтеза Vitis HLS.

IV. ЗАКЛЮЧЕНИЕ

В работе проанализированы аппаратные затраты FPGA Xilinx Artix-7 и производительность схем для выполнения 8-ми точечного дискретного косинусного преобразования на основе схемы Леффлера. Предложены 3 реализации с использованием средства высокоуровневого проектирования Vitis HLS.

1. Britanak, Vladimir; Yip, Patrick C.; Rao, K. R. Discrete Cosine and Sine Transforms: General Properties Britanak, Vladimir, 6 November 2006, Academic Press.
2. Rao, K. Ramamohan; Yip, Patrick C. Discrete Cosine Transform: Algorithms, Advantages, Applications. 11 September 1990
3. Loeffler, C. Practical fast 1-D DCT algorithms with 11 multiplications / C. Loeffler, A. Lightenberg, G. Moschytz // Proc. IEEE Intern. Conf. Acoust., Speech, Signal Process. (ICASSP). – Glasgow, 1989. – Vol. 2. – P. 988–991.
4. Ключеня, В. В. Быстрое прототипирование встраиваемых программируемых систем на ПЛИС для мультимедийных приложений / В. В. Ключеня, Н. А. Петровский // Информатика. — 2015. — № 3 (47). — С. 13–28.
5. Схема Леффлера с использованием Vitis HLS 2022.1 [Электронный ресурс]. – <https://github.com/xupgit/High-Level-Synthesis-Flow-on-Zynq-using-Vivado-HLS> – Дата доступа: 05.10.2022.
6. Система высокоуровневого синтеза Vitis HLS [Электронный ресурс]. – Режим доступа: <https://docs.xilinx.com/ug1399-vitis-hls>. – Дата доступа: 10.10.2022.
7. Система автоматизированного проектирования Vivado [Электронный ресурс]. – Режим доступа: <https://docs.xilinx.com/ug910-vivado-getting-started>. – Дата доступа: 05.10.2022.
8. Семейство ПЛИС — Artix-7 [Электронный ресурс]. – Режим доступа: https://docs.xilinx.com/ds181Artix7_Data_Sheet. – Дата доступа: 06.10.2022.