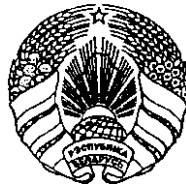


ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(12)

РЕСПУБЛИКА БЕЛАРУСЬ



НАЦИОНАЛЬНЫЙ ЦЕНТР
ИНТЕЛЛЕКТУАЛЬНОЙ
СОБСТВЕННОСТИ

(19) ВУ (11) 7195

(13) С1

(46) 2005.09.30

(51)⁷ G 11C 29/00

(54) УСТРОЙСТВО ДЕКОДИРОВАНИЯ ДЛЯ КОРРЕКЦИИ МОДУЛЯ ОШИБОК

(21) Номер заявки: а 19991033

(22) 1999.11.19

(43) 2001.06.30

(71) Заявитель: Учреждение образования "Белорусский государственный университет информатики и радиоэлектроники" (ВУ)

(72) Авторы: Земляков Алексей Леонидович; Конопелько Валерий Константинович; Липницкий Валерий Антонович (ВУ)

(73) Патентообладатель: Учреждение образования "Белорусский государственный университет информатики и радиоэлектроники" (ВУ)

(56) SU 1833968 A1, 1993.

RU 2062512 C1, 1996.

RU 2053578 C1, 1996.

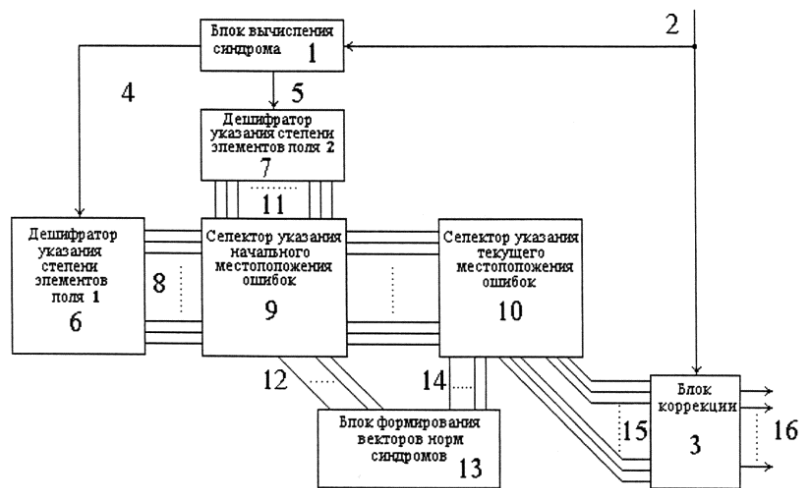
EP 0832520 A1, 1998.

WO 97/00559 A1.

JP 59160896 A, 1983.

(57)

Устройство декодирования для коррекции модуля ошибок, содержащее блок вычисления синдрома, первый и второй дешифраторы указания степени элементов поля, блок корректирующих сумматоров по модулю два, селектор указания начального местоположения ошибок, селектор указания текущего местоположения ошибок, причем входы блока вычисления синдрома и первые входы блока корректирующих сумматоров по модулю два объединены и являются входами устройства, первые и вторые выходы блока вычисления синдрома соединены со входами первого и второго дешифраторов указания степени элементов поля соответственно, выходы первого дешифратора указания степени элементов поля соединены с соответствующи-



Фиг. 1

ВУ 7195 С1 2005.09.30

ми объединенными первыми входами селектора указания начального местоположения ошибок и селектора указания текущего местоположения ошибок, выходы второго дешифратора указания степени элементов поля соединены с соответствующими вторыми входами селектора указания начального местоположения ошибок, выходы селектора указания текущего местоположения ошибок соединены со вторыми входами блока корректирующих сумматоров по модулю два, выходы которого являются выходами устройства, **отличающееся** тем, что содержит блок формирования векторов норм синдромов, входы которого соединены с выходами селектора указания начального местоположения ошибок, а выходы являются вторыми входами селектора указания текущего местоположения ошибок.

Изобретение относится к области вычислительной техники, в частности к устройствам контроля запоминающих устройств, и может быть использовано для повышения надежности запоминающих устройств. Целью изобретения является повышение быстродействия как за счет уменьшения числа задержек на последовательно соединенных элементах, так и благодаря регулярной и однородной структуре селекторов указания начального и текущего местоположения ошибок. Это достигается применением проверочной матрицы укороченного однородного РС-кода, введением блока формирования векторов норм синдромов, новых связей.

Известно устройство декодирования для коррекции модульных ошибок кодами, не содержащими в одной из половин единичных подматриц I_b , которое состоит из блока вычисления синдрома, блока определения местоположения ошибочных разрядов, блока вычисления частных синдромов, блока сравнения, блока элементов "И" и блока корректирующих сумматоров по модулю два [1].

Однако данное устройство отличается значительной сложностью из-за больших аппаратных затрат на построение блока определения местоположения ошибочных разрядов.

Наиболее близким к предлагаемому изобретению является устройство декодирования для коррекции двойных ошибок с высоким быстродействием, содержащее блок вычисления синдрома, первый и второй дешифраторы указания степени элементов поля, блок корректирующих сумматоров по модулю два, первый и второй селекторы указания начального и текущего местоположения ошибок, причем входы блока вычисления синдрома и первые входы блока корректирующих сумматоров по модулю два объединены и являются входами устройства, выходы блока корректирующих сумматоров по модулю два являются выходами устройства, первые и вторые выходы блока вычисления синдрома соединены соответственно со входами первого и второго дешифраторов указания степени элементов поля, выходы первого дешифратора указания степени элементов поля соединены с соответствующими объединенными первыми входами первого и второго селекторов указания начального и текущего местоположения ошибок, выходы второго дешифратора указания степени элементов поля соединены с соответствующими вторыми входами первого селектора указания начального местоположения ошибок, выходы второго селектора указания текущего местоположения ошибок соединены со вторыми входами блока корректирующих сумматоров по модулю два [2]. Однако данное устройство не позволяет корректировать модульные ошибки.

В техническом решении поставлена задача расширения функциональных возможностей устройства декодирования за счет коррекции не только двойных, но и модульных ошибок с высоким быстродействием.

Решение поставленной задачи достигается тем, что устройство декодирования для коррекции модуля ошибок, содержащее блок вычисления синдрома, первый и второй дешифраторы указания степени элементов поля, блок корректирующих сумматоров по модулю два, селектор указания начального местоположения ошибок, селектор указания текущего местоположения ошибок, причем входы блока вычисления синдрома и первые входы блока корректирующих сумматоров по модулю два объединены и являются входами устройства, первые и вторые выходы блока вычисления синдрома соединены со входами первого и вто-

рого дешифраторов указания степени элементов поля соответственно, выходы первого дешифратора указания степени элементов поля соединены с соответствующими объединенными первыми входами селектора указания начального местоположения ошибок и селектора указания текущего местоположения ошибок, выходы второго дешифратора указания степени элементов поля соединены с соответствующими вторыми входами селектора указания начального местоположения ошибок, выходы селектора указания текущего местоположения ошибок соединены со вторыми входами блока корректирующих сумматоров по модулю два, выходы которого являются выходами устройства, отличающееся тем, что содержит блок формирования векторов норм синдромов, входы которого соединены с выходами селектора указания начального местоположения ошибок, а выходы являются вторыми входами селектора указания текущего местоположения ошибок.

Сущность данного изобретения заключается в том, что предлагаемое устройство корректирует ошибки любой кратности в пределах модуля с высоким быстродействием за счет применения специальной обработки кода Рида-Соломона, введения в устройство блока формирования векторов норм синдромов и новых связей.

Предложение иллюстрируется следующими чертежами. На фиг. 1 представлена блок-схема устройства, на фиг. 2 - проверочная матрица укороченного кода Рида-Соломона, на фиг. 3 - селектор указания начального местоположения ошибок, на фиг. 4 - селектор указания текущего местоположения ошибок, на фиг. 5 - блок формирования векторов норм синдромов. Реализации блока вычисления синдрома, первого и второго дешифраторов указания степени элементов поля, блока корректирующих сумматоров по модулю два известна [2]. В этих блоках используются элементы "И", "ИЛИ", "НЕ", сумматоры по модулю два. В селекторе указания начального местоположения ошибок и селекторе указания текущего местоположения ошибок точка на пересечении вертикальных и горизонтальных шин означает элемент "И".

Устройство декодирования для коррекции модулей ошибок содержит блок вычисления синдрома 1, входы 2 которого и первые входы блока корректирующих сумматоров 3 по модулю два объединены, и являются входами устройства, первые 4 и вторые 5 выходы блока вычисления синдрома соединены со входами первого 6 и второго 7 дешифраторов указания степени элементов поля соответственно, выходы 8 первого дешифратора указания степени элементов поля соединены с соответствующими объединенными первыми входами селектора указания начального местоположения ошибок 9 и селектора указания текущего местоположения ошибок 10, выходы 11 второго дешифратора указания степени элементов поля соединены со вторыми входами селектора указания начального местоположения ошибок, выходы 12 селектора указания начального местоположения ошибок соединены с входами блока формирования векторов норм синдромов 13, выходы 14 которого являются вторыми входами селектора указания текущего местоположения ошибок, выходы 15 которого соединены со вторыми входами блока корректирующих сумматоров по модулю два, выходы 16 которого являются выходами устройства (фиг. 1).

В предложенном устройстве используется проверочная матрица H_m укороченного кода Рида-Соломона, построенная по методу, основанном на вычеркивании столбцов единичного веса [3]. На фиг. 2 в качестве примера конкретного исполнения для кода длины $n = 30$ представлена проверочная матрица $H_m(30,20)$ укороченного кода Рида-Соломона.

При появлении ошибок значения синдрома $S = (S_1 S_2)^T = (\alpha^i, \alpha^j)^T$. Как видно из таблицы значения $S = (S_1, S_2)^T$ для всех возможных сочетаний ошибок в пределах модуля длины $b = 5$ не пересекаются со значениями синдромов для одиночных и двойных ошибок. Колонка "Норма N" в таблице показывает значение нормы синдрома, которая вычисляется следующим образом: $N = (i + j) \bmod 31$, где i и j - степени элементов поля α^i и α^j при двоичном представлении синдрома S .

Устройство работает следующим образом. Кодовое слово укороченного кода Рида-Соломона, задаваемого матрицей H_m (фиг. 2), поступает на вход блока вычисления синдрома 1, где вычисляется синдром $S = (S_1 S_2)^T = (\alpha^i, \alpha^j)^T$. Например, при одиночной ошибке

BY 7195 C1 2005.09.30

в первом разряде синдром $S = (S_1, S_2)^T = (\alpha^0/\alpha^0)^T = (00001; 00001)^T$. На первый 6 и второй 7 дешифраторы соответственно поступают $S_1 = (00001)$ и $S_2 = (00001)$. На одном из выходов 8 и 11, соответствующих дешифруемому α^0 , появятся единичные сигналы, которые поступают на входы селектора указания начального местоположения ошибок 9. В результате этого на том из выходов 12, которому соответствует $N = 0$ для $S = (\alpha^0/\alpha^0)^T$ (фиг. 3), появится единичный сигнал. В блоке формирования векторов норм синдромов 13 этот единичный сигнал сформирует на выходы 14 сигнал, который поступит на вторые входы селектора указания текущего местоположения ошибок 10.

На одном из выходов 15 блока 10 появится единичный сигнал, который в блоке коррекции поступит на первый разряд, что обеспечит исправление ошибочного разряда и выдачу на выход верной информации. Блок формирования векторов норм синдромов 13 предназначен для обеспечения подключения нескольких норм к одним и тем же входам 14 блока 10. Причем объединение некоторых выходов с нормами $N = 0, 2, 4, 6, 8$ осуществляется по схеме "проводное ИЛИ", а подключение других норм ко входам 14 блока 10 обеспечивается при помощи элементов "ИЛИ" блока 13. Например, при векторе ошибки модуля $E = (01110)$ норма синдрома $N = 24$. При этом необходимо разветвление входа 12 с нормой $N = 24$ на три вертикальных входа 20, 21, 22 (фиг. 4), для чего используется элемент "ИЛИ" (фиг. 5).

Технико-экономическое преимущество предложенного устройства декодирования для коррекции модуля ошибок по сравнению с прототипом заключается в расширении функциональных возможностей устройства по коррекции ошибок. А именно известное устройство позволяет исправлять одиночные и двойные ошибки с высоким быстродействием, тогда как предложенное устройство позволяет исправлять дополнительно и модульные ошибки (длина модуля $b = 5$) с высоким быстродействием. Таким образом, предложенное устройство обладает более широкими возможностями по коррекции ошибок.

Вектора ошибок, синдромы и нормы синдромов

Вектор ошибки кодового слова	α^i/α^j	Синдром S	Норма N
1	2	3	4
10000 00000 00000 00000 00000 00000	a0/a0	0000100001	N = 0
00000 10000 00000 00000 00000 00000	a5/a26	0010110111	N = 0
00000 00000 10000 00000 00000 00000	a10/a21	1000111000	N = 0
00000 00000 00000 10000 00000 00000	a15/a16	1111111011	N = 0
00000 00000 00000 00000 10000 00000	a20/a11	0110000111	N = 0
00000 00000 00000 00000 00000 10000	a25/a6	1100101010	N = 0
01000 00000 00000 00000 00000 00000	a1/a1	0001000010	N = 2
00000 01000 00000 00000 00000 00000	a6/a27	0101001011	N = 2
00000 00000 01000 00000 00000 00000	a11/a22	0011110101	N = 2
00000 00000 00000 01000 00000 00000	a16/a17	1101110011	N = 2
00000 00000 00000 00000 01000 00000	a21/a12	1100001110	N = 2
00000 00000 00000 00000 00000 01000	a26/a7	1011110100	N = 2
00100 00000 00000 00000 00000 00000	a2/a2	0010000100	N = 4
00000 00100 00000 00000 00000 00000	a7/a28	1010010110	N = 4
00000 00000 00100 00000 00000 00000	a12/a23	0111001111	N = 4
00000 00000 00000 00100 00000 00000	a17/a18	1001100011	N = 4
00000 00000 00000 00000 00100 00000	a22/a13	1010111100	N = 4
00000 00000 00000 00000 00000 00100	a27/a8	0101101101	N = 4

BY 7195 C1 2005.09.30

Продолжение таблицы

00010 00000 00000 00000 00000 00000	a3/a3	0100001000	N = 6
00000 00010 00000 00000 00000 00000	a8/a29	0110101001	N = 6
00000 00000 00010 00000 00000 00000	a13/a24	1110011110	N = 6
00000 00000 00000 00010 00000 00000	a18/a19	0001100110	N = 6
00000 00000 00000 00000 00010 00000	a23/a14	0111111101	N = 6
00000 00000 00000 00000 00000 00010	a28/a9	1011011010	N = 6
00001 00000 00000 00000 00000 00000	a4/a4	1000010000	N = 8
00000 00001 00000 00000 00000 00000	a9/a30	1101010010	N = 8
00000 00000 00001 00000 00000 00000	a14/a25	1110111001	N = 8
00000 00000 00000 00001 00000 00000	a19/a20	0011001100	N = 8
00000 00000 00000 00000 00001 00000	a24/a15	1111011111	N = 8
00000 00000 00000 00000 00000 00001	a29/a10	0100110001	N = 8
11000 00000 00000 00000 00000 00000	a18/a18	0001100011	N = 5
00000 11000 00000 00000 00000 00000	a23/a13	0111111100	N = 5
00000 00000 11000 00000 00000 00000	a28/a8	1011001101	N = 5
00000 00000 00000 11000 00000 00000	a2/a3	0010001000	N = 5
00000 00000 00000 00000 11000 00000	a7/a29	1010001001	N = 5
00000 00000 00000 00000 00000 11000	a12/a24	0111011110	N = 5
01100 00000 00000 00000 00000 00000	a19/a19	0011000110	N = 7
00000 01100 00000 00000 00000 00000	a24/a14	1111011101	N = 7
00000 00000 01100 00000 00000 00000	a29/a9	0100111010	N = 7
00000 00000 00000 01100 00000 00000	a3/a4	0100010000	N = 7
00000 00000 00000 00000 01100 00000	a8/a30	0110110010	N = 7
00000 00000 00000 00000 00000 01100	a13/a25	1110011001	N = 7
00110 00000 00000 00000 00000 00000	a20/a20	0110001100	N = 9
00000 00110 00000 00000 00000 00000	a25/a15	1100111111	N = 9
00000 00000 00110 00000 00000 00000	a30/a10	1001010001	N = 9
00000 00000 00000 00110 00000 00000	a4/a5	1000000101	N = 9
00000 00000 00000 00000 00110 00000	a9/a0	1101000001	N = 9
00000 00000 00000 00000 00000 00110	a14/a26	1110110111	N = 9
00011 00000 00000 00000 00000 00000	a21/a21	1100011000	N = 11
00000 00011 00000 00000 00000 0000	a26/a16	1011111011	N = 11
00000 00000 00011 00000 00000 00000	a0/a11	0000100111	N = 11
00000 00000 00000 00011 00000 00000	a5/a6	0010101010	N = 11
00000 00000 00000 00000 00011 00000	a10/a1	1000100010	N = 11
00000 00000 00000 00000 00000 00011	a15/a27	1111101011	N = 11
10100 00000 00000 00000 00000 00000	a5/a5	0010100101	N = 10
00000 10100 00000 00000 00000 00000	a10/a0	1000100001	N = 10
00000 00000 10100 00000 00000 00000	a15/a26	1111110111	N = 10
00000 00000 00000 10100 00000 00000	a20/a21	0110011000	N = 10
00000 00000 00000 00000 10100 00000	a25/a16	1100111011	N = 10
00000 00000 00000 00000 00000 10100	a30/a11	1001000111	N = 10
01010 00000 00000 00000 00000 00000	a6/a6	0101001010	N = 12
00000 01010 00000 00000 00000 00000	a11/a1	0011100010	N = 12
00000 00000 01010 00000 00000 00000	a16/a27	1101101011	N = 12
00000 00000 00000 01010 00000 00000	a21/a22	1100010101	N = 12
00000 00000 00000 00000 01010 00000	a26/a17	1011110011	N = 12
00000 00000 00000 00000 00000 01010	a0/a12	0000101110	N = 12

BY 7195 C1 2005.09.30

Продолжение таблицы

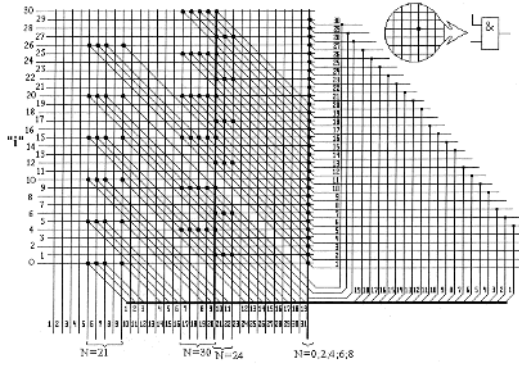
00101 00000 00000 00000 00000 00000	a7/a7	1010010100	N = 14
00000 00101 00000 00000 00000 00000	a12/a2	0111000100	N = 14
00000 00000 00101 00000 00000 00000	a17/a28	1001110110	N = 14
00000 00000 00000 00101 00000 00000	a22/a23	1010101111	N = 14
00000 00000 00000 00000 00101 00000	a27/a18	0101100011	N = 14
00000 00000 00000 00000 00000 00101	a1/a13	0001011100	N = 14
10010 00000 00000 00000 00000 00000	a29/a29	0100101001	N = 27
00000 10010 00000 00000 00000 00000	a3/a24	0100011110	N = 27
00000 00000 10010 00000 00000 00000	a8/a19	0110100110	N = 27
00000 00000 00000 10010 00000 00000	a13/a14	1110011101	N = 27
00000 00000 00000 00000 10010 00000	a18/a9	0001111010	N = 27
00000 00000 00000 00000 00000 10010	a23/a4	0111110000	N = 27
10001 00000 00000 00000 00000 00000	a10/a10	1000110001	N = 20
00000 10001 00000 00000 00000 00000	a15/a5	1111100101	N = 20
00000 00000 10001 00000 00000 00000	a20/a0	0110000001	N = 20
00000 00000 00000 10001 00000 00000	a25/a26	1100110111	N = 20
00000 00000 00000 00000 10001 00000	a30/a21	1001011000	N = 20
00000 00000 00000 00000 00000 10001	a4/a16	1000011011	N = 20
01001 00000 00000 00000 00000 00000	a30/a30	1001010010	N = 29
00000 01001 00000 00000 00000 00000	a4/a25	1000011001	N = 29
00000 00000 01001 00000 00000 00000	a9/a20	1101001100	N = 29
00000 00000 00000 01001 00000 00000	a14/a15	1110111111	N = 29
00000 00000 00000 00000 01001 00000	a19/a10	0011010001	N = 29
00000 00000 00000 00000 00000 01001	a24/a5	1111000101	N = 29
11100 00000 00000 00000 00000 00000	a11/a11	0011100111	N = 22
00000 11100 00000 00000 00000 00000	a16/a6	1101101010	N = 22
00000 00000 11100 00000 00000 00000	a21/a1	1100000010	N = 22
00000 00000 00000 11100 00000 00000	a26/a27	1011101011	N = 22
00000 00000 00000 00000 11100 00000	a0/a22	0000110101	N = 22
00000 00000 00000 00000 00000 11100	a5/a17	0010110011	N = 22
01110 00000 00000 00000 00000 00000	a12/a12	0111001110	N = 24
00000 01110 00000 00000 00000 00000	a17/a7	1001110100	N = 24
00000 00000 01110 00000 00000 00000	a22/a2	1010100100	N = 24
00000 00000 00000 01110 00000 00000	a27/a28	0101110110	N = 24
00000 00000 00000 00000 01110 00000	a1/a23	0001001111	N = 24
00000 00000 00000 00000 00000 01110	a6/a18	0101000011	N = 24
00111 00000 00000 00000 00000 00000	a13/a13	1110011100	N = 26
00000 00111 00000 00000 00000 00000	a18/a8	0001101101	N = 26
00000 00000 00111 00000 00000 00000	a23/a3	0111101000	N = 26
00000 00000 00000 00111 00000 00000	a28/a29	1011001001	N = 26
00000 00000 00000 00000 00111 00000	a2/a24	0010011110	N = 26
00000 00000 00000 00000 00000 00111	a7/a19	1010000110	N = 26
11010 00000 00000 00000 00000 00000	a27/a27	0101101011	N = 23
00000 11010 00000 00000 00000 00000	a1/a22	0001010101	N = 23
00000 00000 11010 00000 00000 00000	a6/a17	0101010011	N = 23
00000 00000 00000 11010 00000 00000	a11/a12	0011101110	N = 23
00000 00000 00000 00000 11010 00000	a16/a7	1101110100	N = 23
00000 00000 00000 00000 00000 11010	a21/a2	1100000100	N = 23

BY 7195 C1 2005.09.30

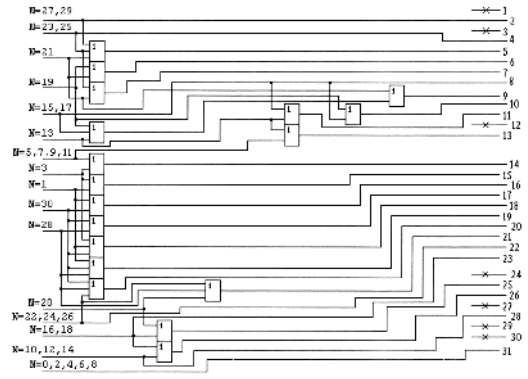
Продолжение таблицы

01101 00000 00000 00000 00000 00000 00000 01101 00000 00000 00000 00000 00000 00000 01101 00000 00000 00000 00000 00000 00000 01101 00000 00000 00000 00000 00000 00000 01101 00000 00000 00000 00000 00000 00000 01101	a28/a28 a2/a23 a7/a18 a12/a13 a17/a8 a22/a3	1011010110 0010001111 1010000011 0111011100 1001101101 1010101000	N = 25 N = 25 N = 25 N = 25 N = 25 N = 25
11001 00000 00000 00000 00000 00000 00000 11001 00000 00000 00000 00000 00000 00000 11001 00000 00000 00000 00000 00000 00000 11001 00000 00000 00000 00000 00000 00000 11001 00000 00000 00000 00000 00000 00000 11001	a17/a17 a22/a12 a27/a7 a1/a2 a6/a28 a11/a23	1001110011 1010101110 0101110100 0001000100 0101010110 0011101111	N = 3 N = 3 N = 3 N = 3 N = 3 N = 3
10110 00000 00000 00000 00000 00000 00000 10110 00000 00000 00000 00000 00000 00000 10110 00000 00000 00000 00000 00000 00000 10110 00000 00000 00000 00000 00000 00000 10110 00000 00000 00000 00000 00000 00000 10110	a8/a8 a13/a3 a18/a29 a23/a24 a28/a19 a2/a14	0110101101 1110001000 0001101001 0111111110 1011000110 0010011101	N = 16 N = 16 N = 16 N = 16 N = 16 N = 16
01011 00000 00000 00000 00000 00000 00000 01011 00000 00000 00000 00000 00000 00000 01011 00000 00000 00000 00000 00000 00000 01011 00000 00000 00000 00000 00000 00000 01011 00000 00000 00000 00000 00000 00000 01011	a9/a9 a14/a4 a19/a30 a24/a25 a29/a20 a3/a15	1101011010 1110110000 0011010010 1111011001 0100101100 0100011111	N = 18 N = 18 N = 18 N = 18 N = 18 N = 18
10011 00000 00000 00000 00000 00000 00000 10011 00000 00000 00000 00000 00000 00000 10011 00000 00000 00000 00000 00000 00000 10011 00000 00000 00000 00000 00000 00000 10011 00000 00000 00000 00000 00000 00000 10011	a25/a25 a30/a20 a4/a15 a9/a10 a14/a5 a19/a0	1100111001 1001001100 1000011111 1101010001 1110100101 0011000001	N = 19 N = 19 N = 19 N = 19 N = 19 N = 19
10101 00000 00000 00000 00000 00000 00000 10101 00000 00000 00000 00000 00000 00000 10101 00000 00000 00000 00000 00000 00000 10101 00000 00000 00000 00000 00000 00000 10101 00000 00000 00000 00000 00000 00000 10101	a22/a22 a27/a17 a1/a12 a6/a7 a11/a2 a16/a28	1010110101 0101110011 0001001110 0101010100 0011100100 1101110110	N = 13 N = 13 N = 13 N = 13 N = 13 N = 13
11110 00000 00000 00000 00000 00000 00000 11110 00000 00000 00000 00000 00000 00000 11110 00000 00000 00000 00000 00000 00000 11110 00000 00000 00000 00000 00000 00000 11110 00000 00000 00000 00000 00000 00000 11110	a23/a23 a28/a18 a2/a13 a7/a8 a12/a3 a17/a29	0111101111 1011000011 0010011100 1010001101 0111001000 1001101001	N = 15 N = 15 N = 15 N = 15 N = 15 N = 15
01111 00000 00000 00000 00000 00000 00000 01111 00000 00000 00000 00000 00000 00000 01111 00000 00000 00000 00000 00000 00000 01111 00000 00000 00000 00000 00000 00000 01111 00000 00000 00000 00000 00000 00000 01111	a24/a24 a29/a19 a3/a14 a8/a9 a13/a4 a18/a30	1111011110 0100100110 0100011101 0110111010 1110010000 0001110010	N = 17 N = 17 N = 17 N = 17 N = 17 N = 17

BY 7195 C1 2005.09.30



Фиг. 4



Фиг. 5