



Государственный комитет  
Совета Министров СССР  
по делам изобретений  
и открытий

О П И С А Н И Е  
ИЗОБРЕТЕНИЯ  
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

Библиотека МБА

(11) 488353

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 06.02.73 (21) 1883517/26-9

с присоединением заявки № —

(23) Приоритет —

Опубликовано 15.10.75. Бюллетень № 38

Дата опубликования описания 20.01.76

(51) М. Кл. Н 04/ 7/08  
G 06f 15/36

(53) УДК 621.394.662.2  
(088.8)

(72) Автор  
изобретения

В. В. Лосев

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ СИНХРОНИЗАЦИИ  
ПСЕВДОСЛУЧАЙНЫХ СИГНАЛОВ

1

Изобретение относится к устройствам дискретной обработки информации и может быть использовано при передаче служебных сигналов малой интенсивности на фоне речевых сигналов.

Известны устройства для синхронизации псевдослучайных сигналов, содержащие коррелятор и основной регистр сдвига с сумматором по модулю 2, а также ключ, включенный на входах коррелятора, основного регистра сдвига и сумматора по модулю 2 и управляемый с выхода сумматора по модулю 2. Однако эти устройства имеют большое время вхождения в синхронизм.

В целях сокращения времени вхождения в синхронизм в предлагаемое устройство введены дополнительный регистр сдвига с блоком управления сдвигом и управляемый логический элемент ИЛИ—НЕ со счетчиком на выходе. Вход дополнительного регистра сдвига соединен с выходом основного регистра непосредственно, а выходы разрядов подключены к входам соответствующих разрядов основного регистра сдвига через блок управления сдвигом, вход управляемого логического элемента ИЛИ—НЕ и установочный вход счетчика соединены с выходом сумматора по модулю 2, а выход счетчика подключен к управляющим входам блока управления сдвигом и ключа.

2

На чертеже представлена схема устройства для синхронизации псевдослучайных сигналов.

Устройство состоит из регистров сдвига 1 и 2, каждый длиной  $n$ , где  $n$  — степень генераторного полинома псевдослучайной последовательности, блока управления сдвигом 3, коррелятора 4, двоянного ключа 5, сумматора по модулю 2 6, элемента ИЛИ—НЕ 7 и счетчика 8.

Устройство работает следующим образом.

В исходном состоянии двоянный ключ 5 находится в положении  $a$  и на вход элемента ИЛИ—НЕ 7 подается сигнал управления, запрещающий прохождение импульсов на вход счетчика 8. После того как все ячейки регистра 2 заполнятся поступающей информацией через  $n$  тактов, сигнал управления снимается. Поступающая из канала и записанная в регистр 2 информация контролируется сумматором 6 и переписывается в регистр 1.

При отсутствии ошибок во всей входной последовательности на выходе сумматора появляются нулевые сигналы, поскольку его подключение к регистру 2 выполняется на основе генераторного полинома. Каждый из этих сигналов записывает в счетчик 8 через элемент 7 единицу. Если в счетчик поступает подряд  $n$

