



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 489050

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 03.05.72 (21) 1780451/26-25

с присоединением заявки № -

(23) Приоритет -

Опубликовано 25.10.75. Бюллетень № 39

Дата опубликования описания 17.01.76

(51) М. Кл. G 01g 31/26

(53) УДК 621.382.2
(088.8)

(72) Авторы
изобретения

В. И. Кириллов и Н. И. Шатило

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ ИЗМЕРЕНИЯ ВРЕМЕНИ РАССАСЫВАНИЯ ТРАНЗИСТОРОВ

1

Изобретение относится к области радиотехнических измерений элементов радиоаппаратуры, а именно транзисторов, широко используемых в радиотехнических устройствах различного назначения, и может быть использовано, например, в установках выходного и технологического контроля на предприятиях, изготавливающих транзисторы в дискретном и микросхемном исполнении, на предприятиях-потребителях транзисторов в установках входного контроля, а также в научно-исследовательских лабораториях при разработке импульсных схем на транзисторах.

Известное устройство содержит блок формирования испытательных сигналов, источник питания и блок оценки результатов.

В известном устройстве измерение времени рассасывания транзистора $t_{рас}$ основано на непосредственном измерении длительности уменьшения коллекторного тока транзистора при подаче в базу периода запирающего тока.

2

В известном устройстве при измерении времени рассасывания транзисторов, например, порядка 10 нсек и меньше, формирование подаваемого в базу транзистора перепада тока с очень малой длительностью переднего фронта сложно. Например, для измерения $t_{рас}$ с погрешностью не хуже 10% длительность переднего фронта перепада должна быть меньше 1 нсек. Однако обеспечить формирование перепадов базового тока в транзисторе с такими параметрами невозможно.

Цель изобретения - упростить устройство для измерения времени рассасывания транзисторов, повысить точность измерений и уменьшить его габариты и стоимость.

Это достигается тем, что блок формирования испытательного сигнала выполнен в виде кольцевого генератора, состоящего из однотипных логических схем И-ИЛИ-НЕ, в одну из которых включен испытуемый транзистор, и способного изменять период своих колебаний прямо пропорционально времени рассасывания транзистора, а блоком оценки

результатов измерения является устройство измерения периода колебаний, например частотомер, подключенный к выходу одной из логических схем.

На фиг. 1 показана блок-схема устройства: на фиг. 2 - логическая схема И-ИЛИ-НЕ с испытуемым транзистором.

Блок формирования испытательных сигналов выполнен в виде генератора импульсных колебаний, состоящего из замкнутой в кольцо цепочки однотипных логических схем И-ИЛИ-НЕ 1 (кольцевой генератор) и логической схемы 2, в которой испытуемый транзистор является сменным элементом. Кольцевой генератор подключен к измерителю периодов электрических колебаний 3.

При включении испытуемого транзистора в одну из логических схем И-ИЛИ-НЕ кольцевого генератора, в последнем возникают импульсные колебания, период следования которых определяется суммой времени задержки распространения информации в каждой логической схеме. Можно показать, что при правильно выбранных электрических параметрах логической схемы, время восстановления обратного сопротивления входного диода $D_{вх}$ до крайней мере в 3-5 раз меньше, а смешивающего диода $D_{см}$ - в

3-5 раз больше, чем время рассасывания испытуемого транзистора T . Время задержки распространения информации в логической схеме с испытуемым транзистором при переходе выходного напряжения из одного логического состояния ("Лог. 0") в другое ("Лог. 1")

оказывается прямо пропорциональным времени рассасывания транзистора T , т.е. $t_{сп}^{01} = \alpha t_{рас} + \Delta t$,

где α и Δt - постоянные коэффициенты.

В свою очередь, время задержки распространения информации $t_{сп}^{01}$ в кольцевом генераторе определяется следующим образом:

$$t_{сп}^{01} = \frac{1}{f_1} - \frac{1}{f_0} = T_1 - T_0 = \Delta T, \quad (1)$$

где f_0 - частота кольцевого генератора при коротком замыкании между входом и выходом логической схемы с испытуемым транзистором; f_1 - частота кольцевого генератора при нормальном включении логической схемы, содержащей испытуемый транзистор.

Следовательно, при выполнении указанных выше условий время рассасывания транзистора T может быть определено из выражения

$$t_{рас} = \frac{\Delta T - \Delta t}{\alpha} = \frac{1}{\alpha} \left(\frac{1}{f_1} - \frac{1}{f_0} - \Delta t \right) \quad (2)$$

в результате двух измерений частоты (периода) колебаний кольцевого генератора.

Испытуемый транзистор является сменным элементом логической схемы И-ИЛИ-НЕ, в которой в качестве входных диодов $D_{вх}$ использовалась диодная сборка типа 2П173 микросхем серии 217, а в качестве смешивающего диода $D_{см}$ диод КД401Б.

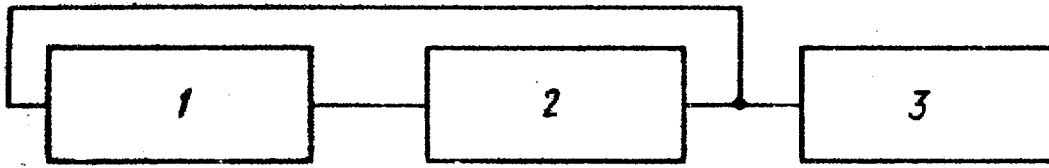
Время рассасывания измерялось известным способом с использованием стробоскопического осциллографа С1-39 и импульсного генератора типа Г5-19, а период колебаний кольцевого генератора измерялся цифровым частотомером 43-40. Результаты экспериментов с высокой точностью подтверждают правильность соотношения (2).

Для калибровки предлагаемого устройства, т.е. для определения постоянных коэффициентов α и Δt , входящих в основное выражение (2), достаточно измерить частоту колебаний кольцевого генератора f_1' и f_1'' при включении двух транзисторов с известными значениями $t_{рас}'$ и $t_{рас}''$, определяемых по оговоренной в ТУ методике.

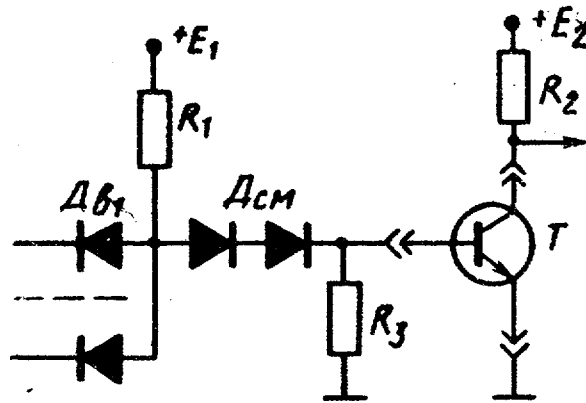
Погрешность измерения $t_{рас}$ предлагаемым устройством определяется погрешностью собственного измерительного устройства, которая в диапазоне значений $t_{рас} = 10-50$ нсек не хуже 0,5-1%, и погрешностью калибровки.

Ф о р м у л а и з о б р е т е н и я

Устройство для измерения времени рассасывания транзисторов, содержащее блок формирования испытательных сигналов, источник питания, блок оценки результатов, отличающееся тем, что, с целью повышения точности измерений и упрощения измерительного устройства, блок формирования испытательного сигнала выполнен в виде кольцевого генератора, состоящего из однотипных логических схем И-ИЛИ-НЕ, причем выход последней логической схемы через диодный переключатель тока соединен с контактом для базы испытуемого транзистора, а контакт для коллектора соединен со входом первой логической схемы кольцевого генератора и через эталонное сопротивление - с источником питания, при этом блоком оценки результатов измерения является частотомер, подключенный к выходу одной из логических схем.



Фиг. 1



Фиг. 2

Составитель В. Авдонин
 Редактор О. Стенна Техред М. Левицкая Корректор Н. Бабурка

Заказ 1159

Тираж 902

Подписное

ЦНИИПИ Государственного комитета Совета Министров СССР
 по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д.4/5

Филиал ППП "Патент", г. Ужгород, ул. Гагарина, 101