



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 669357

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 14.03.73 (21) 1893266/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 25.06.79. Бюллетень № 23

Дата опубликования описания 28.06.79

(51) М. Кл.²

G 06 F 11/10
H 04 L 1/10

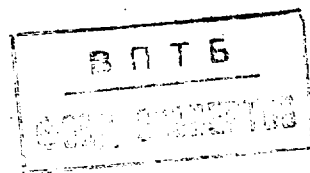
(53) УДК 681.326.7
(088.8)

(72) Авторы
изобретения

А.В. Коротаев и Б.Г. Лыиков

(71) Заявитель

Минский радиотехнический институт



(54) УСТРОЙСТВО ДЛЯ КОДИРОВАНИЯ И ДЕКОДИРОВАНИЯ
ЦИКЛИЧЕСКИХ КОДОВ

Изобретение относится к вычислительной технике и может быть использовано как при передаче информации между вычислительной машиной и внешними устройствами, так и между устройствами внутри машины. Кроме того, оно может применяться в технике дискретной связи.

Известно устройство для кодирования и декодирования циклических кодов, содержащее регистр с фиксированными цепями сложения (вычитания) по модулю два порождающего полинома $G(X)$, через которые последовательно продвигается кодируемое - декодируемое слово [1].

Недостатком такого устройства является малое быстродействие, объясняемое тем, что его цикл работы

$$T_{\text{ц}} = \ell \cdot T_{\text{сг}}$$

где ℓ - разрядность кодируемого двоичного слова;

$T_{\text{сг}}$ - период следования сдвигающих импульсов

Наиболее близкое к предлагаемому изобретению устройство для кодирования и декодирования циклических кодов содержит блок ввода информации, приемный и операционный регистры, группу элементов И, группу элементов ИЛИ, 30

блок управления, блок вывода результата и дешифратор остатка, причем входы блока ввода являются входами устройства, а выходы соединены соответственно с входами приемного и операционного регистров, выходы приемного регистра соединены соответственно с входами блока вывода результата, выходы операционного регистра соединены с первыми входами элементов И группы, выходы которых соединены с входами операционного регистра и элементов ИЛИ группы в соответствии с кодом, выходы элементов ИЛИ группы соответственно соединены с входами операционного регистра, соответствующие выходы которого соединены с входами дешифратора остатка и блока вывода результата, выходы дешифратора остатка соединены соответственно с входами приемного регистра, выходы блока управления соединены с управляющими входами блока ввода информации, приемного и операционного регистров, дешифратора остатка и блока вывода результата [2].

Недостатком этого устройства является малое быстродействие, так как цикл работы зависит от количества еди-

ниц в кодируемом (декодируемом) слове $T_c = var$; $T_c \leq \frac{1}{2} T_{ог}$.

Цель изобретения - повышение быстродействия.

Это достигается тем, что соответствующие выходы блока управления соединены с вторыми входами тех элементов И группы, выходы которых соединены с входами разноименных элементов ИЛИ группы.

Время кодирования (декодирования) этого устройства

$$T_c = const;$$

$$T_c \leq \frac{2l}{K} \cdot T_{ог},$$

где K - степень порождающего полинома.

Повышение быстродействия достигается совмещением во времени прибавлений порождающего полинома, исключающем одновременное появление единиц на счетных входах операционного регистра.

На чертеже дана блок-схема устройства для кодирования и декодирования циклических кодов.

Устройство содержит блок 1 ввода информации, приемный регистр 2, дешифратор 3 остатка, блок 4 управления, операционный регистр 5, группу элементов И 6, блок 7 вывода результата, группу элементов ИЛИ 8, выходы 9-13 блока управления. Операционный регистр 5 содержит разряды 14-26. Группа элементов И 6 содержит элементы И 27-37. Группа элементов ИЛИ 8 содержит элементы ИЛИ 38-44.

Выполнение операционного регистра 5, группы элементов И 6, группы элементов ИЛИ 8 и их связей произведено в соответствии с порождающим полиномом $G(X) = X^6 + X + 1$ (1000011).

Блок 1 ввода информации предназначен для занесения кодируемого и декодируемого слов на операционный 5 и приемный 2 регистры в соответствии с сигналом, поступающим из блока 4 управления. Его выходы соединены с входами соответствующих разрядов приемного 2 и операционного 5 регистров.

Приемный регистр 2 служит для хранения l старших разрядов слова в течение цикла кодирования и декодирования. В случае обнаружения ошибки в декодируемом слове, здесь же производится ее исправление.

Регистр 2 содержит l разрядов, выходы которых соединены с входами соответствующих разрядов блока 7 вывода результата, а входы - с выходами блока 1 ввода информации. Входы его разрядов соединены с выходами дешифратора 3 остатка.

Дешифратор 3 остатка предназначен для анализа состояния $(l+1 - l + k)$ разрядов операционного регистра 5, с целью выявления ошибки в принятом кодовом слове и выдачи сигналов коррекции в соответствующий разряд приемного регистра 2. Его входы соединены

с выходами $l+1 - l+k$ разрядов операционного регистра 5, выходы - со счетными входами приемного регистра 2.

Блок 4 управления управляет работой устройства. Он соединен с элементами И 6 группы, с операционным регистром 5, с дешифратором 3 остатка, с блоком 1 ввода информации, с приемным регистром 2 и блоком 7 вывода результата.

Блок 7 вывода результата предназначен для выдачи слова, содержащего $l+k$ разрядов, из устройства. l старших разрядов поступают с выхода приемного регистра 2, а k младших разрядов - с выхода операционного регистра 5.

Операционный регистр 5 содержит $l+k$ разрядов и осуществляет фиксирование промежуточных результатов при кодировании и декодировании. Выходы l старших разрядов соединены с соответствующими входами элементов И 6 группы, а выходы k младших разрядов - с входами дешифратора 3 остатка и блока 7 вывода результата. Входы разрядов операционного регистра 5 соединены с выходами элементов ИЛИ 8 группы.

Элементы И 6 группы анализируют состояние групп разрядов операционного регистра 5. Выходы элементов И 6 соединены с входами разрядов операционного регистра 5 и элементов ИЛИ 8 группы в соответствии с видом порождающего полинома, а первые входы - с выходами операционного регистра 5. Вторые входы элементов И 6 в пределах групп из k разрядов, начиная со старшего, выходы которых соединены с входами разноименных элементов ИЛИ 8 группы, соединены с выходами блока 4 управления.

Элементы ИЛИ 8 группы предназначены для объединения сигналов с выходов элементов И 6 группы на входах разрядов операционного регистра 5.

При кодировании блок 4 управления устанавливает регистры 2 и 5 в нуль, подготавливая устройство к работе. Его следующим сигналом - блок 1 ввода информации параллельно заносит $1-l$ разряды кодируемого слова в приемный регистр 2. Одновременно они заносятся на операционный регистр 5. При этом разряды $l+1 - l+k$ операционного регистра 5 остаются нулевыми.

Далее, блок 4 управления выдает серию импульсов таким образом, что первый из них идет на выход 9, второй - на выход 10 и т.д. При получении импульса, приходящего с выхода 9, группа элементов И 6 элементами 27, 29, 31 опрашивает разряды 14, 16, 18 операционного регистра 5. В случае наличия в них единиц, сигналы с выходов элементов И 6 группы через элементы ИЛИ 8 группы поступают на

входы разрядов операционного регистра 5, производя тем самым соответствующее прибавление по модулю два порождающих полиномов. Таким образом, при наличии "1" в анализируемых разрядах, одновременно может произойти изменение состояния разрядов 14, 16, 18, 19, 20, 21, 22, 23 и 24, но ни на один из входов не может прийти два или более импульса.

Картина повторяется с приходом импульса с выхода 10. Элементы И 28, 30, 32 производят опрос разрядов 15, 17, 19 и соответствующее прибавление порождающих полиномов. Процесс кодирования оканчивается анализом последней, из числа ℓ старших разрядов, группы разрядов импульсом, проходящим с выхода 13. После чего в разрядах $\ell + 1 - \ell + K$ операционного регистра 5 получается остаток.

Блок 7 вывода результата получает импульс от блока 4 управления, в соответствии с которым он производит выдачу закодированного $\ell + K$ разрядного числа. При этом 1- ℓ разряды числа поступают в блок 7 вывода результата из приемного 2, а разряды $\ell + 1 - \ell + K$ - из операционного 5 регистров.

Аналогично процессу кодирования, декодирование начинается с установки в нуль регистров 2 и 5 сигналом блока управления. Далее, $\ell + K$ разрядное слово с блока 1 ввода информации заносится на операционный регистр 5 в соответствии с сигналом блока 4 управления. Разряды 1- ℓ декодируемого слова заносятся также на приемный регистр 2. Обработка слова на операционном регистре 5 производится аналогично обработке при кодировании. И если оно содержало ошибку, по окончании обработки в $\ell + 1 - \ell + K$ разрядах операционного регистра 5 появится код, отличный от нуля. В соответствии с ним, по команде блока 4 управления, на одном из выходов дешифратора 3 остатка образуется импульс. Поступая на вход соответствующего разряда приемного регистра 2, он устанавливает его в противоположное состояние. Если слово не было искажено в процессе передачи, то разряды $\ell + 1 - \ell + K$ операционно-

го регистра 5 будут нулевыми и ни на одном из выходов дешифратора 3 импульса не появится.

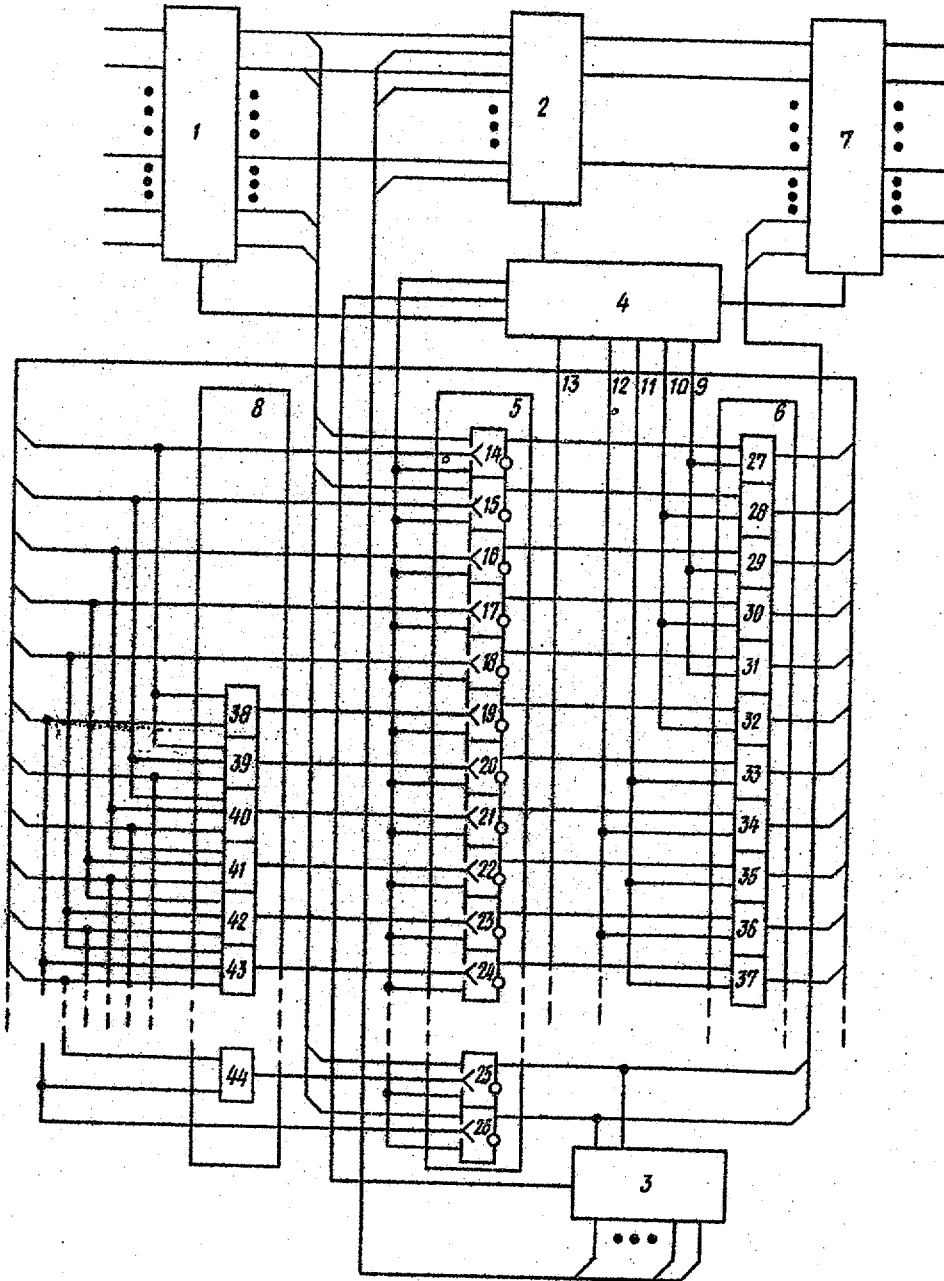
Выдача результата производится так же, как при кодировании. Он получается на выходах 1- ℓ разрядов блока 7 вывода результата.

Формула изобретения

10 Устройство для кодирования и декодирования циклических кодов, содержащее блок ввода информации, приемный и операционный регистры, группу элементов И, группу элементов ИЛИ, блок управления, блок вывода результата и дешифратор остатка, причем 15 входы блока ввода являются входами устройства, а выходы соединены соответственно с входами приемного и операционного регистров, выходы приемного регистра соединены соответственно с входами блока вывода результата, выходы операционного регистра соединены с первыми входами элементов И группы, выходы которых соединены с входами операционного регистра и элементов ИЛИ группы в соответствии с кодом, выходы элементов ИЛИ группы соответственно соединены с 20 входами операционного регистра, соответствующие выходы которого соединены с входами дешифратора остатка и блока вывода результата, выходы дешифратора остатка соединены соответственно с входами приемного регистра, выходы блока управления соединены с управляющими входами блока ввода информации, приемного и операционного регистров, дешифратора остатка и блока вывода результата, от 25 30 35 40 45

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 318939, кл. G 06 F 5/02, 1970.
2. Авторское свидетельство СССР № 397904, кл. G 06 F 5/00, 1970.



Составитель В. Крылова
 Редактор Л. Гребенникова Техред Э. Чужик Корректор А. Гриценко

Заказ 3658/40

Тираж 779

Подписное

ЦНИИП Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4