



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 12.02.79 (21) 2726511/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 23.10.80. Бюллетень № 39

Дата опубликования описания 25.10.80

(11) 773612

(51) М. Кл. 3

G 06 F 1/02  
G 07 C 15/00

(53) УДК 581.  
.325(088.8)

(72) Авторы  
изобретения

Э.А. Баканович, М.А. Орлов и Л. А. Смирнова

(71) Заявитель

Минский радиотехнический институт

## (54) ДАТЧИК СЛУЧАЙНЫХ ЧИСЕЛ

1 Изобретение относится к вычислительной технике и может быть использовано при моделировании случайных процессов.

Известен датчик случайных чисел, который содержит блок генераторов преобразуемых импульсных потоков, блок задания длительности испытаний, блок схемы совпадения, блок регистрации исходов и прерывания случайных испытаний, блок преобразования распределения. Принцип работы этого устройства основан на выделении импульса одного из преобразуемых потоков, пришедшего первым после пуска датчика [1].

Этот датчик является весьма сложным по устройству из-за наличия большого числа генераторов преобразуемых импульсных потоков. Кроме того, для реализации высокого быстродействия требуется применять разнородную элементную базу, что приводит к дополнительному усложнению устройства и сужает его функциональные возможности.

Известен также датчик случайных чисел, содержащий блок генераторов преобразуемых импульсных потоков, блок памяти в виде смешанного наборного

5 поля, генератор тактирующих импульсов, блок адресации на базе циклического регистра сдвига и блоки логических элементов И и ИЛИ [2].

Устройство сравнительно сложно из-за наличия большого числа генераторов преобразуемых импульсных потоков.

10 Наиболее близким техническим решением к предлагаемому является датчик случайных чисел, содержащий генератор импульсов, блок памяти с адресным регистром, генератор случайных импульсов и управляемый вероятностный элемент, включающий неперенастраиваемый вероятностный (1,N)-полюсник, блок логических элементов И и элемент ИЛИ, при этом генератор случайных импульсов подключен через управляемый вероятностный элемент к выходу датчика и к первому входу адресного регистра, второй вход которого подключен к выходу генератора импульсов, а выход - ко входу блока памяти, выход которого соединен с вторым входом управляемого вероятностного элемента [3].

20 Недостатком датчика является значительное усложнение устройства и увеличение аппаратурных затрат при

использовании блоков памяти большого объема с организацией генерирования случайных чисел, расположенных по одному из законов, введенных в блок памяти. Это существует функциональные возможности датчика случайных чисел.

Цель изобретения - расширение функциональных возможностей датчика случайных чисел за счет формирования потоков случайных чисел с произвольными законами распределения.

Цель достигается тем, что датчик случайных чисел, содержащий генератор импульсов и блок памяти, выходы которых подключены к входам управляющего вероятностного элемента, для достижения поставленной цели снабжен дополнительным блоком нормализации случайных чисел,  $N$  блоками выбора адреса и  $N$  равновероятностными элементами, выходы которых подключены к выходу генератора импульсов, а выходы  $N$  равновероятностных элементов подключены к первым входам соответствующих блоков выбора адреса, вторые и третьи входы которых соединены соответственно с первой и второй группами входов датчика случайных чисел, а выход каждого блока выбора адреса подключен к соответствующим входам блока памяти и первой группе входов блока нормализации случайных чисел, выход которого подключен к выходу датчика случайных чисел, вторая группа входов блока нормализации случайных чисел подключена ко вторым входам соответствующих блоков выбора адреса, вход блока нормализации случайных чисел подключен к выходу управляемого вероятностного элемента. При этом каждый блок выбора адреса содержит два элемента И, элемент ИЛИ, выходы которого подключены к выходам элементов И, выход элемента ИЛИ является выходом выбора адреса, первый вход которого соединен с прямым входом первого элемента И, инверсный вход которого подключен к первому входу второго элемента И и второму входу блока выбора адреса, третий вход которого соединен со вторым входом второго элемента И.

На чертеже изображена структурная схема датчика случайных чисел.

Датчик содержит генератор 1 импульсов, блок 2 памяти, управляемый вероятностный элемент 3, блок 4 нормализации случайных чисел, блоки 5 выбора адреса и равновероятностные элементы 6.

Генератор 1 импульсов и блок 2 памяти подключены к входам управляемого вероятностного элемента 3, выход которого подключен к дополнительному входу блока 4 нормализации случайных чисел, выход которого подключен к выходу датчика случайных чисел, первая (от 1<sub>1</sub> до 1<sub>N</sub>) группа

входов - к выходам соответствующих блоков 5 и выходам блока 2 памяти, а вторая (от 2<sub>1</sub> до 2<sub>N</sub>) группа входов - к первой (от 1<sub>1</sub> до 1<sub>N</sub>) группе входов датчика случайных чисел и вторым входам соответствующих блоков 5 выбора адреса, третьи входы которых соединены с второй (от 2<sub>1</sub> до 2<sub>N</sub>) группой входов датчика случайных чисел, а первые входы - с выходами равновероятностных элементов 6, выходы которых подключены к выходу генератора импульсов.

Блок 5 выбора адреса содержит первый элемент 7 И, второй элемент 8 И и элемент 9 ИЛИ.

Первый вход блока 5 выбора адреса соединен с прямым входом первого элемента 7 И, инверсный вход которого подключен к первому входу второго элемента 8 И и второму входу блока 5 выбора адреса, третий вход которого соединен со вторым входом второго элемента 8 И, при этом выходы первого и второго элементов И 7 и 8 подключены к выходам элемента 9 ИЛИ, выход которого подключен к выходу блока 5 выбора адреса.

Генератор 1 импульсов вырабатывает поток тактирующих импульсов устройства.

Блок 2 памяти предназначен для хранения и выдачи по запросам от блоков 5 информации в виде кодированных сигналов, управляющих вероятностью прохождения импульсов от генератора 1 импульсов через управляемый вероятностный элемент 3.

Управляемый вероятностный элемент 3 с заданной вероятностью пропускает либо не пропускает, импульс с выхода генератора 1 импульсов на дополнительный вход блока 4 нормализации случайных чисел.

Блок 4 нормализации случайных чисел служит для обеспечения определенного расположения разрядов случайного числа и заданной разрядной сетке и выдачи случайного числа на выход датчика.

Блоки 5 предназначены для организации управления выборкой требуемых адресов блока 2 памяти.

Равновероятностные элементы 6 формируют на выходе с равной вероятностью сигналы "1" либо "0".

Первый 7 и второй 8 элементы И служат как для организации выбора адресов блока 2 памяти, так и для формирования очередного случайного числа.

Элемент 9 ИЛИ служит для логического объединения сигналов с выходов элементов И.

В общем виде процесс функционирования датчика включает два этапа: равновероятную выборку адреса кода вероятности  $P_1(j)$  в зоне памяти,

задаваемой кодом с управляющих входов датчика, и формирование случайного числа и реализацию случайного испытания с помощью управляемого вероятностного элемента 3, положительный исход которого заключается в прохождении с вероятностью  $P_1(j)$  задаваемой кодом вероятности, выбранным с i-го адреса, импульсного сигнала с выхода генератора 1 через управляемый вероятностный элемент 3 (при появлении сигналов на выходе элемента 3 блок 4 нормализации выдает сформированное случайное число на выход устройства).

Для реализации первого этапа используются блоки 1, 5, 6. Импульс, вырабатываемый генератором 1 импульсов, поступает на вход управляемого вероятностного элемента 3 и входы равновероятностных элементов 6; на выходе последних случайным образом устанавливаются потенциалы "1" и "0" подаваемые на прямые входы первых элементов 7 и.

Предположим, что первая и вторая группы входов датчика содержат по три входа. С помощью входов первой группы управляющих входов датчика задается зона памяти, из которой будет производиться выборка кодов вероятностей. С помощью входов второй группы, при условии блокирования передачи сигналов с выходов равновероятностных элементов 6, можно управлять выборкой требуемых адресов из зоны памяти, задаваемой сигналами с управляющих входов датчика.

Если на каждый из входов первой группы подается "1", то это приводит к запиранию первых элементов 7 и блокированию передачи сигналов с выходов равновероятностных элементов 6 на адресные входы блоков 2 памяти. 5 Тогда с помощью входов второй группы можно задавать значение сигналов на выходах блоков 5 (т.е. если на один из входов второй группы подается "1", на выходе соответствующего блока 5 появляется "1")

Если на каждый из входов первой группы подается "0", это приводит к запиранию вторых элементов 8 и отпиранию первых элементов 7 и. В 15 этом случае значения выходных сигналов блоков 5 будут определяться значениями случайных выходных сигналов равновероятностных элементов 6.

Следовательно, после задания зоны памяти с помощью входов первой группы - управляющих кодов - можно осуществить выборку адресов внутри зоны случайными (с помощью первых элементов 7) и детерминированными сигналами (с помощью вторых элементов 8).

В блоке 2 памяти хранятся нормированные коды вероятностей появления 30 случайных чисел на выходе устройства.

В зависимости от комбинации входных сигналов датчика количество воспроизводимых законов распределения 35 изменяется. Характер этой зависимости можно уяснить из таблицы.

Управляющие сигналы (на первой группе входов)	Базовые сигналы на второй группе входов	Действительные адреса блока памяти	Количество знаков распределения
000	- - -	0,1,2,3,4,5,6,7	1 закон на 8 квантей
100*	0 - -	0,1,2,3, 4,5,6,7	2 закона на 4 квантеля
110*	00- 01- 10- 11-	0,1 2,3 4,5 6,7	4 закона на 4 квантеля
111	000 001 010 011 100 101 110 111	0 1 2 3 4 5 6 7	8 законов на 1 квантель

\* Знаками (-) отмечены разряды, задаваемых случайными сигналами с выходов равновероятностных элементов 6.

Второй этап процесса функционирования датчика заключается в следующем.

При опросе блока 2 памяти на выходах его появляется совокупность сигналов  $a_j \in \{0,1\}$ , которые задают вероятности  $P_j(j)$  прохождения импульса через управляемый вероятностный элемент 4 и блок 4 нормализации случайных чисел, куда подается через первую группу входов блока нормализации случайное число с выходов блоков 5.

В блоке 4 нормализации случайных чисел формируемое число нормализуется посредством сдвига на некоторое число разрядов. Количество тактов сдвига может определяться по количеству единиц в наборе сигналов, подаваемых на первую группу входов датчика случайных чисел.

При условии прохождения импульса через управляемый вероятностный элемент 3 случайное число после нормализации поступает на выход датчика. В случае, когда импульс не проходит через управляемый вероятностный элемент 3, случайное число на выходе устройства не появляется.

Технико-экономическая эффективность датчика случайных чисел определяется следующими его характеристиками: широкими функциональными возможностями, состоящими в обеспечении воспроизведения по запросу случайного числа, распределенного по одному из совокупности заданных законов, каждый из которых может иметь различное число интервалов квантования, кратное степени 2; простотой конструкции, полностью выполненной на базе цифровых элементов с возможностью непосредственного использования без каких-либо дополнительных изменений типовых блоков памяти; высокой точностью и стабильностью работы, благодаря отсутствию аналоговых генераторов случайных сигналов; повышением среднего быстродействия особенно для сложных полимодальных законов распределения; простотой программирования и настройки датчика, а также смены отдельных законов распределения ввиду использования модульного принципа размещения кодов законов распределения в блоке памяти и возможности ввода-вывода любого модуля независимо от других.

#### Формула изобретения

1. Датчик случайных чисел, содержащий генератор импульсов и блок па-

мяти, выходы которых подключены к входам управляемого вероятностного элемента, отличающийся тем, что, с целью расширения функциональных возможностей датчика за счет обеспечения воспроизведения потоков случайных чисел, распределенных по различным законам, он содержит блок нормализации случайных чисел,  $N$  блоков выбора адреса и  $N$  равновероятностных элементов, входы которых подключены к выходу генератора импульсов, а выходы  $N$  равновероятностных элементов подключены к первым входам соответствующих блоков выбора адреса, вторые и третьи входы которых соединены соответственно с первой и второй группами входов датчика случайных чисел, а выход каждого блока адреса подключен к соответствующим входам блока памяти и к первой группе входов блока нормализации случайных чисел, выход которого подключен к выходу датчика случайных чисел, вторая группа входов блока нормализации случайных чисел подключена к вторым входам соответствующих блоков выбора адреса, вход блока нормализации случайных чисел подключен к выходу управляемого вероятностного элемента.

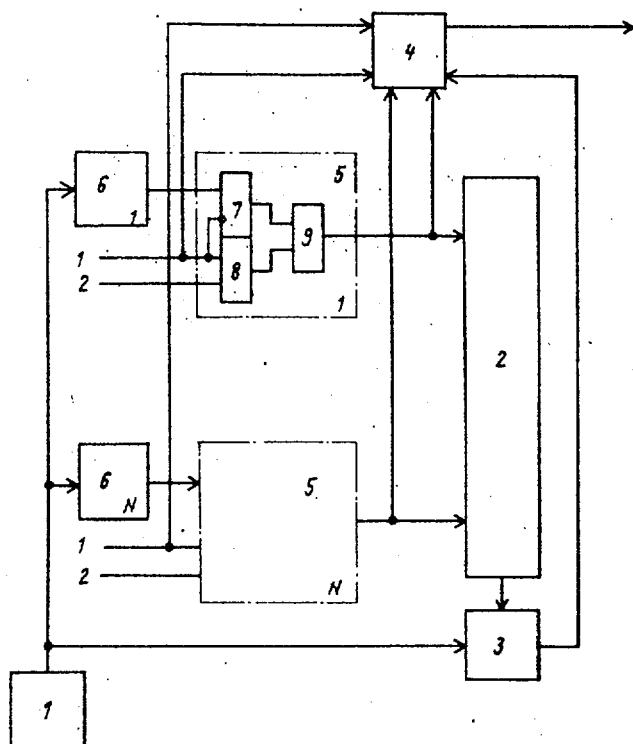
2. Датчик по п. 1, отличающийся тем, что каждый блок выбора адреса содержит два элемента И и элемент ИЛИ, входы которого подключены к выходам элементов И, выход элемента ИЛИ является выходом блока выбора адреса, первый вход которого соединен с прямым входом первого элемента И, инверсный вход которого подключен к первому входу второго элемента И и второму входу блока выбора адреса, третий вход которого соединен со вторым входом второго элемента И.

Источники информации, принятые во внимание при экспертизе

1. Четвериков В.Н., Баканович Э.А. и Меньков А.В. Вычислительная техника для статистического моделирования. М., "Советское радио", 1978, с. 234, рис. 6.1.

2. Авторское свидетельство СССР № 308431, кл. G 06 F 1/02, 1969.

3. Баканович Э.А., Орлов М.А. и Костюк С.Ф. Программно управляемые вероятностные преобразователи - "Автоматика и вычислительная техника", Минск, 1975, вып. 5, с. 159, рис. 3 (прототип).



Составитель А. Карасов

Редактор Е. Лушникова      Техред Т. Маточки      Корректор М. Шароши  
 Заказ 7506/62      Тираж 751      Подписьное  
 ВНИИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5  
 Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4