

Союз Советских
Социалистических
Республик



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е
И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 10.04.78 (21) 2602965/18-09

с присоединением заявки № -

(23) Приоритет -

Опубликовано 07.07.80. Бюллетень № 25

Дата опубликования описания 07.07.80

Тихонов
Ватман
(11) 746953

(51) М. Кл.²

H 04 L 7/02

(53) УДК 621.394.
.662(088.8)

(72) Авторы
изобретения

А. А. Бурцев, В. П. Галкин и В. А. Чердынцев

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ СИНХРОНИЗАЦИИ
ПСЕВДОШУМОВЫХ СИГНАЛОВ

1

Изобретение относится к радиосвязи и может использоваться в космической связи, системах передачи дискретной информации, совмещенных системах связи и других системах различного назначения.

Известно устройство для синхронизации псевдошумовых сигналов, содержащее объединенные по входу первый и второй перемножители, выходы которых через последовательно соединенные сумматор, первый интегратор, третий перемножитель, управляемый генератор и генератор псевдослучайной последовательности подключены к другому входу первого перемножителя непосредственно, а через ключ - к другому входу второго перемножителя и последовательно соединенные четвертый перемножитель, второй интегратор, квадратор и пороговый блок, выход которого подключен к другому входу ключа [1].

Однако известное устройство имеет низкую помехоустойчивость при высокой скорости передачи информации в за-

2

шумленном канале, что снижает точность синхронизации.

Цель изобретения - повышение точности синхронизации.

Для этого в устройство для синхронизации псевдошумовых сигналов, содержащее объединенные по входу первый и второй перемножители, выходы которых через последовательно соединенные сумматор, первый интегратор, третий перемножитель, управляемый генератор и генератор псевдослучайной последовательности подключены к другому входу первого перемножителя непосредственно, а через ключ - к другому входу второго перемножителя и последовательно соединенные четвертый перемножитель, второй интегратор, квадратор и пороговый блок, выход которого подключен к другому входу ключа, введены блок задержки, регистр сдвига и последовательно соединенные дополнительный интегратор, дополнительный пороговый блок и формирователь импульсов, выход которого подключен к

другому входу третьего перемножителя, при этом выход управляемого генератора подключен к входу блока задержки, а через регистр сдвига к входу четвертого перемножителя, выход которого подключен к входу дополнительного интегратора, другой вход которого соединен с дополнительным выходом генератора псевдослучайной последовательности, при этом выход ключа подключен к другому входу регистра сдвига, выход блока задержки подключен к другому входу первого перемножителя, а вход блока задержки и другой вход четвертого перемножителя объединены.

На фиг. 1 приведена структурная электрическая схема предлагаемого устройства, на фиг. 2 - временные диаграммы, поясняющие его работу.

Устройство для синхронизации псевдослучайных сигналов содержит блок 1 задержки, первый перемножитель 2, второй перемножитель 3, сумматор 4, первый интегратор 5, третий перемножитель 6, управляемый генератор 7, регистр сдвига 8, четвертый перемножитель 9, второй интегратор 10, пороговый блок 11, формирователь 12 импульсов, дополнительный интегратор 13, квадратор 14, дополнительный пороговый блок 15, ключ 16 и генератор 17 псевдослучайной последовательности.

Устройство работает следующим образом.

Выходной сигнал поступает на вход перемножителя 9 и блока 1 задержки на длительность информационной посылки. Интегратор 10, квадратор 14, пороговый блок 11 и ключ 16 обеспечивают поиск сигнала по временному положению, в то время как перемножители 2 и 3, сумматор 4, интегратор 5, перемножитель 6, управляемый генератор 7 и генератор 17 представляют собой кольцо слежения за задержкой.

Особенность работы описываемого устройства по сравнению с прототипом заключается в следующем.

В устройстве крутизна дискриминационной характеристики, вследствие того что опорные входы дискриминатора подключены к соседним каскадам генератора 17, в два раза больше, чем у прототипа, что обеспечивает соответствующий выигрыш в точности слежения. Использование интегратора 13 со сбросом позволяет устранить влияние запаздывания в получении оценки символов передаваемой инфор-

мации. Временные диаграммы (фиг. 2), соответствующие выходам четвертого перемножителя 9 (фиг. 2, а), интегратора 13 (фиг. 2, б) со сбросом, порогового блока 15 (фиг. 2, в) и формирователя 12 (фиг. 2, г) поясняют механизм формирования рабочей характеристики устройства для синхронизации псевдослучайных сигналов. Из диаграмм видно, что сигнал на выходе формирователя 12 (фиг. 2, г) представляет собой оценку информационных символов, задержанную на длительность T информационного символа, равную периоду сигнала. Для ее компенсации вход перемножителей 2 и 3 подключен к входу устройства через блок 1 задержки на длительность T .

Предлагаемое устройство выигрывает у прототипа по точности слежения за задержкой при заданной помеховой обстановке на его входе в $\frac{2T}{T - 2\Delta t_2}$ раз, где Δt_2 - запаздывание оценки информационного символа, возникающее в интеграторе 10. В выигрыше не учитывается вероятность переименования символа на выходе порогового блока 15, поскольку она значительно меньше единицы для реально действующих систем связи.

Ф о р м у л а и з о б р е т е н и я

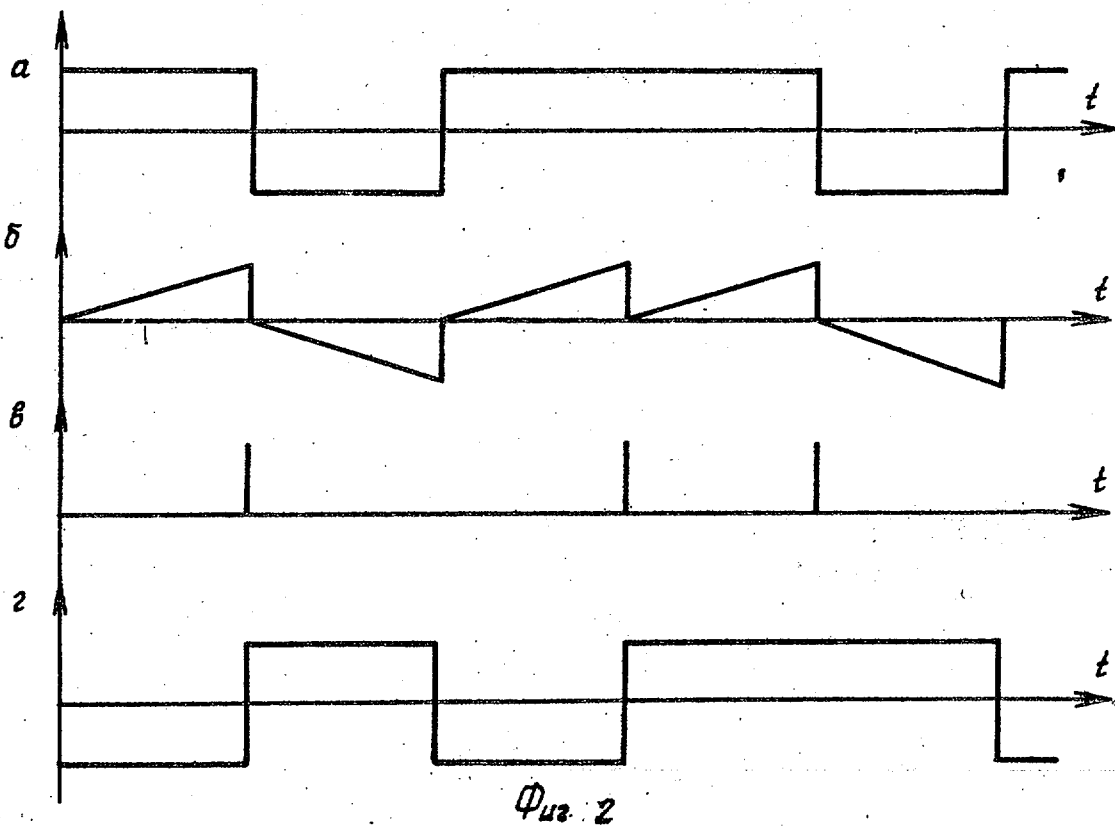
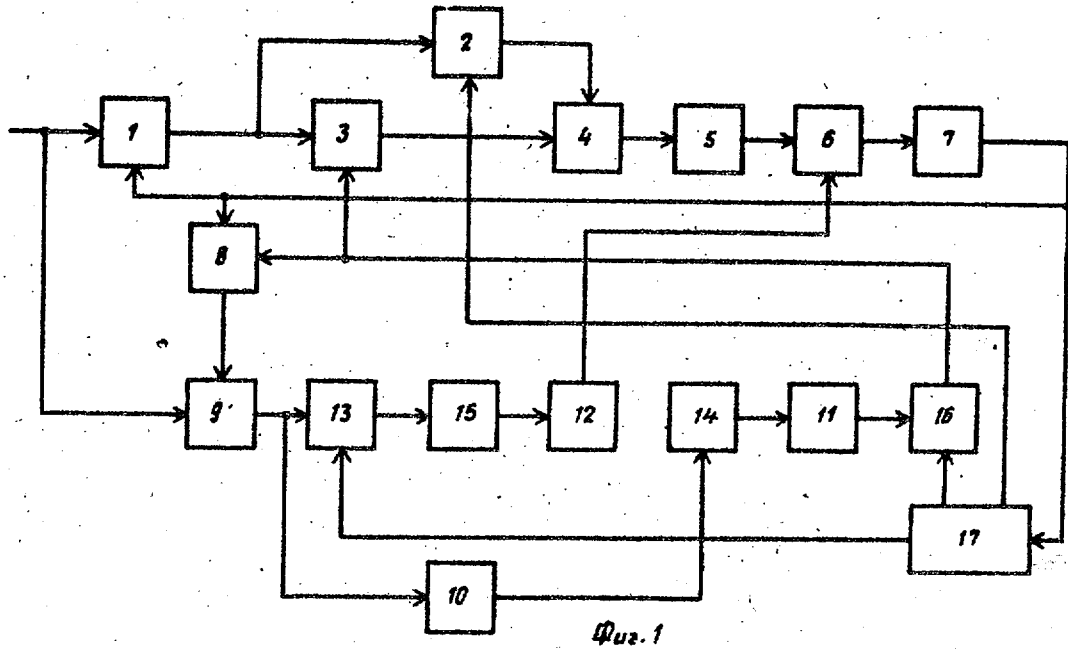
Устройство для синхронизации псевдослучайных сигналов, содержащее объединенные по входу первый и второй перемножители, выходы которых через последовательно соединенные сумматор, первый интегратор, третий перемножитель, управляемый генератор и генератор псевдослучайной последовательности подключены к другому входу первого перемножителя непосредственно, а через ключ - к другому входу второго перемножителя и последовательно соединенные четвертый перемножитель, второй интегратор, квадратор и пороговый блок, выход которого подключен к другому входу ключа, отличающееся тем, что, с целью повышения точности синхронизации, введены блок задержки, регистр сдвига и последовательно соединенные дополнительный интегратор, дополнительный пороговый блок и формирователь импульсов, выход которого подключен к другому входу третьего перемножителя, при этом выход управляемого генератора подключен к входу блока задержки, а через регистр сдвига - к входу чет-

вертого перемножителя, выход которого подключен к входу дополнительного интегратора, другой вход которого соединен с дополнительным выходом генератора псевдослучайной последовательности, при этом выход ключа подключен к другому входу регистра сдвига, выход блока задержки подключен к другому входу пер-

вого перемножителя, а вход блока задержки и другой вход четвертого перемножителя объединены.

Источники информации,

5 принятые во внимание при экспертизе
 1. Авторское свидетельство СССР № 552718, кл. Н 04 L 7/02, 1975 (прототип).



Физ. 2