



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 864291

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 17.12.79 (21) 2854040/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.09.81. Бюллетень № 34

Дата опубликования описания 18.09.81

(51) М. Кл.³

G 06 F 15/332

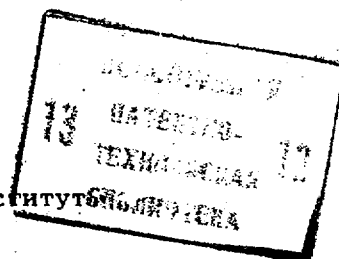
(53) УДК 681.3
(088.8)

(72) Автор
изобретения

В. П. Шерко

(71) Заявитель

Минский радиотехнический институт



(54) УСТРОЙСТВО ДЛЯ ВЫЧИСЛЕНИЯ СПЕКТРА
УОЛША ФУНКЦИЙ СИНУСА И КОСИНУСА

1
Изобретение относится к автоматике и вычислительной технике и может быть использовано при построении специализированных процессоров для преобразований спектральных характеристик в различных базисных системах функций, цифровых многоканальных систем связи, систем автоматизированного синтеза сложных структурных элементов цифровой техники методом спектральных отображений, аппаратуры распознавания и имитации образов, а также при создании диагностической аппаратуры для систем и устройств, работающих в базисе функций Уолша.

Известно устройство для вычисления спектра Уолша, содержащее сумматоры-вычитатели и регистры сдвига [1].

Наиболее близким к предлагаемому является устройство для вычисления спектра Уолша функций синуса и косинуса, содержащее блок памяти, дешифратор, блок умножения, коммутатор,

2
блок формирования кода Грея, блок синхронизации, а также триггер [2].

Однако эти устройства не позволяют вычислять отдельные, заданные своим номером компоненты спектра Уолша функций синуса и косинуса. Кроме того, обладая определенной универсальностью относительно анализируемых процессов и сигналов, эти устройства требуют избыточных преобразований для сигналов типа функций синуса и косинуса, что отражается на их эксплуатационных характеристиках (аппаратурные затраты, меньшая эффективность и т.д.).

15
Цель изобретения - расширение функциональных возможностей устройства за счет вычисления отдельных заданных компонент спектра, а также улучшение его эксплуатационных характеристик.

20
Поставленная цель достигается тем, что устройство для вычисления спектра Уолша функций синуса и косинуса, содержащее блок памяти, дешифратор адреса, блок умножения, коммутатор,

блок формирования кода Грея и блок синхронизации, причем выход дешифратора адреса подключен к адресному входу блока памяти, выход которого подключен к первому входу блока умножения, второй вход блока умножения 5 подключен к выходу блока формирования кода Грея, выход блока умножения является выходом устройства, управляющий вход коммутатора является входом управления режимом работы устройства, выход коммутатора подключен ко входу блока формирования кода Грея, содержит регистр, регистр сдвига, циклический регистр сдвига, счетчик, первый и второй вычислительные узлы, первый и второй дешифраторы нуля, причем вход регистра является информационным входом параметра частоты устройства, выход регистра, выход младшего разряда регистра сдвига, выход всех разрядов циклического регистра сдвига и выход первого дешифратора нуля 10 подключены ко входам дешифратора адреса, выход блока формирования кода Грея подключен ко входу регистра сдвига и ко входу второго дешифратора нуля, выходы всех разрядов регистра сдвига подключены ко входам первого дешифратора нуля, выход которого подключен к первому управляющему входу 15 блока синхронизации, второй управляющий вход которого подключен к выходу второго дешифратора нуля, установочный вход счетчика является входом начального номера функции Уолша устройства, выход счетчика подключен ко входам первого и второго вычислительных узлов, выходы которых подключены ко входам коммутатора, первый выход блока синхронизации подключен к счетному входу счетчика и установочному входу 20 циклического регистра сдвига, а второй выход блока синхронизации - ко входам синхронизации регистра сдвига и циклического регистра сдвига, вход управления запуском блока синхронизации соединен со входом запуска устройства.

Кроме того, блок синхронизации состоит из задающего генератора, блока 25 деления частоты, двух элементов И, элемента ИЛИ и формирователя импульсов, причем управляющий вход задающего генератора, объединенный с первым входом элемента ИЛИ, является входом управления запуском блока синхронизации, выход задающего генератора через блок деления частоты подключен к первому

входу первого элемента И, выход которого является вторым выходом блока синхронизации, а второй вход первого элемента И подключен к выходу второго элемента И, первый управляющий вход блока синхронизации подключен к первому входу второго элемента И, второй управляющий вход - ко второму инверсному входу второго элемента И и второму входу элемента ИЛИ, выход которого подключен ко входу формирователя импульсов, выход формирователя импульсов является первым выходом блока синхронизации.

На фиг. 1 представлена функциональная схема устройства для вычисления спектра Уолша функций синуса и косинуса; на фиг. 2, 3 - функциональная схема блока синхронизации и его временные диаграммы.

Устройство содержит регистр 1, дешифратор адреса 2, блок памяти 3, блок формирования кода Грея 4, регистр сдвига 5, дешифраторы нуля 6 и 7, блок умножения 8, счетчик 9, циклический регистр сдвига 10, блок синхронизации 11, вычислительные узлы 12, 13, коммутатор 14. Блок синхронизации 11 содержит задающий генератор 15, делитель частоты 16, элементы И 17, 18, элемент ИЛИ 19, формирователь импульсов 20.

В основу работы устройства положены следующие математические соотношения.

Спектр Уолша $W(r)$ тригонометрических функций и спектр Фурье $F(k)$ функций Уолша при нормированных параметрах времени 0 частоты k и частоты r равны:

$$\left. \begin{aligned} A(r, k) &= \int_{-1/2}^{1/2} \text{sal}(r, \theta) \sin 2\pi \theta d\theta, \\ B(r, k) &= \int_{-1/2}^{1/2} \text{cal}(r, \theta) \cos 2\pi \theta d\theta, \end{aligned} \right\} (1)$$

причем

$$\left. \begin{aligned} A(r, k), B(r, k) &\equiv W(r) \text{ при } k = \text{const}, \\ A(r, k), B(r, k) &\equiv F(k) \text{ при } r = \text{const}, \end{aligned} \right\} (2)$$

Спектр S -й функции Радемахера ($S \in \{1, 2, \dots, m\}$) равен

$$F\{R_S(x)\} = F(k) = -j \sin \frac{k\pi}{2^S} S_{\alpha} \frac{k\pi}{2^S} \prod_{i=1}^{S-1} \cos \frac{k\pi}{2^i}, (3)$$

где $k=1, 2, \dots, N$; S_{α} - символ функции отсчетов $(\sin \lambda) / \lambda$.

Выражение (3) имеет особый случай при $S=1$, для которого знак произведения изменяется на противоположный. Спектр r -й функции Уолша определяется как свертка спектров соответствующих функций Радемахера (3)

$$F\{\text{Wal}(r, x)\} = \left\langle \begin{array}{l} \text{Знак и признак} \\ \text{действительной} \\ \text{или мнимой ве-} \\ \text{личины} \end{array} \right\rangle \sin \frac{k\pi}{2^m} S_{\alpha} \frac{k\pi}{2^{5m}} \left(\prod_{i=5}^{5m-1} \cos \frac{k\pi}{2^i} \right) \left(\prod_{i=5}^{5m-1} \sin \frac{k\pi}{2^i} \right) \quad (4)$$

где S_m — максимальный номер функции Радемахера в структуре данной функции Уолша; параметр S^* определяется как разность Z-S множества $Z \in \{1, 2, \dots, m\}$ и номеров S функций Радемахера. Знак и признак действительной или мнимой величины при $-1/2 \leq \theta \leq 1/2$ может быть определен в (4) на основании выражения

$$\left\langle \begin{array}{l} \text{Знак и признак} \\ \text{действительной} \\ \text{или мнимой вели-} \\ \text{чины} \end{array} \right\rangle = (-1)^{\alpha} (-j)^{\alpha} \quad (5)$$

где α — количество функций Радемахера в представлении r-й функции Уолша; $\alpha_j \in \{0, 1\}$ — значение первого младшего разряда в представлении номера r в коде Грея G(r).

Таким образом, на основании (1) (2) спектр Уолша функций синуса и косинуса также определяется соотношением (4), причем для заданного $k \in \{1, 2, \dots, N\}$ вычисляются компоненты $i=1, 2, \dots, N$.

В качестве примера приведен спектр Уолша (см. таблицу) системы тригонометрических функций, полученный из (4), для диапазона $r=(1, 2, \dots, 7)$. Следовательно, каждая спектральная компонента Уолша функций синуса и косинуса описывается отличным от других соотношением.

r	Спектральные компоненты Уолша
1	$j \sin(k\pi/2) S_{\alpha}(k\pi/2)$
2	$\sin(k\pi/2) \sin(k\pi/4) S_{\alpha}(k\pi/4)$
3	$-j \cos(k\pi/2) \sin(k\pi/4) S_{\alpha}(k\pi/4)$
4	$-\cos(k\pi/2) \sin(k\pi/4) \sin(k\pi/8) S_{\alpha}(k\pi/8)$
5	$-j \sin(k\pi/2) \sin(k\pi/4) \sin(k\pi/8) S_{\alpha}(k\pi/8)$
6	$\sin(k\pi/2) \cos(k\pi/4) \sin(k\pi/8) S_{\alpha}(k\pi/8)$
7	$-j \cos(k\pi/2) \cos(k\pi/4) \sin(k\pi/8) S_{\alpha}(k\pi/8)$

Регистр 1 предназначен для приема и хранения номера R, определяющего частоты анализируемой функции синуса или косинуса.

В блоке памяти хранятся константы вида

5

$$\sin \frac{k\pi}{2^i}, \cos \frac{k\pi}{2^i}, (\sin \frac{k\pi}{2^i}) / (\frac{k\pi}{2^i}) = S_{\alpha} \frac{k\pi}{2^i},$$

$k=1, 2, \dots, N,$

где $i \in \{1, 2, \dots, m\}$.

10

Регистр 5 сдвига предназначен для приема кода G(r) с выхода блока 4 развертки его в последовательный код путем сдвигов содержимого в сторону младших разрядов по тактирующим импульсам, поступающим от блока синхронизации, и формирования, тем самым, на первом выходе одноразрядного признака функций синуса или косинуса. Занесение информации в регистр осуществляется по второму входу. На второй его выход передается m-разрядный код состояния в данный момент времени.

15

Дешифратор нуля 6 предназначен для анализа на нуль состояния регистра 5 сдвига и формирования таким образом признака функций синуса, косинуса (уровень логической единицы) либо функции отсчетов (уровень логического нуля).

25

Дешифратор нуля 7 предназначен для анализа на нуль состояния блока 4 и формирования, тем самым, признака конца вычислений (уровень логического нуля).

30

Блок умножения 8 предназначен для выполнения последовательного перемножения операндов, поступающих на первый вход. Полученному результату присваивается знак и признак действительной или мнимой величины, формируемые в соответствии с (5).

35

Счетчик 9 предназначен для задания номеров $r \in \{1, 2, \dots, N\}$ спектральных компонент Уолша. По первому его входу осуществляется задание начального номера $R=r-1$ спектральной компоненты Уолша, а второй вход является счетным.

45

Циклический регистр 10 сдвига предназначен для организации кодирования сомножителя аргумента $\pi/2^i, i \in \{1, 2, \dots, m\}$ i-й разряд двоичного представления номера r функции Уолша. Кодирование осуществляется по правилу: $\pi/2 \rightarrow 0...01, \pi/4 \rightarrow 0...010, \pi/8 \rightarrow 0...0100$ и т.д. По первому входу осуществляется сдвиг предварительно записанной единицы в сторону старших разрядов, а с выхода снимается m-разрядный код состояния. Второй вход является установочным: наличие сигнала

55

на этом входе приводит к установке регистра в состояние $0\dots 01$.

Входы и выходы блока синхронизации 11 имеют следующее функциональное назначение.

По первому входу, который является управляющим, задается признак перехода на последний такт данного цикла (высокий логический уровень); по второму управляющему входу задается признак конца вычислений (высокий логический уровень). На первый выход передаются импульсные сигналы для увеличения состояния счетчика 9 и задания тем самым номера очередной спектральной компоненты Уолша; эти сигналы обеспечивают также установку в исходное состояние циклического регистра 10 сдвига; на второй выход передаются импульсные сигналы для синхронного сдвига на один разряд содержимого регистра 5 сдвига и циклического регистра 10 сдвига.

Первый 12 и второй 13 вычислительные узлы обеспечивают преобразование кода $r \in \{1, 2, \dots, N\}$ номера спектральной компоненты Уолша в номер функции Уолша в соответствии с режимом.

Вычислительный узел 12 выполняет преобразование вида

$$y = 2r, \quad y \in \{2, 4, 6, \dots, N\},$$

спектральной компоненты Уолша в режиме вычисления спектра Уолша функции косинуса.

Вычислительный узел 13 выполняет преобразование вида

$$y = 2r - 1, \quad y \in \{1, 3, 5, \dots, N - 1\}$$

где r — состояние счетчика 9 в режиме вычисления спектра Уолша функции синуса.

Коммутатор 14 предназначен для коммутации информационных потоков, поступающих на второй и третий входы, на выход в зависимости от управляющего сигнала на первом входе.

Устройство работает следующим образом.

На подготовительном этапе задается режим работы (управляющий вход коммутатора 14), начальный номер R функции Уолша (установочный вход счетчика 9), и параметр частоты k (регистр 1).

После этого по управляющему сигналу с первого выхода блока 11 в циклический регистр 10 сдвига записывается исходный код $0\dots 01$, а состояние счетчика 9 увеличивается на 1 (момент времени t_1 фиг.2). Затем преобразован-

ное первым 12 либо вторым вычислительным узлом 13, состояние счетчика 9 представляется на выходе блока 4 в коде Грея, последний переписывается в регистр 5 сдвига.

Таким образом, на входах дешифратора адреса 2 сформированы следующие признаки для задания адреса константы.

На первом входе — логический уровень единицы (содержимое регистра 5 сдвига не равно нулю), т.е. из трех возможных функций задаются две: синуса либо косинуса. На втором входе — логический уровень нуля или единицы в зависимости от конкретного номера функции Уолша в коде Грея (младшего разряда), т.е. задается признак функции синуса либо косинуса, на третьем входе — код, определяющий частоту $k \in \{1, 2, \dots, N\}$ функции синуса или косинуса. На четвертом входе — код $0\dots 01$, т.е. определяется множитель $\pi/2^l$ аргумента функций.

По сигналу из блока 11 по сформированному адресу из блока памяти 3 считывается константа (значение функции), передается в блок умножения 8 и хранится в его локальной памяти до поступления очередного операнда. На этом заканчивается первый такт работы устройства на первом цикле.

На втором такте блок синхронизации 11 на втором своем выходе вырабатывает сигнал (t_2), по которому осуществляется сдвиг на один разряд содержимого регистра 5 сдвига и циклического регистра 10 сдвига. Тем самым задаются очередные признаки функций и множителей аргументов. Дальнейшая работа устройства на данном такте по своему логическому содержанию не отличается от первого такта.

Количество тактов определяется логическим сигналом на выходе дешифратора нуля 6 и, если он равен нулю, то устройство переходит на последний такт работы первого цикла (t_3), причем на последнем такте формируется адрес функции отсчетов от аргумента, определенного на предыдущем такте. Значение функции отсчетов умножается в блоке 8 на результат, полученный от перемножения операндов всех предыдущих тактов, в соответствии с (5) формируется знак и признак действительной или мнимой величины и результат передается на выход устройства. На этом заканчивается первый цикл.

Начало второго цикла работы устройства характеризуется формированием сигнала на первом выходе блока синхронизации 11 (t_4), по которому увеличивается на единицу состояние счетчика 9 и устанавливается в исходное состояние 0...01 циклический регистр сдвига. Работа устройства на втором цикле по своему логическому содержанию адекватна первому циклу. Результатом второго цикла является компонента спектра Уолша с номером, равным состоянию счетчика 9. Переполнение счетчика 9 (нули во всех разрядах) фиксируется дешифратором нуля 7. Это является признаком конца вычислений (t_5).

Расширение функциональных возможностей предлагаемого устройства обусловлено возможностью вычисления отдельных или групп спектральных компонент Уолша функций синуса или косинуса, а также возможностью задания анализируемых функций только параметром частоты.

Улучшение эксплуатационных характеристик выражается в том, что анализируемые функции задаются без их воспроизведения во времени только с помощью параметра частоты, а также тем, что устраняются избыточные вычисления, присущие известным устройствам при выполнении аналогичных функций.

Формула изобретения

1. Устройство для вычисления спектра Уолша функций синуса и косинуса, содержащее блок памяти, дешифратор адреса, блок умножения, коммутатор, блок формирования кода Грея и блок синхронизации, причем выход дешифратора адреса подключен к адресному входу блока памяти, выход которого подключен к первому входу блока умножения, второй вход блока умножения подключен к выходу блока формирования кода Грея, выход блока умножения является выходом устройства, управляющий вход коммутатора является входом управления режимом работы устройства, выход коммутатора подключен ко входу блока формирования кода Грея, **отличающееся тем, что,** с целью расширения функциональных возможностей устройства за счет вычисления отдельных заданных компонент

спектра, а также улучшения его эксплуатационных характеристик, оно содержит регистр, регистр сдвига, циклический регистр сдвига, счетчик, первый и второй вычислительные узлы, первый и второй дешифраторы нуля, причем вход регистра является информационным входом параметра частоты устройства, выход регистра, выход младшего разряда регистра сдвига, выход всех разрядов циклического регистра сдвига и выход первого дешифратора нуля подключены ко входам дешифратора адреса, выход блока формирования кода Грея подключен ко входу регистра сдвига и ко входу второго дешифратора нуля, выходы всех разрядов регистра сдвига подключены ко входам первого дешифратора нуля, выход которого подключен к первому управляющему входу блока синхронизации, второй управляющий вход которого подключен к выходу второго дешифратора нуля, установочный вход счетчика является входом начального номера функции Уолша устройства, выход счетчика подключен ко входам первого и второго вычислительных узлов, выходы которых подключены ко входам коммутатора, первый выход блока синхронизации подключен к счетному входу счетчика и установочному входу циклического регистра сдвига, а второй выход блока синхронизации - ко входам синхронизации регистра сдвига и циклического регистра сдвига, вход управления запуском блока синхронизации соединен со входом запуска устройства.

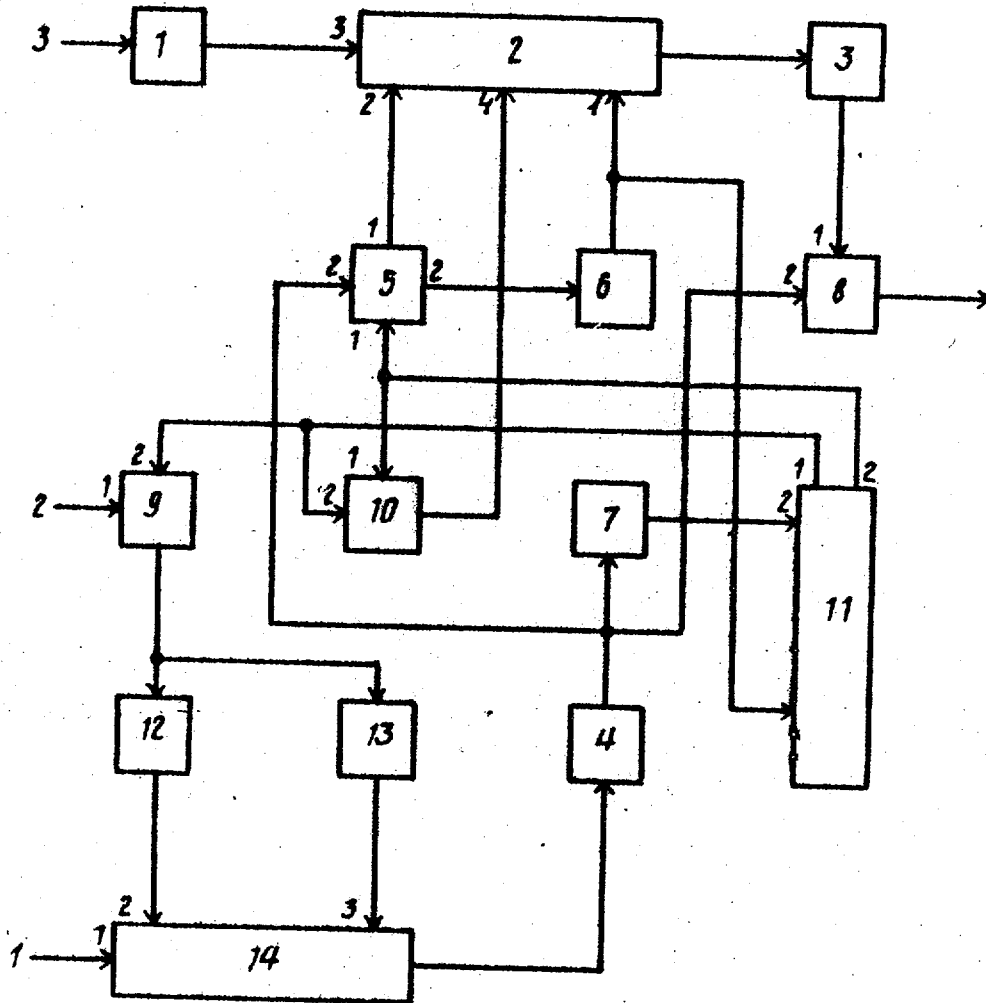
2. Устройство по п.1, **отличающееся тем,** что блок синхронизации состоит из задающего генератора, блока деления частоты, двух элементов И, элемента ИЛИ и формирователя импульсов, причем управляющий вход задающего генератора, объединенный с первым входом элемента ИЛИ, является входом управления запуском блока синхронизации, выход задающего генератора через блок деления частоты подключен к первому входу первого элемента И, выход которого является вторым выходом блока синхронизации, а второй вход первого элемента И подключен к выходу второго элемента И, первый управляющий вход блока синхронизации подключен к первому входу второго элемента И, второй управляющий вход - ко второму инверсному входу второго элемента И и второму входу

элемента ИЛИ, выход которого подключен ко входу формирователя импульсов, выход формирователя импульсов является первым выходом блока синхронизации.

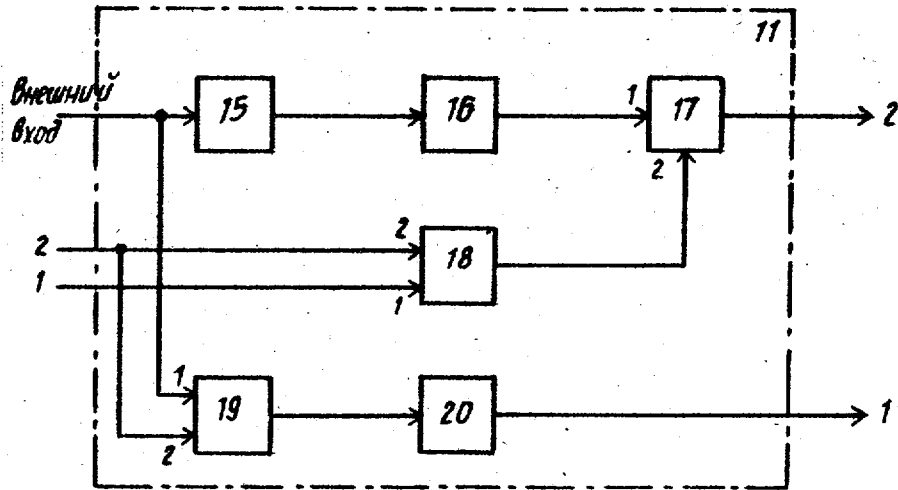
Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 620974, кл. G 06 F 5/00, 1976.

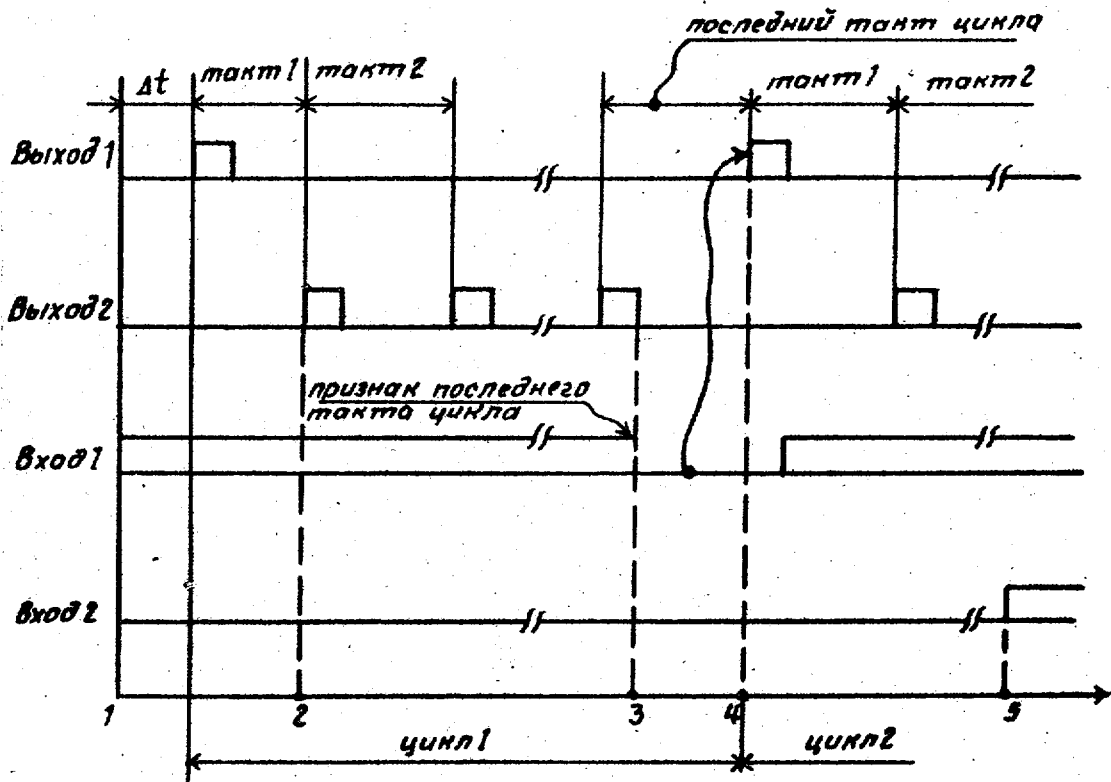
2. Авторское свидетельство СССР № 519642, кл. G 01 P 23/00, 1975 (прототип).



Фиг. 1



Фиг.2



Фиг.3

Составитель В. Байков

Редактор М. Хома Техред З.Фанта Корректор В. Бутяга

Заказ 7794/72 Тираж 748 Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4