



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 985786

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 30.06.81 (21) 3309090/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 30.12.82. Бюллетень № 48

Дата опубликования описания 06.01.83

(51) М. Кл.³

G 06 F 7/58

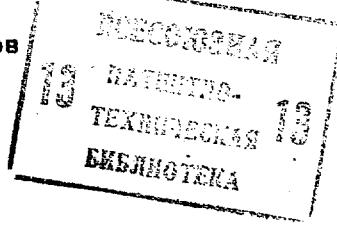
(53) УДК 681.325
(088.8)

(72) Авторы
изобретения

Э.А. Баканович, Н.А. Волорова и В.Б. Лысов

(71) Заявитель

Минский радиотехнический институт



(54) ГЕНЕРАТОР СЛУЧАЙНЫХ ПРОЦЕССОВ

Изобретение относится к вычислительной технике и может быть использовано для моделирования систем с учетом влияния случайных внешних возмущений, при построении стохастических вычислительных и моделирующих устройств, а также при построении автоматизированных испытательных комплексов.

Известен имитатор случайного потока импульсов, содержащий источник пуссоновского потока импульсов, группу элементов И, вероятностный (1, K)-полюсник, элемент ИЛИ, блок вероятностного прореживания.

Однако данное устройство не позволяет автоматизировать управление характеристиками выходного процесса с целью специализации структуры устройства на формирование случайных процессов с требуемыми свойствами [1].

Известен также генератор случайных импульсов потоков, содержащий генера-

тор тактовых импульсов, циклический регистр сдвига, два элемента ИЛИ, интегратор, преобразователь код-напряжение и управляемый вероятностный элемент [2].

Однако данное устройство не позволяет формировать импульсные сигналы со случайными параметрами, подчиняющимися заданным законам распределения.

Наиболее близким к предлагаемому по техническому решению является генератор случайного импульсного процесса, содержащий последовательно соединенные источник эталонных напряжений, первый и второй преобразователи код-напряжение и модулятор полярности, выход которого подключен к выходу имитатора, первый генератор импульсов, соединенный со счетным входом счетчика импульсов, последовательно соединенные второй генератор импульсов, делитель частоты и реверсивный счетчик, первый регистр, выходы которого подключены к управляемым

ющим входам первого преобразователя код-напряжение и модулятора полярности, второй регистр, выход которого соединен с управляющим входом делителя частоты, соединенные между собой блок памяти, датчик случайных чисел, блок управления, причем выход датчика случайных чисел подключен к установочным входам счетчика импульсов и регистров к управляющим входам реверсивного счетчика подключены соответствующие выходы блока управления. Этот имитатор предназначен для генерирования случайных разнополярных импульсов треугольной формы [3].

Однако он не позволяет осуществлять управление в широких пределах параметрами процесса и формой сигнала, что ограничивает его функциональные возможности.

Цель изобретения - расширение функциональных возможностей генератора за счет формирования требуемых функций спектральной плотности мощности случайного процесса, управление структурой генератора для специализации ее на формирование случайных процессов с требуемыми свойствами и обеспечение возможности формирования генератором двух независимых случайных процессов.

Для достижения указанной цели в генератор введены два коммутатора, два стохастических преобразователя, первые выходы которых являются соответственно первым и вторым выходами генератора, вход которого подключен к управляющим входам коммутаторов, а вторые выходы стохастических преобразователей подключены соответственно к первому и второму информационным входам первого коммутатора, выходы которого соединены с соответствующими входами первого блока памяти, выходы которого соединены с группой информационных входов второго коммутатора соответственно, первый, второй и третий выходы которого соединены соответственно с первыми входами первого и второго стохастических преобразователей и с входом датчика случайных чисел, первый, второй и третий выходы которого соединены соответственно с информационным входом второго коммутатора и с вторыми входами первого и второго стохастических преобразователей.

Кроме того, каждый стохастический преобразователь содержит два генератора импульсов, три регистра памяти,

два дешифратора, счетчик, делитель частоты, счетчик адреса, триггер, умножитель, преобразователь код-напряжение, модулятор и сумматор по модулю два, первый вход которого является первым входом преобразователя и соединен с первым входом умножителя, выход которого через преобразователь код-напряжение соединен с первым входом модулятора, второй вход которого подключен к выходу сумматора по модулю два, а выход модулятора является первым выходом преобразователя, второй вход которого подключен к информационным входам первого, второго и третьего регистров памяти, выходы которых соединены соответственно с установочными входами делителя частоты и счетчика и с вторым входом умножителя, который объединен с вторым входом сумматора по модулю два, единичный выход триггера соединен с третьим входом умножителя и с входом первого генератора импульсов, выход которого соединен со счетным входом делителя частоты, выход которого соединен с входом счетчика адреса, выход которого является вторым выходом преобразователя и соединен через первый дешифратор с нулевым входом триггера, нулевой выход которого соединен с входом второго генератора импульсов, выход которого соединен с вычитающим входом счетчика, выход которого через второй дешифратор соединен с установочными входами первого, второго и третьего регистров памяти и с единичным входом триггера.

На фиг. 1 представлена блок-схема предлагаемого устройства; на фиг. 2 - схема стохастического преобразователя.

Устройство содержит блок 1 памяти, датчик 2 случайных чисел, первый коммутатор 3, второй коммутатор 4, первый стохастический преобразователь 5, второй стохастический преобразователь 6.

Первые выходы стохастических преобразователей 5 и 6 являются соответственно первым и вторым выходами генератора. Вход генератора подключен к управляющим входам коммутаторов 3 и 4. Вторые выходы стохастических преобразователей 5 и 6 подключены соответственно к первому и второму информационным входам первого коммутатора 3. Выходы первого коммутатора 3 соединены с соответствующими входами блока 1 памяти. Выходы блока 1 памяти

соединены с группой информационных входов второго коммутатора 4. Первый, второй и третий выходы второго коммутатора 4 соединены соответственно с первыми входами первого стохастического преобразователя 5 и второго стохастического преобразователя 6 и с входом датчика 2 случайных чисел.

Первый, второй и третий выходы датчика 2 соединены соответственно с информационным входом второго коммутатора 4 и с вторыми входами первого и второго стохастических преобразователей 5 и 6.

Блок 1 памяти предназначен для хранения кодов, определяющих вид, числовые характеристики функций распределения вероятностей параметров и форму импульсов формируемого случайного процесса.

Датчик 2 случайных чисел предназначен для формирования случайных кодов амплитуды, длительности и интервала между импульсами, подчиняющихся функциям распределения вероятностей, коды которых хранятся в блоке 1 памяти.

Первый коммутатор 3 служит для подключения адресов, вырабатываемых первым 5 и вторым 6 стохастическими преобразователями и датчиком 2 случайных чисел, к соответствующим входам блока 1 памяти.

Второй коммутатор 4 служит для подключения соответствующих выходов блока 1 памяти к входам стохастических преобразователей 5, 6 и датчика 2 случайных чисел в соответствии с заданным режимом работы.

Первый и второй стохастические преобразователи 5 и 6 предназначены для формирования потоков импульсов с параметрами, соответствующими числом, вырабатываемым датчиком 2 случайных чисел.

Каждый стохастический преобразователь 5 и 6 содержит первый регистр 7 памяти, который предназначен для приема и хранения кодов, соответствующих текущему значению длительности импульса; второй регистр 8 памяти, предназначенный для приема и хранения кодов, соответствующих текущему значению интервала между импульсами; третий регистр 9 памяти, который предназначен для приема и хранения кодов, соответствующих текущему значению амплитуды импульса; первый генератор 10 импульсов, который предназначен для

выработки опорной последовательности импульсов для последующего преобразования их в длительность импульсов; делитель 11 частоты, предназначенный для преобразования кодов, хранящихся в первом регистре 7, во временной интервал; счетчик 12 адреса, предназначенный для выработки адресов, по которым записаны соответствующие ординаты формы сигнала; первый дешифратор 13, предназначенный для выработки управляющего сигнала окончания длительности импульса; триггер 14, предназначенный для выработки управляющих потенциалов; второй генератор 15 импульсов, который предназначен для формирования опорной последовательности импульсов с целью последующего преобразования их в интервал времени между импульсами; вычитающий счетчик 16, предназначенный для формирования временных интервалов между импульсами; второй дешифратор 17, который предназначен для выработки управляющего сигнала окончания паузы между импульсами; умножитель 18, предназначенный для формирования кодов, пропорциональных коду, хранящемуся в третьем регистре 9 и представляющему собой ординаты текущего импульса; преобразователь 19 код-напряжение, который предназначен для формирования процесса с импульсами требуемой формы и случайными значениями длительности импульса, паузы между импульсами и амплитуды импульса, не имеющими одну полярность; сумматор 20 по модулю два, предназначенный для формирования знака полярности текущего импульса; модулятор 21, предназначенный для модуляции полярности случайного процесса в соответствии с сигналом, вырабатываемым схемой 20 сложения по модулю два.

Первый вход сумматора 20 по модулю два является первым входом преобразователя и соединен с первым входом умножителя 18. Выход умножителя 18 через преобразователь 19 код-напряжение соединен с первым входом модулятора 21, второй вход которого подключен к выходу сумматора 20 по модулю два. Выход модулятора 21 является первым выходом преобразователя. Второй вход преобразователя подключен к информационным входам первого регистра 7, второго регистра 8 и третьего регистра 9, выходы которых соединены соответственно с установочными входами

делителя 11 частоты, счетчика 16 и с вторым входом умножителя 18, который объединен с вторым входом сумматора 20 по модулю два, единичный выход триггера 14 соединен с третьим входом 5 умножителя 18 и с входом первого генератора 10 импульсов. Выход первого генератора 10 импульсов соединен со счетным входом делителя 11 частоты, выход которого соединен с входом счетчика 12 адреса. Выход счетчика 12 адреса является выходом преобразователя и соединен через первый дешифратор 13 с нулевым входом триггера 14. Нулевой выход триггера 14 соединен с входом второго генератора 15 импульсов. Выход второго генератора 15 импульсов соединен с вычитающим входом счетчика 16. Выход счетчика 16 через второй дешифратор 17 соединен с уставновочными входами первого регистра 7, второго регистра 8 и третьего регистра 9 памяти и с единичным входом триггера 14.

Устройство может работать в трех режимах. Режим работы определяется заданием сигналов на его управляющем входе.

В первом режиме работы устройство формирует одну последовательность импульсов требуемой формы со случайными значениями параметров импульсов. В этом случае точность воспроизведения законов распределения параметров составляет n_1 двоичных разрядов, а 35 емкость памяти, необходимая для воспроизведения одного закона распределения параметров равна $m_1 = 2^{n_1}$ управляющих слов.

Для хранения кодов, определяющих форму импульса, выделяется область памяти равная 2^{n_1} управляющих слов. Таким образом, для организации работы имитаторов в первом режиме необходимая емкость памяти составляет 40 4×2^{n_1} управляющих слов.

Во втором режиме работы имитатор формирует два независимых потока импульсов требуемой формы со случайными значениями параметров. В этом режиме точность воспроизведения законов распределения параметров составляет $n_2 = n_1 - 2$ двоичных разрядов, а емкость памяти, необходимая для воспроизведения одного закона распределения параметров, составляет 50

$$m_2 = 2^{n_2} = \frac{2^{n_1}}{4} = \frac{m_1}{4}$$

Для хранения шести законов распределения параметров процессов и кодов, определяющих две формы импульсов, необходимая емкость памяти составляет

$$3 \times 2^{n_1} + \frac{2^{n_1}}{2} \text{ управляющих слов.}$$

В третьем режиме работы имитатор формирует один поток импульсов со случайными параметрами. В этом режиме форма текущего импульса может выбираться из трех требуемых форм случайным образом с требуемыми вероятностями появления импульса требуемой формы. Точность воспроизведения законов распределения параметров процесса при этом составляет n_2 двоичных разрядов, емкость памяти, необходимая для хранения законов распределения параметров и закона распределения выбора форм, составляет $4m_2 = m_1$ управляющих слов. Таким образом, для организации работы имитатора в третьем режиме необходимая емкость памяти составляет 4×2^{n_1} управляющих слов.

С целью организации трех рассмотренных режимов работы имитатора блок 1 памяти разделен на четыре зоны емкостью $m=2^{n_1}$. Каждая зона имеет независимые адресные входы и шины чтения.

Устройство работает следующим образом.

Каждый цикл работы имитатора начинается с того, что для очередного импульса формируемого потока генерируется набор значений случайных параметров (длительности, амплитуды, интервала между импульсами). Значения перечисленных параметров процесса формируются по заданным законам распределения, коды которых хранятся в блоке 1 памяти.

Информация о режиме работы имитатора поступает на управляющий вход устройства и на первые входы первого 3 и второго 4 коммутаторов. В функции первого коммутатора входит подключение последовательности адресов, вырабатываемых первым 5 и вторым 6 стochастическими преобразователями к адресным входам соответствующей зоны блока 1 памяти.

В первом режиме работы первая, вторая и третья зоны блока 1 памяти предназначены для хранения кодов законов распределения параметров; четвертая зона блока 1 памяти предназначена для хранения кодов, определяющих форму импульса формируемого процесса.

Во втором режиме работы первая и вторая зоны блока 1 памяти предназначены для хранения кодов законов распределения параметров. Третья и четвертая зоны блока 1 памяти предназначены для хранения кодов, определяющих форму импульсов формируемых процессов.

В третьем режиме работы первая зона блока 1 памяти предназначена для хранения кодов законов распределения параметров. Вторая, третья и четвертая зоны предназначены для хранения кодов, определяющих форму импульсов выходного процесса.

Информация, считанная из блока 1 памяти, поступает на вход второго коммутатора 4. В зависимости от выбранного режима работы устройства второй коммутатор 4 осуществляет подключение выходов блока 1 памяти к требуемому блоку имитатора в соответствие с перечисленными ниже режимами.

В первом режиме работы выходы первой, второй и третьей зон блока 1 памяти подключаются к входу датчика 2 случайных чисел; выход четвертой зоны блока 1 памяти подключается к входу первого стохастического преобразователя 5.

Во втором режиме работы устройства выходы первой и второй зон блока 1 памяти подключаются к входу датчика 2 случайных чисел; выход третьей зоны блока 1 памяти подключается к входу первого стохастического преобразователя 5, а выход четвертой зоны блока 1 памяти подключается к входу второго стохастического преобразователя 6.

В третьем режиме работы устройства выход первой зоны блока 1 памяти подключается к входу датчика 2 случайных чисел, а выходы второй, третьей и четвертой зон блока 1 памяти подключаются к входу первого стохастического преобразователя 5 в зависимости от того, какая зона выбрана датчиком 2 случайных чисел.

Коды с третьего выхода второго коммутатора 4 поступают на вход датчика случайных чисел, в функции которого входит формирование потоков случайных чисел, подчиняющихся требуемому закону распределения.

Коды с первого выхода датчика 2 случайных чисел поступают на третий вход второго коммутатора 4 и определяют выбор формы сигнала в третьем режиме работы.

Коды с второго и третьего выходов датчика 2 случайных чисел поступают на первые входы первого 5 и второго 6 стохастических преобразователей. Стохастические преобразователи 5 и 6 осуществляют преобразование кодов, поступающих с датчика 2 случайных чисел, в параметры процесса, причем форма сигнала на выходе стохастических преобразователей 5 и 6 определяется кодами, хранящимися в блоке 1 памяти. Стохастические преобразователи 5 и 6 осуществляют выработку адресов, по которым в блоке 1 памяти хранятся коды, определяющие форму сигнала, что обеспечивает считывание информации с частотой, соответствующей длительности текущего импульса. Адреса, вырабатываемые стохастическими преобразователями 5 и 6, поступают на второй и третий входы первого коммутатора 3.

Стохастический преобразователь работает следующим образом.

Случайные коды, соответствующие параметрам процесса, вырабатываются датчиком 2 случайных чисел и поступают на второй вход функционального преобразователя. Формирование текущего импульса начинается с записи кодов случайных чисел в первый 7, второй 8 и третий 9 регистры памяти, при этом триггер 14 устанавливается в единичное состояние. Разрешающий сигнал с единичного выхода триггера 14 поступает на управляющий вход умножителя 18 и на вход первого генератора 10, разрешая их работу. Сигнал с нулевого выхода триггера 14 поступает на вход второго генератора 15 и запрещает его работу. Импульсная последовательность, вырабатываемая первым генератором 10, поступает на вход делителя частоты 11.

Значение случайного кода, записанного в первый регистр 7, определяет коэффициент пересчета делителя частоты 11. Этим обеспечивается для каждого значения длительности импульса заполнение счетчика адреса 12 с соответствующей частотой, получаемой в результате деления частоты импульсного процесса, поступающего на вход делителя 11 частоты. Выход счетчика 12 адреса является вторым выходом стохастического преобразователя. Таким образом, считывание кодов, определяющих форму сигнала, осуществляется с частотой, соответствующейциальному записанному в первый регистр 7 случайному коду.

На первый вход одного из стохастических преобразователей поступают коды, определяющие форму выходного сигнала, причем первый разряд кода, определяющий знак формы сигнала, поступает на первый вход сумматора 20 по модулю два. Остальные разряды с 2-го по ℓ -й, определяющие ординаты импульса, поступают на вход устройства умножения. На второй вход устройства умножения поступают разряды со 2-го по n -й кода амплитуды, записанного в третий регистр 9. Первый разряд кода амплитуды, определяющий полярность текущего импульса, поступает на второй вход сумматора 20 сложения по модулю два.

На выходе умножителя 18 формируются значения ординат импульсного процесса требуемой формы, прямо пропорциональные значению амплитуды формируемого импульса. В соответствии с кодами, поступающими с выхода умножителя 18, на выходе преобразователя 19 код-напряжение формируется аналоговый сигнал требуемой формы с амплитудой, соответствующей коду амплитуды формируемого импульса. Модулятор 21 полярности изменяет полярность сигнала, поступающего с выхода преобразователя 19 код-напряжение, в соответствии с сигналом, вырабатываемым схемой 20 сложения по модулю два. Таким образом, на выходе модулятора 21 полярности, являющегося первым выходом стохастического преобразователя и выходом устройства, формируется аналоговый импульсный сигнал требуемой формы со случайными значениями амплитуды и длительности импульсов.

По окончании формирования одного импульса (по достижении счетчиком адреса значения 2) на выходе первого дешифратора 13 вырабатывается сигнал, устанавливающий триггер 14 в нулевое состояние. При этом на единичном выходе триггера 14 вырабатывается сигнал, запрещающий работу устройства 18 умножения и первого генератора 10. На нулевом выходе триггера 14 вырабатывается сигнал, разрешающий работу второго генератора 15, и начинается формирование интервала времени между импульсами. С помощью второго генератора 15 и вычитающего счетчика 16 организовано преобразование случайного кода, записанного во второй регистр 8, во временной интервал между импульсами.

По окончании формирования интервала (при достижении вычитающим счетчиком 16 нулевого состояния) на выходе второго дешифратора 17 вырабатывается сигнал окончания формирования интервала между импульсами. Этот сигнал поступает на управляющие входы первого 7, второго 8 и третьего 9 регистров памяти и на вход установки в единицу триггера 14. По этому сигналу осуществляется прием новых случайных кодов в первый 7, второй 8 и третий 9 регистры и начинается новый такт работы имитатора.

Технико-экономическая эффективность изобретения определяется тем, что оно обеспечивает по сравнению с существующими устройствами возможность формирования случайных внешних воздействий, являющихся импульсными процессами с сигналами сложной формы, а также последовательностей нескольких чередующихся форм сигналов, что важно при моделировании и испытаниях сложных технических систем; возможность корректировки вида выходного процесса в зависимости от характеристик испытываемого или моделируемого объекта.

Формула изобретения

1. Генератор случайных процессов, содержащий блок памяти, датчик случайных чисел, отличающийся тем, что, с целью расширения функциональных возможностей генератора за счет формирования требуемых функций спектральной плотности, он содержит два коммутатора и два стохастических преобразователя, первые выходы которых являются соответственно первым и вторым выходами генератора, вход которого подключен к управляющим входам коммутаторов, а вторые выходы стохастических преобразователей подключены соответственно к первому и второму информационным выходам первого коммутатора, выходы которого соединены с соответствующими выходами первого блока памяти, выходы которого соединены с группой информационных выходов второго коммутатора соответственно, первый, второй и третий выходы которого соединены соответственно с первыми выходами первого и второго стохастических преобразователей и с входом датчика случайных чисел, первый, второй и третий выходы которого соединены

ны соответственно с информационным входом второго коммутатора и с вторыми входами первого и второго стохастических преобразователей.

2. Генератор по п. 1, отличающийся тем, что каждый стохастический преобразователь содержит два генератора импульсов, три регистра памяти, два дешифратора, счетчик, делитель частоты, счетчик адреса, триггер, умножитель, преобразователь код-напряжение, модулятор и сумматор по модулю два, первый вход которого является первым входом преобразователя и соединен с первым входом умножителя, выход которого через преобразователь код-напряжение соединен с первым входом модулятора, второй вход которого подключен к выходу сумматора по модулю два, а выход модулятора является первым выходом преобразователя, второй вход которого подключен к информационным входам первого, второго и третьего регистров памяти, выходы которых соединены соответственно с установочными входами делителя частоты и счетчика и с вторым входом умножителя, который объединен с вторым

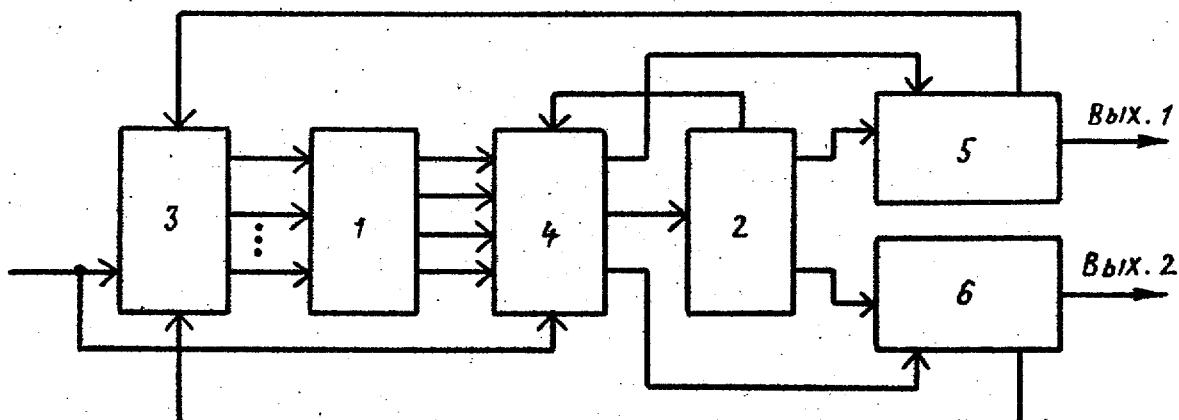
входом сумматора по модулю два, единичный выход триггера соединен с третьим входом умножителя и с входом первого генератора импульсов, выход которого соединен со счетным входом делителя частоты, выход которого соединен с входом счетчика адреса, выход которого является вторым выходом преобразователя и соединен через первый дешифратор с нулевым входом триггера, нулевой выход которого соединен с входом второго генератора импульсов, выход которого соединен с вычитающим входом счетчика, выход которого через второй дешифратор соединен с установочными входами первого, второго и третьего регистров памяти и с единичным входом триггера.

Источники информации, принятые во внимание при экспертизе

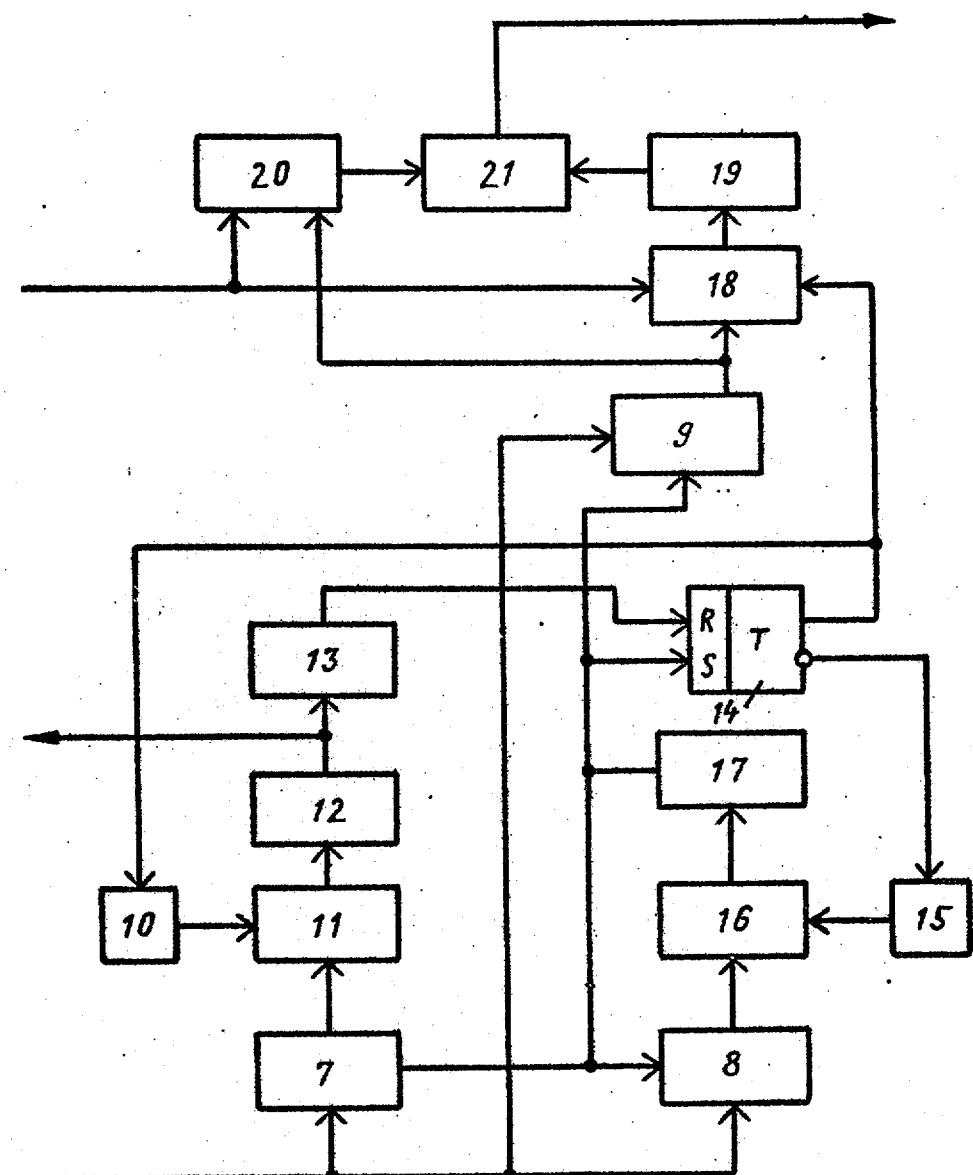
1. Авторское свидетельство СССР № 504196, кл. G 06 F 7/58, 1974.

2. Авторское свидетельство СССР № 511679, кл. H 03 K 3/84, 1974.

3. Авторское свидетельство СССР № 517018, кл. G 06 F 7/58, 1974 (прототип).



Фиг. 1



Фиг.2

Составитель Н. Волорова
Редактор Н. Стацишина Техред Ж. Кастелевич Корректор Г. Решетник

Заказ 10166/69

Тираж 731
Подписьное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, №-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4