

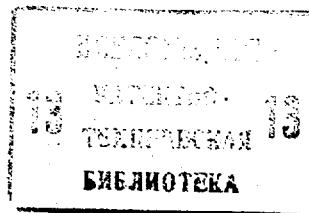


СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1068712 A

360 G 01 D 9/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ



ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 3474080/18-24
(22) 26.07.82
(46) 23.01.84. Бюл. № 3
(72) А.Н.Дмитриев, А.Е.Леусенко,
А.Н.Морозевич и В.А.Фатькин
(71) Минский радиотехнический институт
(53) 621.317.7 (088.8)
(56) 1. Авторское свидетельство СССР
№ 508796, кл. Г 11 В 5/02, 1976.
2. Авторское свидетельство СССР
№ 617776, кл. Г 06 У 1/00, 1978
(прототип).
(54) (57) УСТРОЙСТВО ДЛЯ РЕГИСТРАЦИИ
ОДНОКРАТНЫХ ЭЛЕКТРИЧЕСКИХ ИМПУЛЬСОВ,
содержащее усилитель, вход которого
является входом устройства, аналого-цифровой преобразователь, вход которого подключен к выходу усилителя, блок памяти, информационные входы которого подключены к выходам аналого-цифрового преобразователя, первый счетчик, выходы которого подключены к адресным входам блока памяти, первый триггер, выход которого подключен к входу разрешения записи блока памяти, второй счетчик, выход которого подключен к входу установки нуля первого триггера, второй триггер, первый элемент И, первый вход которого подключен к выходу второго триггера, элемент сравнения, входы первой группы которого являются управляющими входами устройства, генератор тактовых импульсов, выход которого подключен к второму входу первого элемента И, отдающий ееся тем, что, с целью повышения надежности регистрации импульсов за счет повышения помехоустойчивости, оно содержит первый и второй пороговые элементы, входы которых подключены к выходу усилителя, второй и третий элементы И, первые входы которых подключены к

выходам первого и второго пороговых элементов соответственно, элемент НЕ, вход которого подключен к выходу второго порогового элемента и второму входу второго элемента И, элемент задержки, вход которого подключен к выходу элемента НЕ, первый элемент ИЛИ, первый вход которого подключен к выходу элемента задержки, третий счетчик и триггер, входы установки нуля которых подключены к выходу первого элемента ИЛИ, а вход установки единицы третьего триггера и счетный вход третьего счетчика подключены к выходам второго и третьего элементов И соответственно, выходы третьего счетчика подключены к входам второй группы элемента сравнения, четвертый элемент И, первый, второй и третий входы которого подключены к выходам элемента НЕ, элемента сравнения и третьего триггера соответственно, а выход подключен к входу установки единицы второго триггера, второй элемент ИЛИ, первый вход которого подключен к выходу второго счетчика, второй вход второго элемента ИЛИ, второй вход первого элемента ИЛИ, вход установки единицы первого триггера и вход установки нуля второго счетчика через элемент коммутации подключен к общей шине устройства, выход второго элемента ИЛИ подключен к входу установки нуля второго триггера, первый вход первого элемента И подключен к выходу второго триггера, а выход - к счетному входу второго счетчика, выход генератора тактовых импульсов подключен к входам тактирования аналого-цифрового преобразователя и блока памяти, входу первого счетчика и второму входу третьего элемента И, выходы блока памяти являются выходами устройства.

Изобретение относится к автоматике и вычислительной технике и может быть использовано в измерительно-регулирующих приборах, устройствах автоматического управления, а также в информационных системах сбора и обработки данных.

Известно устройство для регистрации электрического импульса, содержащее блок усиления, частотный модулятор, смесительный блок, головку записи, узлы сравнения, вычитания, сложения, счетчик, дешифратор, блок усиления воспроизведимых сигналов, фильтры и амплитудные детекторы. В момент превышения импульсов порогового уровня (обычно $0,1 A$, где A - амплитуда) устройство формирует сигнал начала записи импульса в память на магнитный носитель [1].

Однако для сигналов сложной формы такой способ неприемлем, так как может привести к ложному срабатыванию системы и в связи с этим, к снижению ее помехоустойчивости. Увеличение же порога срабатывания, с целью повышения помехоустойчивости приводит к резкому снижению точности определения момента начала импульса.

Наиболее близким по технической сущности к предлагаемому устройству для регистрации однократных электрических импульсов является устройство запоминания и многократного воспроизведения электрических импульсов, содержащее усилитель, вход которого является входом устройства, аналого-цифровой преобразователь, вход которого подключен к выходу усилителя, блок памяти, информационные входы которого подключены к выходам аналого-цифрового преобразователя, первый счетчик, выходы которого подключены к адресным входам блока памяти, первый триггер, выход которого подключен к входу разрешения записи блока памяти, второй счетчик, выход которого подключен к выходу установки нуля первого триггера, второй триггер, первый элемент И, первый вход которого подключен к выходу второго триггера, элемент сравнения, входы первой группы которого являются управляющими входами устройства, генератор тактовых импульсов, выход которого подключен к второму входу первого элемента И [2].

Однако в устройстве запоминания и многократного воспроизведения импульсов в качестве начала импульса выбирают момент превышения производной импульса заданного порогового уровня и продолжают запись в течение двух длительностей импульса. Это не позволяет точно определить начало импульса с пологим фронтом и наоборот, помеха, имеющая крутой фронт, зарегистрируется как импульс,

в результате чего снижается достоверность регистрации информации.

Цель изобретения - повышение надежности регистрации импульсов за счет повышения помехоустойчивости.

Цель достигается тем, что в устройство для регистрации однократных электрических импульсов, содержащее усилитель, вход которого является

входом устройства, аналого-цифровой преобразователь, вход которого подключен к выходу усилителя, блок памяти, информационные входы которого подключены к выходам аналого-цифрового преобразователя, первый счетчик, выходы которого подключены к адресным входам блока памяти, первый триггер, выход которого подключен к входу разрешения записи блока памяти, второй счетчик, выход которого подключен к входу установки нуля первого триггера, второй триггер, первый элемент И, первый вход которого подключен к выходу второго триггера, элемент сравнения, входы первой группы которого являются управляющими входами устройства, генератор тактовых импульсов, выход которого подключен к второму входу первого элемента И, содержит первый и второй пороговые элементы, входы которых подключены к выходу усилителя, второй и третий элементы И, первые входы которых подключены к выходам первого и второго пороговых элементов соответственно, элемент НЕ, вход которого подключен к выходу второго порогового элемента и второму входу второго элемента И, элемент задержки, вход которого подключен к выходу элемента НЕ, первый элемент ИЛИ, первый вход которого подключен к выходу элемента задержки, третий счетчик и триггер, входы установки нуля которых подключены к выходу первого элемента ИЛИ, а вход установки единицы третьего триггера и счетный вход третьего счетчика подключены к выходам второго и третьего элементов И соответственно, выходы третьего счетчика подключены к выходам второй группы элемента сравнения, четвертый элемент И, первый, второй и третий входы которого подключены к выходам элемента НЕ, элемента сравнения и третьего триггера соответственно, а выход подключен к входу установки единицы второго триггера, второй элемент ИЛИ, первый вход которого подключен к выходу второго счетчика, второй вход второго элемента ИЛИ, второй вход первого элемента ИЛИ, вход установки единицы первого триггера и вход установки нуля второго счетчика через элемент коммутации подключены к общейшине устройства, выход второго элемента ИЛИ подключен к входу установки нуля.

второго триггера, первый вход первого элемента И подключен к выходу второго триггера, а выход - к счетному входу второго счетчика, выход генератора тактовых импульсов подключен к входам тактирования аналого-цифрового преобразователя и блока памяти, входу первого счетчика и второму входу третьего элемента И, выходы блока памяти являются выходами устройства.

На фиг. 1 изображена структурная схема устройства; на фиг. 2 - временные диаграммы работы устройства; на фиг. 3 - порядок заполнения блока памяти.

Устройство содержит усилитель 1, вход которого является входом устройства, аналого-цифровой преобразователь 2, блок 3 памяти, первый счетчик 4, первый триггер 5, второй счетчик 6, второй триггер 7, первый элемент И 8, элемент 9 сравнения, входы первой группы которого являются управляющими входами устройства, генератор 10 тактовых импульсов, первый 11 и второй 12 пороговые элементы, второй 13 и третий 14 элементы, элемент НЕ 15, элемент 16 задержки, первый элемент ИЛИ 17, третий счетчик 18, третий триггер 19, четвертый элемент И 20, второй элемент ИЛИ 21, выходы блока памяти являются выходами устройства, второй вход второго элемента ИЛИ 21, второй вход первого элемента ИЛИ 17, вход установки единицы первого триггера 5 и вход установки нуля второго счетчика 6 через элемент коммутации подключены к общей шине устройства.

Устройство работает следующим образом.

При размыкании элемента коммутации (кнопки ПУСК) первый триггер 5 устанавливается в единичное состояние, что соответствует режиму записи в блок 3 памяти, а второй и третий триггеры 7 и 19 и второй и третий счетчики 6 и 18 сбрасываются в ноль через первый и второй элементы ИЛИ 17 и 21 соответственно.

Входной аналоговый сигнал из усилителя 1 поступает на вход аналого-цифрового преобразователя 2. С приходом очередного тактового импульса из генератора 10 аналого-цифровой преобразователь 2 начинает преобразование аналогового сигнала в цифровую форму. Одновременно содержимое первого счетчика 4 увеличивается на единицу (сигналом с генератора 10). По окончании тактового импульса цифровой код из аналого-цифрового преобразователя 2 переписывается в блок 3 памяти по адресу, определяемому первым счетчиком 4. Одновременно происходит сравнение аналогового входного сигнала с пиковым уровнем

(первый пороговый элемент 11) и изменение его длительности. Измерение длительности происходит следующим образом. Если входной сигнал превысил пороговый уровень (например, 0,01 А, где А - амплитуда), то с выхода второго порогового элемента 12 выдается уровень логической единицы, открывающей элемент И 14 и разрешающий прохождение импульсов генератора 10 на счетный вход третьего счетчика 18, содержимое которого увеличивается на единицу всякий раз с приходом тактового импульса и представляет собой длительность входного сигнала на уровне 0,01 А. В случае обратного перехода порогового уровня элемент И 14 закрывается, а положительный перепад напряжения с выхода элемента НЕ 15 через элемент 16 задержки и элемент ИЛИ 17 подается на вход сброса счетчика 18 и триггера 19, которые устанавливаются в ноль с тем, чтобы при новом пересечении порогового уровня сигналов начать измерение его длительности и анализ на достижение пикового уровня. Следует отметить, что выдача сигнала о превышении пикового уровня разрешается только в период измерения длительности. Указанные действия повторяются до тех пор, пока элемент 9 сравнения не выдаст сигнал о том, что код длительности аналогового сигнала больше либо равен значению, подаваемому на управляющие входы устройства, если к тому же третьим триггером 19 зафиксировано превышение пикового уровня, то с приходом сигнала окончания измерения длительности, подаваемого с элемента НЕ 15, открывается элемент И 20, что перебросит второй триггер 7 в единичное состояние, который в свою очередь разрешит прохождение тактовых импульсов генератора 10 на счетный вход второго счетчика 6 через элемент И 8. С приходом каждого тактового импульса счетчик 6 увеличивает содержимое на единицу. Счетчик имеет такое количество двоичных разрядов, которое определяет число отсчетов, регистрируемых устройством после окончания действия импульса, по прошествии n тактов выдает сигнал переполнения, который перебрасывает первый триггер 5 в нулевое состояние, что устанавливает режим чтения блока 3 памяти. Устройство заканчивает регистрацию аналогового сигнала и переходит к отображению его цифрового эквивалента. Следует отметить, что элемент 16 задержки необходим для устранения ситуации, когда по сигналу окончания измерения длительности третий счетчик 18 и третий триггер 19 сбрасываются раньше, чем открывается элемент 20 И.

Следует также отметить, что число состояний первого счетчика 4, как и число ячеек блока 3 памяти, равно n и выбирается таким, чтобы разместить i точек предыстории, ℓ точек импульса и m точек последействия, т.е.

$$n = i + \ell + m.$$

Третий счетчик 18 имеет N состояний, число которых определяется максимально возможной длительностью входного импульса, выраженной в таках генератора 10, т.е.

$$N = \frac{\tau_{\max}}{t_0},$$

где τ_{\max} - максимально возможная длительность импульса; t_0 - шаг дискретизации.

Пусть на вход регистратора поступает напряжение сложной формы (фиг. 2а). Длительность пульсаций, измеряемая на уровне $A_{\text{пор}}$ составляет 20 соответственно

$$\tau_1 = t_2 - t_1; \quad (1)$$

$$\tau_2 = t_4 - t_3; \quad (2)$$

$$\tau_3 = t_6 - t_5; \quad (3)$$

В первом случае информация считается ложной, даже если $\tau_1 > \tau_{\min}$ (где τ_{\min} - минимальное ожидаемое значение длительности напряжения), так как пульсация не превысила пикового уровня ($A_{\text{пик}}$).

Во втором случае также не фиксируется импульс, так как длительность $\tau_2 < \tau_{\min}$. Факт присутствия импульса в блоке 3 памяти выявляется в момент t_6 , так как выполняются условия

$$\begin{cases} \tau_3 > \tau_{\min} \\ a(t) > A_{\text{пик}} \end{cases} \quad (4)$$

Далее система переходит в режим регистрации последействия импульса (промежуток $\tau_4 = t_7 - t_6$), а затем прекращает запись входного напряжения.

Соответствующие временные диаграммы работы устройства приведены на фиг. 2, б.

Следует отметить, что объем памяти выбирается таким, чтобы разместить не только импульс и его после-

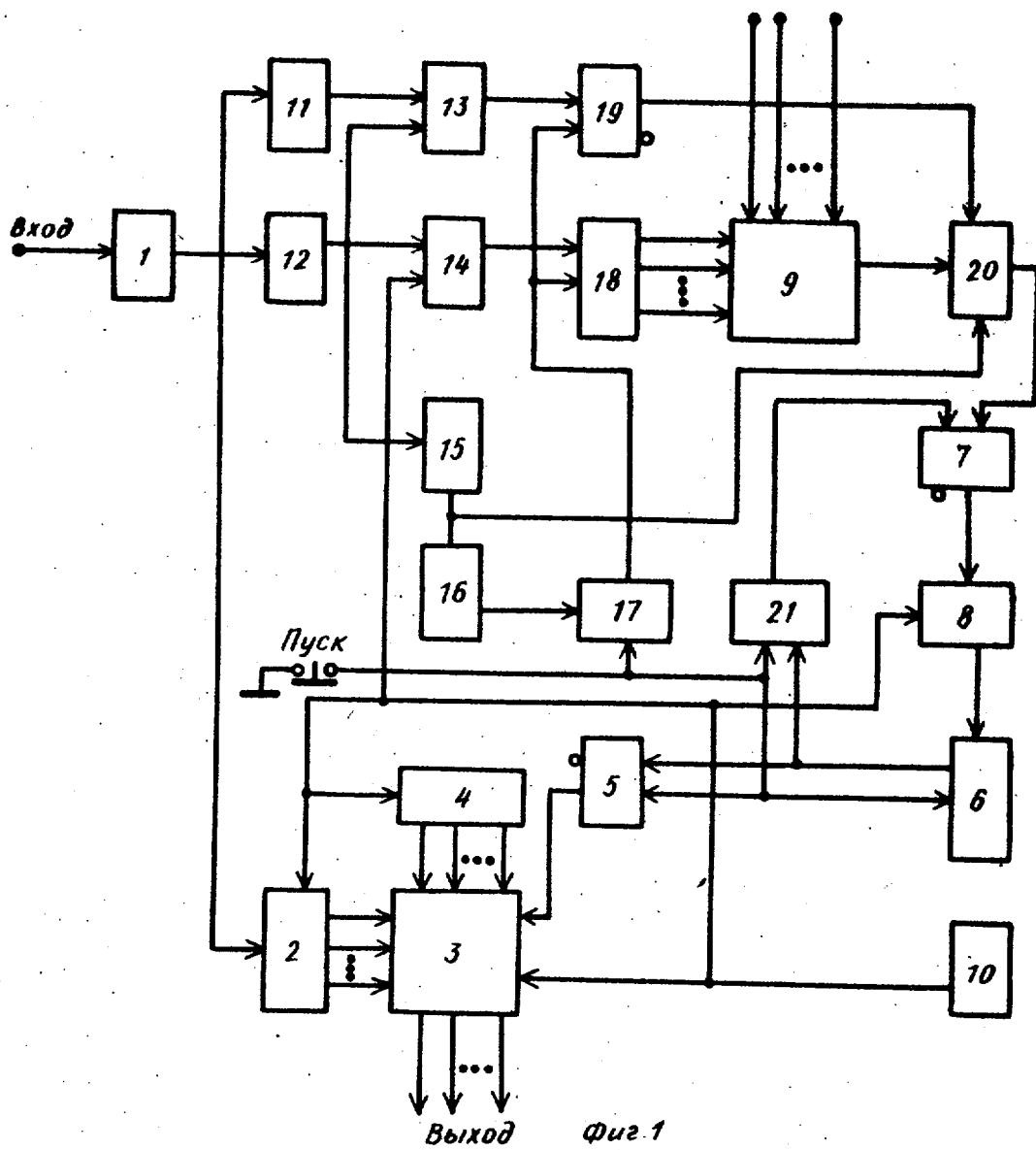
действие, но и предысторию (например, в течение $\tau_5 = t_5 - t_2$). Напомним еще раз, что информация в память записывается циклически. Это позволяет начинать отображение сигнала с его предысторией, начиная с адреса ячейки, в которой зарегистрировано значение сигнала в последний момент последействия. Действительно, предположим, что в результате многократного циклического заполнения памяти объемом m точек (под точкой подразумевается k -разрядное двоичное число) значение сигнала в последний момент последействия записалось в n -ю ячейку ($n < m$), тогда последействие импульса, импульс и его предыстория расположены по адресам

$n, n-1, \dots, 2, 1, 0, m, m-1, \dots, n+2, n+1$, причем по $(n+1)$ -му адресу оказывается записанным значение сигнала в первый момент предыстории.

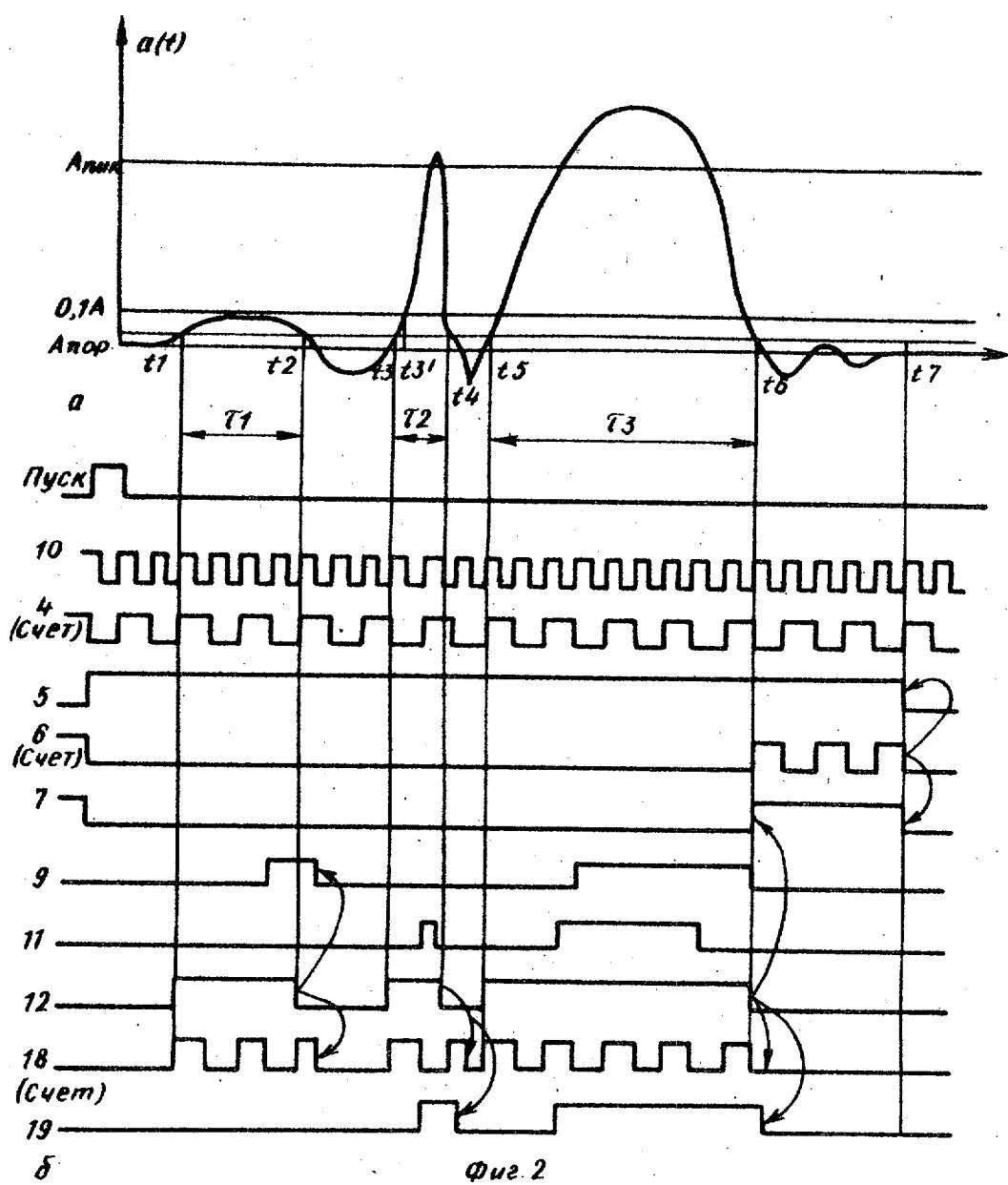
Фиг. 3 иллюстрирует процесс заполнения памяти. Стрелкой указано направление заполнения и считывания.

Таким образом, предлагаемое устройство позволяет повысить надежность регистрации импульсов любой сложной формы мощность которых больше мощности помехи, причем для нормальной работы устройства не требуется дополнительного сигнала, синхронизирующего начало импульса. Известные способы и устройства решают подобную задачу недостаточно, так как пытаются различными способами определить начало импульса, не имея о нем априорной информации, что довольно сложно и может привести, как мы видели, вообще к потере сигнала. Таким образом, удалось получить значительный выигрыш в точности (порог срабатывания можно установить сколь угодно малым) и достоверности.

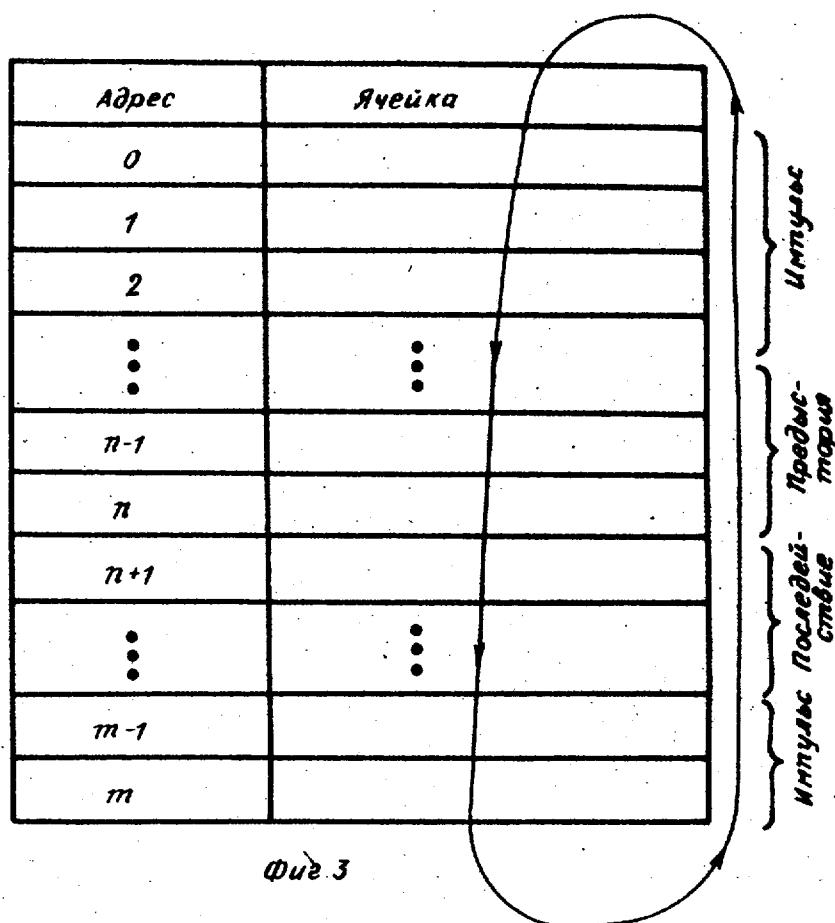
Предлагаемое изобретение значительно расширяет класс регистрируемых импульсов по сравнению с известным, что определяет практическую ценность предлагаемого изобретения.



Фиг. 1



Фиг. 2



Фиг. 3

Составитель В.Верховский
 Редактор Н. Лазаренко Техред И.Метелева Корректор И.Эрдейи

Заказ 11446/33 Тираж 614 Подписьное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ЛПП "Патент", г.Ужгород, ул.Проектная, 4