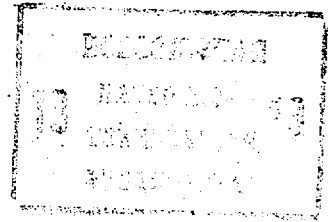




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3437911/18-24
(22) 12.05.82
(46) 30.08.83. Бюл. № 32
(72) А.Н.Морозевич и А.Е.Леусенко
(71) Минский радиотехнический институт
(53) 681.325(088.8)
(56) 1. Авторское свидетельство СССР № 588358, кл. G 06 F 15/36, 1974.
2. Авторское свидетельство СССР № 333551, кл. G 06 F 7/58, 1970.
3. Авторское свидетельство СССР № 236851, кл. G 06 F 7/58, 1967.
4. Авторское свидетельство СССР № 744608, кл. G 06 F 15/36, 1980 (прототип).

(54) (57) УСТРОЙСТВО ДЛЯ АВТОМАТИЧЕСКОГО КОНТРОЛЯ ГЕНЕРАТОРА СЛУЧАЙНЫХ ЧИСЕЛ, содержащее блок управления, первую группу элементов И, первые входы которых подключены к выходам контролируемого генератора случайных чисел соответственно, выходы элементов И первой группы подключены к входам первого элемента ИЛИ соответственно, выход которого подключен к первому входу первого элемента И и входу первого элемента задержки, выход которого подключен к второму входу первого элемента И, первый счетчик, счетный вход которого подключен к первому входу второго элемента ИЛИ, а выходы первого счетчика подключены к соответствующим входам дешифратора, выходы которого подключены к вторым входам соответствующих элементов И первой группы, информационным входам блока индикации

и первым входам соответствующих элементов И второй группы, выходы которых подключены к счетным входам соответствующих счетчиков группы, вторые входы элементов И второй группы объединены между собой и подключены к счетному входу второго счетчика, вход "Сброс" которого подключен к выходу второго элемента ИЛИ, а выход второго счетчика подключен к первому входу третьего элемента ИЛИ, остальные входы которого подключены к выходам соответствующих счетчиков группы, а выход третьего элемента ИЛИ подключен к управляющему входу блока индикации и первому входу четвертого элемента ИЛИ, выход которого подключен к нулевому входу первого триггера, единичный выход которого подключен к первому входу второго элемента И, второй вход которого подключен к выходу генератора импульсов, а выход второго элемента И подключен к входу контролируемого генератора случайных чисел и счетному входу третьего счетчика, выходы которого подключены к соответствующим входам первого переключателя, выход которого через формирователь импульсов и второй элемент задержки подключен к первому входу пятого элемента ИЛИ, выход которого подключен к счетному входу четвертого счетчика, первая и вторая группы выходов которого подключены к входам соответственно второго и третьего переключателей, выходы которых подключены соответственно к первому и второму входам шестого элемента ИЛИ, выход которого подключен к единичному входу второ-

го триггера, нулевой вход которого подключен к нулевому входу третьего триггера, единичный вход которого подключен к выходу седьмого элемента ИЛИ, первый и второй входы которого подключены к выходам четвертого и пятого переключателей соответственно, восьмой элемент ИЛИ, третий элемент И, первый выход блока управления подключен к входам "Сброс" счетчиков группы, первого счетчика, третьего счетчика, а также к второму входу второго элемента ИЛИ, второму входу четвертого элемента ИЛИ, второму входу пятого элемента ИЛИ; второй выход блока управления подключен к единичному входу первого триггера, отличающееся тем, что, с целью повышения быстродействия и точности, оно содержит элемент ЗАПРЕТ, сумматор по модулю два, шестой и седьмой переключатели и пятый счетчик, первая, вторая и третья группы выходов которого подключены соответственно к входам четвертого, пятого и шестого переключателей, счетный вход пятого счетчика подклю-

чен к выходу первого элемента И, а вход "Сброс" пятого счетчика подключен к нулевому входу третьего триггера и счетному входу четвертого счетчика, вход "Сброс" которого подключен к выходу первого элемента ИЛИ, третья группа выходов четвертого счетчика подключена к входам седьмого переключателя соответственно, выход которого подключен к первому входу сумматора по модулю два, второй вход которого подключен к выходу шестого переключателя, а выход сумматора по модулю два подключен к первому входу восьмого элемента ИЛИ, второй и третий входы которого подключены к выходам соответственно второго и третьего триггеров, а выход восьмого элемента ИЛИ подключен к первым входам третьего элемента И и элемента ЗАПРЕТ, вторые входы которых объединены и подключены к выходу формирователя импульсов, выход третьего элемента И подключен к счетному входу второго счетчика, выход элемента ЗАПРЕТ подключен к второму входу второго элемента ИЛИ.

1

Изобретение относится к вычислительной технике и может быть использовано в цифровых контрольно-измерительных приборах, устройствах автоматического управления, цифровых вычислительных машинах, в частности при статистических исследованиях многозарядного генератора случайных чисел с равномерным законом распределения.

Известно устройство для сравнения двоичных чисел с допусками, содержащее двоичный счетчик, блок сравнения, пять элементов И, инвертор, формирователь импульсов, два триггера [1].

Это устройство требует для своей реализации малого количества оборудования, однако оно не позволяет проводить допусковый контроль значений двоичных кодов, формируемых несколькими объектами.

Известно устройство для автоматического контроля многозарядного датчика равномерно распределенных слу-

2

чайных чисел, содержащее датчик равномерно распределенных случайных чисел, тактовый генератор, счетчик цикла, элементы И, ИЛИ, триггер, мультивибратор, элемент задержки, дешифрирующую цепь [2].

Такое устройство обеспечивает проведение допускового контроля значений двоичных кодов, формируемых из импульсных последовательностей, поступающих с различных объектов всех разрядов датчиков случайных чисел.

Однако при этом известное устройство фиксирует только одиночные выходы мгновенных значений статистической вероятности за допустимые пределы.

Известно также устройство, содержащее генератор случайных чисел, коммутатор, регистр сдвига, дешифратор, счетчик допуска, элемент НЕ, генератор тактов, один вход которого подключен к опросному входу генератора равномерно распределенных

чисел, а другой через первый входной вентиль к первому основному счетчику, управляющие входы первого входного вентиля соединены с соответствующими управляющими входами второго входного вентиля, выход которого подключен к входу второго основного счетчика, выход первого основного счетчика подключен к первым управляющим входам входных вентилях, причем выходы генератора равномерно распределенных случайных чисел через коммутатор подключены к входу регистра сдвига, выходы которого соединены с вторым входным вентилем, выходы второго основного счетчика через дешифратор подключены к входу коммутатора, к первому входу счетчика недопуска, элемента НЕ, соединенного со счетчиком недопуска, выход счетчика недопуска соединен с вторыми управляющими входами первого и второго входных вентилях. Такое устройство предназначено для проведения контроля случайных цифр многозарядного генератора случайных чисел по величине ковариации в разрядах [3].

Известное устройство повышает производительность идеального генератора, но при контроле реальных устройств, имеющих оценки статистических характеристик, отличные от идеальных, оно уменьшает достоверность обнаружения факта неисправности в разрядах генератора случайных чисел.

Наиболее близким к предлагаемому по технической сущности является устройство для автоматического контроля генератора случайных чисел, содержащее блок управления, генератор случайных чисел, выходы которого подключены к первым входам первых элементов И, выходы которых подключены к входам первого элемента ИЛИ, выход которого подключен к первому входу второго элемента И и входу первого элемента задержки, первый счетчик, второй счетчик, выходы которого подключены к входам дешифратора, выходы которого подключены к соответствующим входам первых элементов И, третий счетчик, первый вход которого подключен к выходу второго элемента ИЛИ, первый и второй входы которого подключены к выходам третьего и четвертого элемента И соответственно, первый вход чет-

вертого элемента И подключен к первому входу пятого элемента И, выход которого подключен к первому входу третьего элемента ИЛИ, выход которого подключен к второму входу третьего счетчика, а второй вход третьего элемента ИЛИ подключен к выходу блока управления, соответствующий выход которого подключен к первому базовому входу четвертого элемента ИЛИ, выход которого подключен к первому входу первого счетчика, а второй вход четвертого элемента ИЛИ подключен к первому входу первого триггера, первому входу второго триггера и выходу второго элемента задержки, выход которого подключен к первому входу третьего элемента И и первому входу четвертого элемента И, второй вход которого подключен к первому входу первого триггера, второй выход которого подключен к второму входу пятого элемента И, третий вход которого подключен к первому выходу второго триггера, второй выход которого подключен к второму входу третьего элемента И, четвертый счетчик, первый вход которого подключен к генератору случайных чисел и выходу шестого элемента И, первый вход которого подключен к выходу генератора импульсов, выходы четвертого счетчика подключены к входам пятого переключателя, выход которого подключен к входу второго формирователя, выход которого подключен к входу второго элемента задержки, выходу пятого элемента И, подключен к первому входу третьего триггера, второй вход которого подключен к соответствующему выходу блока управления, а первый выход третьего триггера подключен к входу первого формирователя, подключенного своим выходом к входу второго счетчика, второму входу второго элемента И и управляющим входам восьмого и седьмого элементов И, информационные входы седьмого элемента И подключены к выходам четвертого переключателя, выходы которого подключены к первой группе выходов первого счетчика, вторая группа выходов которого подключена к входам второго переключателя, выходы которого подключены к информационным входам восьмого элемента И, выход которого подключен к первому входу пятого элемента ИЛИ, подключенного

выходом к второму входу второго триггера, а вторым входом - к выходу девятого элемента И, управляющий вход которого подключен к второму выходу третьего триггера и первому входу десятого элемента И, выход которого подключен к первому входу шестого элемента ИЛИ, второй вход которого подключен к выходу второго элемента И, а выход шестого элемента ИЛИ подключен к второму входу первого счетчика, третья группа выходов которого подключена к входам первого переключателя, выходы которого подключены к информационным входам девятого элемента И; четвертая группа выходов первого счетчика подключена к входам третьего переключателя, выходы которого подключены к информационным входам одиннадцатого элемента ИЛИ, управляющий вход которого подключен к второму выходу третьего триггера, а выход одиннадцатого элемента ИИ подключен к первому входу восьмого элемента ИЛИ, выход которого подключен к второму входу первого триггера, а второй выход восьмого элемента ИЛИ подключен к выходу восьмого элемента И, информационные входы блока индикации подключены к соответствующим выходам дешифратора, а управляющий вход блока индикации подключен к выходу седьмого элемента ИЛИ, подключенного своим первым входом к выходу третьего счетчика, первому входу девятого элемента ИЛИ, второй вход которого подключен к соответствующему выходу блока управления, а выход девятого элемента ИЛИ подключен к первому входу четвертого триггера, выход которого подключен к второму входу шестого элемента И, а второй вход четвертого триггера подключен к соответствующему входу блока управления, соответствующие выходы которого подключены к вторым входам группы счетчиков, выходы которых подключены к входам седьмого элемента ИЛИ, а первые входы группы счетчиков подключены к выходам группы элементов И, первые входы которых объединены и подключены к выходу второго элемента ИЛИ, а вторые выходы группы элементов И подключены к соответствующим выходам дешифратора, второй вход десятого элемента ИИ подключен к входу первого элемента задержки, выход ко-

торого подключен к третьему входу десятого элемента И. Такое устройство позволяет производить контроль качества случайных двоичных цифр, формируемых в каждом разряде многозарядного генератора, по величинам математического ожидания вероятности появления логической единицы (нуля) и ковариации в разрядах [4].

Однако в известном устройстве время анализа качества формируемых случайных чисел является значительным и может существенно превышать время, в течение которого формируемые числа используются для решения тех или иных задач.

Кроме того, известным устройством не выявляется наличие неисправностей генератора, приводящих к смещению оценки равновероятности относительно математического ожидания в одну сторону (в пределах допусков), а оценки ковариации также относительно математического ожидания - в другую, даже если реальное отклонение величины ковариации превышает допустимое значение.

Цель изобретения - уменьшение времени и повышение точности контроля качества случайных чисел.

Поставленная цель достигается тем, что в устройство для автоматического контроля генератора случайных чисел, содержащее блок управления, первую группу элементов И, первые входы которых подключены к выходам контролируемого генератора случайных чисел соответственно, выходы элементов И первой группы подключены к входам первого элемента ИЛИ, выход которого подключен к первому входу первого элемента И и входу первого элемента задержки, выход которого подключен к второму входу первого элемента И, первый счетчик, счетный вход которого подключен к первому входу второго элемента ИЛИ, а выходы первого счетчика подключены к соответствующим входам дешифратора, выходы которого подключены к вторым входам соответствующих элементов И первой группы, информационным входам блока индикации и первым входам соответствующих элементов И второй группы, выходы которых подключены к счетным входам соответствующих счетчиков группы, вторые входы элементов И второй группы объединены между собой и подключены к счетному входу

второго счетчика, вход "Сброс" которого подключен к выходу второго элемента ИЛИ, а выход второго счетчика подключен к первому входу третьего элемента ИЛИ, остальные входы которого подключены к выходам соответствующих счетчиков группы, а выход третьего элемента ИЛИ подключен к управляющему входу блока индикации и первому входу четвертого элемента ИЛИ, выход которого подключен к нулевому входу первого триггера, единичный выход которого подключен к первому входу второго элемента И, второй вход которого подключен к выходу генератора импульсов, а выход второго элемента И подключен к входу контролируемого генератора случайных чисел и счетному входу третьего счетчика, выходы которого подключены к соответствующим входам первого переключателя, выход которого через формирователь импульсов и второй элемент задержки подключен к первому входу пятого элемента ИЛИ, выход которого подключен к счетному входу четвертого счетчика, первая и вторая группы выходов которого подключены к входам соответственно второго и третьего переключателей, выходы которых подключены соответственно к первому и второму входам шестого элемента ИЛИ, выход которого подключен к единичному входу второго триггера, нулевой вход которого подключен к нулевому входу третьего триггера, единичный вход которого подключен к выходу седьмого элемента ИЛИ, первый и второй входы которого подключены к выходам четвертого и пятого переключателей соответственно, восьмой элемент ИЛИ, третий элемент И, первый выход блока управления подключен к входам "Сброс" счетчиков группы, первого счетчика, третьего счетчика, а также к второму входу второго элемента ИЛИ, второму входу четвертого элемента ИЛИ, второму входу пятого элемента ИЛИ, второй выход блока управления подключен к единичному входу первого триггера, введены элемент ЗАПРЕТ, сумматор по модулю два, шестой и седьмой переключатели и пятый счетчик, первая, вторая и третья группы выходов которого подключены соответственно к входам четвертого, пятого и шестого переключателей, счетный вход пятого счетчи-

ка подключен к выходу первого элемента И, а вход "Сброс" пятого счетчика подключен к нулевому входу третьего триггера и счетному входу четвертого счетчика, вход "Сброс" которого подключен к выходу первого элемента ИЛИ, третья группа выходов четвертого счетчика подключена к входам седьмого переключателя соответственно, выход которого подключен к первому входу сумматора по модулю два, второй вход которого подключен к выходу шестого переключателя, а выход сумматора по модулю два подключен к первому входу восьмого элемента ИЛИ, второй и третий входы которого подключены к выходам, соответственно второго и третьего триггеров, а выход восьмого элемента ИЛИ подключен к первым входам третьего элемента И и элемента ЗАПРЕТ, вторые входы которых объединены и подключены к выходу формирователя импульсов, а выходы третьего элемента И и элемента ЗАПРЕТ подключены к счетному входу соответственно второго счетчика и второму входу второго элемента ИЛИ.

На фиг. 1 представлена структурная схема устройства; на фиг. 2 - схема блока управления.

Устройство содержит блок 1 управления, генератор 2 случайных чисел, группу 3 элементов И, элемент ИЛИ 4, элемент И 5, элемент 6 задержки, счетчик 7, элемент ИЛИ 8, дешифратор 9, блок 10 индикации, группу 11 элементов И, группу 12 счетчиков, счетчик 13, элемент ИЛИ 14, элемент ИЛИ 15, триггер 16, элемент И 17, генератор 18 импульсов, счетчик 19, переключатель 20, формирователь 21 импульсов, элемент 22 задержки, элемент ИЛИ 23, счетчик 24, переключатели 25 и 26, элемент ИЛИ 27, триггеры 28 и 29, элемент ИЛИ 30, переключатели 31 и 32, элемент ИЛИ 33, элемент И 34, элемент ЗАПРЕТ 35, сумматор 36 по модулю два, переключатели 37 и 38, счетчик 39.

Блок 1 управления может быть представлен двумя кнопками (фиг. 2). При нажатии первой все элементы памяти устройства устанавливаются в исходное положение, а при нажатии второй формируется сигнал "Пуск". Связи с блоком управления показаны условно буквой У.

Устройство автоматического контроля генератора случайных чисел работает следующим образом.

В исходном состоянии все элементы памяти в счетчиках 12, 13, 19, 24 и 39 и триггеры 16, 28, 29 находятся в нулевом положении, в счетчике 7 установлен код, соответствующий номеру разряда генератора 2 (или номеру генератора первичной двоичной цифры), с которого начинается контроль многоразрядного генератора 2. Посредством переключателя 20 выход одного из элементов памяти счетчика 19 подключен к входу формирователя 21. Таким образом задается длительность N испытаний одного разряда. Переключателями 25 и 26 задаются границы допустимых значений $P(X_i)$, причем при достижении кодом в счетчике 24 нижней границы допустимых значений $P(X_i)_{\text{Доп}}^{\text{min}}$ сигнал появляется на выходе переключателя 25, а при достижении верхней границы $P(X_i)_{\text{Доп}}^{\text{max}}$ на выходе переключателя 26. Номера элементов памяти счетчика 24, к которым подключаются переключатели 25 и 26, однозначно определяются путем сопоставления границ доверительного интервала и его кодовых эквивалентов. Посредством переключателей 31 и 32 аналогичным образом задаются границы $P(X_i, X_{i+v})_{\text{Доп}}^{\text{min}}$ и $P(X_i, X_{i+v})_{\text{Доп}}^{\text{max}}$, где $P(X_i, X_{i+v})$ - вероятность совместного появления единиц (нулей) в контролируемом разряде в i -й и $(i+v)$ -й такты работы устройства. Причем сигнал появляется на выходе переключателя 31, если код в счетчике 39 достиг значения $P(X_i, X_{i+v})_{\text{Доп}}^{\text{min}}$ и на выходе переключателя 32, если код в счетчике 39 достиг значения $P(X_i, X_{i+v})_{\text{Доп}}^{\text{max}}$. Переключатели 37 и 38 подключаются к счетчикам 39 и 24 соответственно таким образом, что после достижения кодов в счетчиках величин, равных математическим ожиданиям $M(X_i) = M[P(X_i)]$ и $M(X_i, X_{i+v}) = M[P(X_i, X_{i+v})]$ на выходах переключателей возникает сигнал.

При поступлении сигнала "Пуск" на второй вход триггера 16 последний переводится в единичное состояние, разрешая тем самым прохождение через элемент И 17 тактовых импульсов с генератора 18. Импульсы с выхода элемента И 17 поступают на первый (суммирующий) вход счетчика 19 и вход

многоразрядного генератора 2 случайных чисел. При этом счетчик 19 считает каждый тактовый импульс, пришедший с элемента И 17. Импульсы, поступающие на вход генератора 2, обеспечивают синхронное генерирование многоразрядных случайных чисел. Предлагаемое устройство, как и прототип, не является критичным к принципам реализации генератора 2 случайных чисел, т.е. в качестве контролируемого генератора может быть любой из известных многоразрядных генераторов. Однако в предлагаемом устройстве преимущества проявляются наиболее ярко при анализе многоразрядных генераторов, построенных по параллельной структуре, если контролю подвергаются генераторы первичной двоичной цифры.

Каждый разряд (или генератор первичной двоичной цифры) генератора 2 подключен к соответствующему элементу И 3, с выхода которых сигналы поступают через элемент ИЛИ 4 для вычисления оценок $P(X_i)$ на счетчик 24 и $P(X_i, X_{i+v})$ на счетчик 39 (через элементы И 5 и 6 задержки). Дешифратор 9 дешифрирует состояние счетчика 7. При этом на одном из выходов (а, б, ..., с) дешифратора 9 появляется разрешающий потенциал, который открывает соответствующие элементы И 3 и И 11. Поэтому случайные импульсы, формируемые только одним разрядом (или генератором первичной двоичной цифры) генератора 2, проходят на выход элемента ИЛИ 4.

После подсчета N импульсов счетчиком 19 сигнал с выхода его выбранного элемента памяти (триггера) проходит через переключатель 20 на вход формирователя 21, который формирует стандартный (для выбранной элементной базы) импульс. Этот импульс поступает на элемент 22 задержки и вторые входы элементов 34 и 35. За это же время на счетчике 24 накапливается n , а на счетчике 39 n^* импульсов, причем, если

$$n < n_{\text{Доп}}^{\text{min}} = P(X_i)_{\text{Доп}}^{\text{min}} N, \quad (1)$$

т.е. код в счетчике 24 меньше нижней допустимой границы, сигналы на переключателях 25 и 26 не возникают. Триггер 28 остается в исходном (нулевом) положении.

Если

$$n^* < n_{\text{Доп}}^{\min} = P(X_i, X_{i+v})^{\min} N, \quad (2)$$

т.е. код в счетчике 39 меньше нижней допустимой границы, то сигналы на переключателях 31 и 32 не возникают. Триггер 29 остается в исходном (нулевом) положении.

Если

$$n_{\text{Доп}}^{\min} \leq n < n_{\text{Доп}}^{\max}, \quad (3)$$

то на выходе переключателя 25 будет сформирован сигнал (при $n = n_{\text{Доп}}^{\min}$), который переведет триггер 28 в единичное состояние. Если

$$n_{\text{Доп}}^{\min} \leq n^* \leq n_{\text{Доп}}^{\max}, \quad (4)$$

то на выходе переключателя 31 будет сформирован сигнал (при $n^* = n_{\text{Доп}}^{\min}$), который переведет триггер 29 в единичное состояние.

Если

$$n \geq n_{\text{Доп}}^{\max} = P(X_i, X_{i+v})^{\max} N, \quad (5)$$

то на выходах переключателей 25 (при $n = n_{\text{Доп}}^{\min}$) и 26 (при $n = n_{\text{Доп}}^{\max}$) возникнут сигналы, которые, поступая, как и раньше, через элемент ИЛИ 27 на счетный вход триггера 28 установят его сначала в единицу, а затем в ноль.

Если

$$n^* \geq n_{\text{Доп}}^{\max} = P(X_i, X_{i+v})^{\max} N, \quad (6)$$

то на выходах переключателей 31 (при $n^* = n_{\text{Доп}}^{\min}$) и 32 (при $n^* = n_{\text{Доп}}^{\max}$) возникнут сигналы, которые, поступая, как и раньше, через элемент ИЛИ 30 на счетный вход триггера 29 установят его сначала в единицу, а затем в ноль.

Если

$$n \geq M(X_i) \cdot N, \text{ а } n^* < M(X_i, X_{i+v}) \cdot N, \quad (7)$$

или

$$n < M(X_i) \cdot N, \text{ а } n^* \geq M(X_i, X_{i+v}) \cdot N, \quad (8)$$

то на выходе сумматора 36 по модулю два будет сформирован сигнал, в противном случае - нет.

Таким образом, выполнение соотношений (2)...(8) однозначно

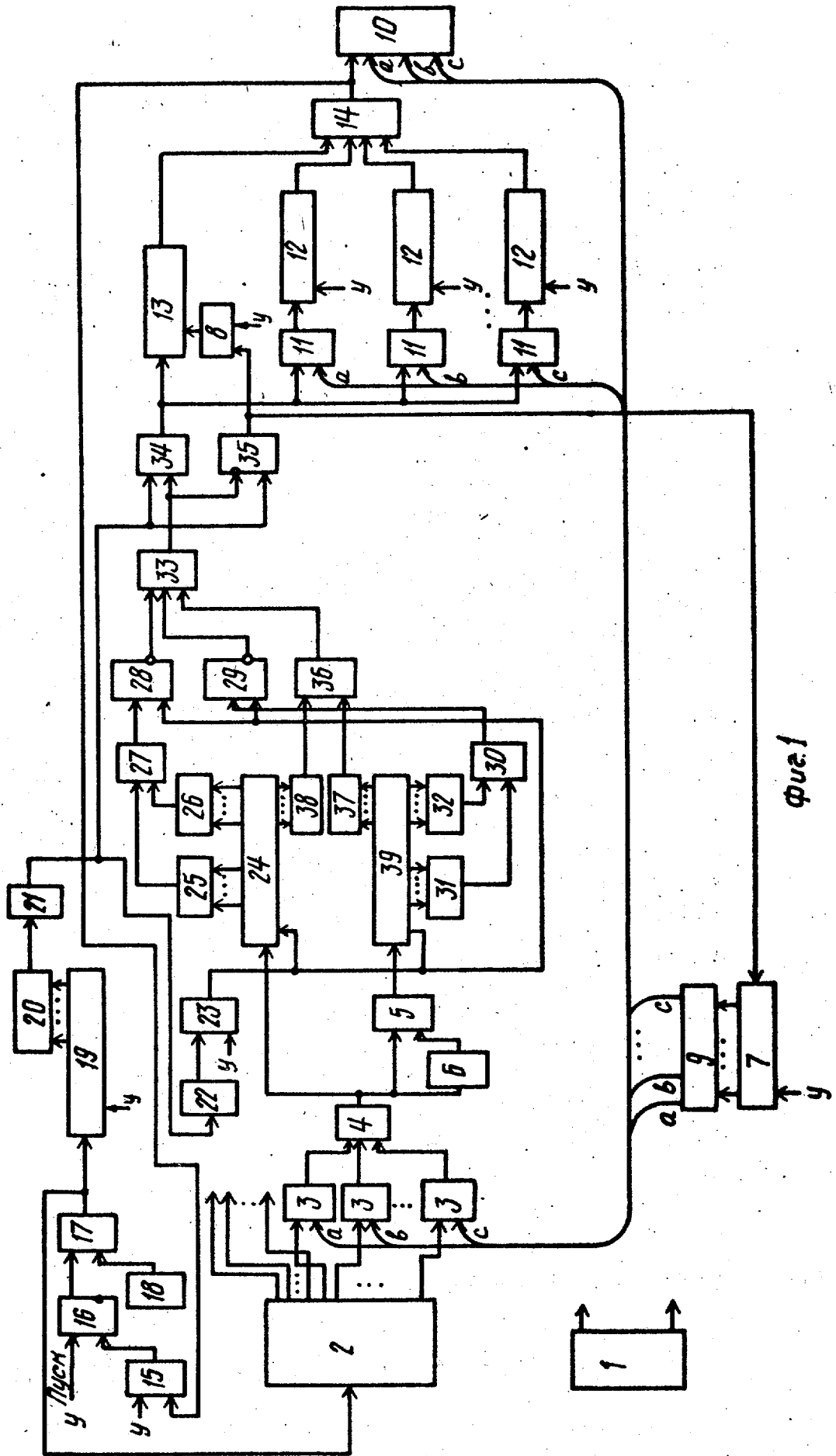
определяется сигналами на выходах триггеров 28 и 29 и сумматора 36 по модулю два. Следовательно, при обнаружении неисправности в контролируемом разряде (или генераторе

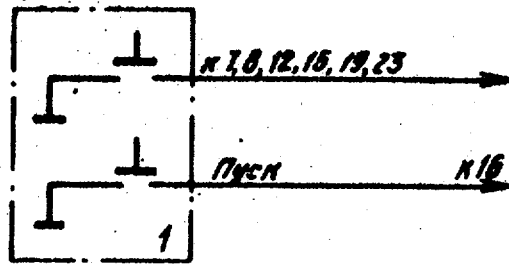
первичной двоичной цифры) на выходе элемента ИЛИ 33 будет сигнал, который разрешает прохождение сигнала с выхода формирователя через элемент И 34 и запрещает его прохождение через элемент ЗАПРЕТ 35. Если контролируемый разряд попал под подозрение, то в счетчик 13 и выбранный дешифратором 9 один из счетчиков 12 добавляется единица, в противном случае единица прибавляется в счетчик 7 (готовится для анализа следующий разряд или генератор первичной двоичной цифры). Сигнал с выхода элемента задержки, проходя через элемент ИЛИ 23 устанавливает счетчики 24 и 39 и триггеры 28 и 29 в исходное состояние. На этом заканчивается один цикл испытаний одного разряда генератора 2. Такие циклы испытаний повторяются до тех пор, пока не будет зарегистрировано либо в счетчике 13 α выходов подряд контролируемой величины за допустимые пределы, либо β выходов за весь период испытаний на счетчике 12 (выбранном дешифратором) сигнал с выхода счетчика 13 или 12 поступает через элемент ИЛИ 14 на блок индикации, где индицируется номер неисправного разряда (первичного генератора случайной двоичной цифры), и на триггер 16, который блокирует прохождение импульсов с генератора 18. Таким образом, введение новых функциональных блоков и связей дало возможность не только повысить точность контроля, но и существенно сократить время контроля разрядных генераторов равномерно распределенных случайных чисел.

Если в качестве генератора случайной двоичной цифры использован непосредственно один генератор первичной случайной цифры, то время контроля сокращается в два раза. Если же генератор для обеспечения предельных скоростных и статических характеристик при высокой надежности построен по параллельной структуре, а контролю подвергаются первичные генераторы случайной двоичной цифры, то преимущества предлагаемого устройства еще более существенны.

Повышение точности контроля достигается дополнительными затратами оборудования. Генератор случайных процессов GENAP-3, разработанный в институте теории информации и автоматизации Чехословацкой академии наук и выпускаемый серийно опытно-конструкторским отделом этого института, содержит один генератор первичной двоичной цифры, контроль статистических характеристик которого возможен на ЭВМ, поэтому качество случайных чисел может быть изучено более глубоко, чем в предлагаемом устройстве. Однако использование ЭВМ для определения статистических характеристик последовательности случайных цифр, во-первых, дорого, а во-вторых, не позволяет

осуществить контроль генератора одновременно с решением на ЭВМ основной задачи. Причем распределение во времени процессов контроля качества случайных чисел и решение основной задачи, использующей случайные числа, не гарантирует высокого качества последовательности после контроля, т.е. существует вероятность того, что будут использоваться случайные числа с невысоким качеством из-за возникшей в это время неисправности. В предлагаемом устройстве контроль основных характеристик осуществляется постоянно и параллельно с решением основной задачи. Таким образом, предлагаемое устройство эффективней базового.





Фиг. 2

Редактор К. Папп Составитель А. Карасов Корректор М. Демчик
 Техред М. Кузьма

Заказ 6231/55 Тираж 706 Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4