



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 02.04.76 (21) 2344731/18-24

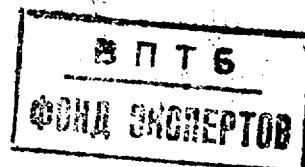
с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.03.79. Бюллетень № 10

Дата опубликования описания 19.03.79

(11) 652560



(51) М. Кл. ²

G 06 F 7/39

(53) УДК 681.325
(088.8)

(72) Автор
изобретения

А. Т. Пешков

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ УМНОЖЕНИЯ ДЕСЯТИЧНЫХ ЧИСЕЛ

1

Область применения изобретения - вычислительная техника, где оно может быть использовано при построении десятичных и десятично-двоичных арифметических устройств.

Известно устройство [1], содержащее регистр множимого, блок последовательного накопления чисел, кратных множимому, блок сдвига, блок суммирования частичных произведений, регистр множителя, блок определения очередности цифр.

Недостатком известного устройства является его сложность.

Наиболее близким по технической сущности к предложенному изобретению является устройство [2], содержащее регистр множителя, блок формирования множимого, сумматор, блок управления, первый выход которого соединен со входом управления регистра множителя, выход которого соединен со входом блока управления, второй выход которого соединен со входом управления сумматора, информационные входы которого сое-

2

единены с информационными выходами блока формирования множимого; первый и второй входы управления которого соединены соответственно с третьим и четвертым выходами блока управления.

Недостатком известного устройства является возможность выполнения умножения только дробных десятичных чисел.

Цель изобретения - расширение области применения устройства путем выполнения операции умножения над целыми и дробными числами.

С этой целью в него введен дополнительный регистр, информационные входы которого соединены с информационными выходами младших тетрад блока формирования множимого, информационные входы старших тетрад которого подключены к выходам дополнительного регистра, к управляющему входу которого подключен пятый выход блока управления.

На чертеже приведена структурная схема устройства для умножения десятичных чисел.

Устройство содержит регистр множителя 1, сумматор 2, блок формирования множимого 3, дополнительный регистр 4, блок управления 5.

Устройство работает следующим образом.

Перед началом умножения в регистр множителя 1 заносится десятичный код множителя, в младшие тетрады блока формирования множимого 3 заносится код множимого.

Умножение осуществляется за число циклов, равное разрядности десятичных операндов, при этом в каждом цикле осуществляется умножение множимого на один десятичный разряд множителя, начиная с младшего. Каждый цикл состоит из четырех тактов по числу разрядов, представления десятичных цифр в двоично-десятичной системе 8, 4, 2, 1.

Начинается умножение с цикла обработки младшего разряда множителя. На первом такте вырабатывается сигнал на пятом выходе блока управления и код цифр, зафиксированных в младших тетрадах блока 3, заносится в регистр 4. Одновременно, если присутствует сигнал на входе блока управления 5, вырабатывается сигнал на втором выходе этого же блока управления, обеспечивающий десятичное сложение содержимого сумматора 2 с кодом блока 3. Если сигнал на входе блока управления отсутствует (младший разряд младшей тетрады регистра множителя имеет нулевое значение), то сигнал на втором выходе блока управления не появляется. С задержкой на время передачи кода из блока 3 в блок 2 относительно момента, в который формируется сигнал на втором выходе блока управления, этот же блок управления вырабатывает сигналы на своих пер-

вом и четвертом выходах, что обеспечивает сдвиг содержимого регистра множителя на один двоичный разряд вправо и умножение десятичного кода, имеющегося в это время в блоке 3 на два. На этом заканчивается первый такт первого цикла, на котором обрабатывается младший двоичный разряд младшей десятичной цифры множителя.

Второй и третий такты первого цикла выполняются так же, как и первый такт, но при этом в начале такта не вырабатывается сигнал на пятом выходе блока управления и в регистре 4 в течение всего цикла сохраняется значение, принятое в него в начале первого такта этого цикла. Четвертый такт выполняется так же, как и третий и второй, с той лишь разницей, что на этом такте вместо сигнала на выходе четыре блока управления формируется сигнал на выходе 3 этого же блока управления. Этот сигнал, поступая на первый вход блока 3 обеспечивает прием в его старшие тетрады (все тетрады, кроме младшей) кода из регистра 4, при этом в младшей тетраде блока 3 устанавливается нулевое значение. С завершением выполнения четвертого такта заканчивается первый цикл работы устройства. Все остальные циклы выполняются аналогично первому.

Результат умножения будет сформирован в сумматоре после завершения четвертого такта цикла обработки старшей цифры множителя.

Работу данного устройства можно пояснить на примере выполнения умножения двух конкретных десятичных чисел: $X = 39$ (множитель) и $Y = 85$ (множимое). В этом случае в системе 8, 4, 2, 1 имеем:

$$X = 0011\ 1001;$$

$$Y = 1000\ 0101;$$

Действия на отдельных тактах двух циклов можно представить следующим образом:

I цикл			
1 такт	Бл2:	0000 0000 0000 0000	Бл3: 0000 0000 1000 0101
	+	0000 0000 1000 0101	Бл4: 0000 1000 0101
		<hr/>	МрБл I I=I
2 такт	Бл2:	0000 0000 1000 0101	Бл3: 0000 0001 0111 0000
	+	0000 0000 0000 0000	МрБл I I=0
		<hr/>	
3 такт	Бл2:	0000 0000 1000 0101	Бл3: 0000 0011 0100 0000
	+	0000 0000 0000 0000	Мр Бл I=0
		<hr/>	
4 такт	Бл2:	0000 0000 1000 0101	Бл3: 0000 0110 1000 0000
	+	0000 0110 1000 0000	МрБл I=I
	Бл2:	0000 0111 0110 0101	Бл3: 0000 1000 0101 0000

II цикл

1 такт	Бл2: 0000 0111 0110 0101 ++0000 1000 0101 0000	Бл3: 0000 1000 0101 0000 Бл4: 1000 0101 0000
2 такт	Бл2: 0001 0110 0001 0101 + 0001 0111 0000 0000	Бл3: 0001 0111 0000 0000 МрБлI: =1
3 такт	Бл2: 0011 0011 0001 0101 + 0000 0000 0000 0000	Бл3: 0011 0100 0000 0000 МрБлI: =0
4 такт	Бл2: 0011 0011 0001 0101 + 0000 0000 0000 0000	Бл3: 0110 1000 0000 0000 МрБлI: =0
	Бл2: 0011 0011 0001 0101	Бл3: 1000 0101 0000 0000

Здесь принятые обозначения: М.р. Бл 1-¹⁵ значение младшего разряда регистра множителя на отдельных тактах: Бл2- содержимое сумматора, Бл3 и Бл4 - соответственно содержимое блока формирования множимого - 3 дополнительного регистра 4.

Ввиду того, что содержимое регистра множителя на отдельных тактах просто сдвигается на один разряд вправо, как это делается в соответствующем регистре двоичного множительного устройства, выполнение умножения дробных чисел не отличается от умножения целых чисел, что легко можно проверить с помощью примера умножения конкретных чисел ($X=0,39$, $Y=0,85$).

На основании описания устройства и его работы можно заключить, что в предлагаемом устройстве достигается поставленная цель.

Ф о р м у л а и з о б р е т е н и я

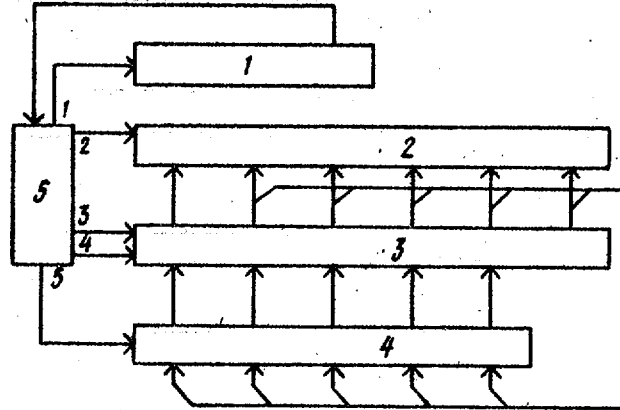
Устройство для умножения десятичных чисел, содержащее регистр множителя, блок формирования множимого, сумматор, блок управления, первый выход которого соединен со входом управления регистра

множителя, выход которого соединен со входом блока управления, второй выход которого соединен со входом управления сумматора, информационные входы которого соединены с информационными выходами блока формирования множимого, первый и второй входы управления которого соединены соответственно с третьим и четвертым выходами блока управления, отличающееся тем, что, с целью расширения области применения устройства, путем выполнения операции умножения над целыми и дробными числами, в него введен дополнительный регистр, информационные входы которого соединены с информационными выходами младших тетрад блока формирования множимого, информационные входы старших тетрад которого подключены к выходам дополнительного регистра, к управляющему входу которого подключен пятый выход блока управления.

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 510714, М. Кл.² G 06 F 7/52, 1976.

2. Карцев М. А. Арифметика цифровых машин, М., 1969, ст. 422.



Составитель А. Уткин

Редактор В. Чирков Техред М. Петко Корректор Л. Небола

Заказ 1062/46 Тираж 779 Подписное

ЦНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4