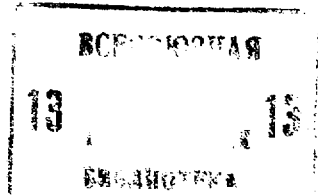




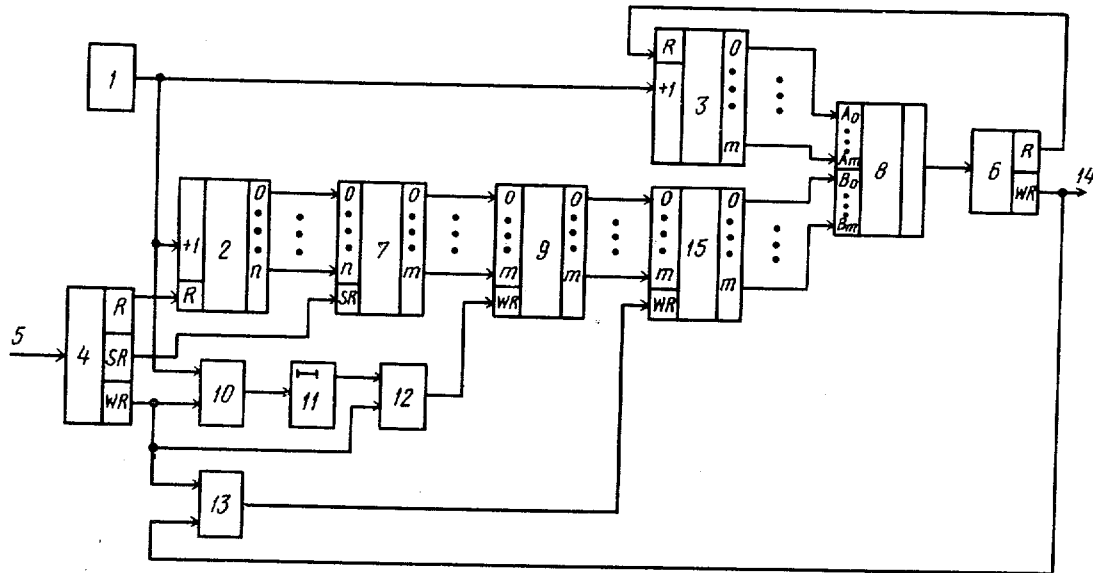
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3797183/24-21
- (22) 01.10.84
- (46) 07.09.86. Бюл. № 33
- (71) Минский радиотехнический институт
- (72) А. Н. Морозевич и А. Н. Дмитриев
- (53) 621.374.4 (088.8)
- (56) Авторское свидетельство СССР № 1056372, кл. Н 03 К 5/156, 1981.
- Авторское свидетельство СССР № 1018190, кл. Н 03 В 19/10, 1982.
- (54) УМНОЖИТЕЛЬ ЧАСТОТЫ СЛЕДОВАНИЯ ИМПУЛЬСОВ
- (57) Изобретение относится к вычислительной и измерительной технике и может быть

использовано в дискретных системах обработки информации. Цель изобретения — повышение точности работы умножителя. Умножитель содержит генератор 1 опорной частоты, счетчики 2 и 3 импульсов, входной формирователь 6 импульсов, преобразователь 7 кодов, элемент 8 сравнения кодов, запоминающие блоки 9 и 15 и формирователь 13 импульсов записи. Введение элемента И 10, элемента 11 задержки, элемента ИЛИ 12 и предложенное выполнение формирователя 13 импульсов записи позволяет достичь поставленную цель. 1 з. п. ф-лы. 2 ил.



Фиг. 1

Изобретение относится к вычислительной и измерительной технике и может найти применение в дискретных системах обработки информации.

Цель изобретения — повышение точности.

На фиг. 1 приведена электрическая функциональная схема умножителя частоты следования импульсов; на фиг. 2 — электрическая функциональная схема формирователя импульсов записи.

Умножитель частоты следования импульсов содержит генератор 1 опорной частоты, выход которого соединен со счетными входами первого 2 и второго 3 счетчиков импульсов, входы сброса которых соединены с первыми выходами соответственно входного формирователя 4 импульсов, вход которого соединен с входной шиной 5, и выходного формирователя 6, а выходы — с первыми входами соответственно преобразователя 7 кодов и элемента 8 сравнения кодов, выходы которых соединены соответственно с входом первого запоминающего блока 9 и с входом выходного формирователя 6 импульсов. Управляющий вход преобразователя 7 кодов подключен к второму выходу входного формирователя 4 импульсов. Выход генератора 1 опорной частоты соединен также с первым входом элемента И 10, выход которого через элемент 11 задержки соединен с первым входом элемента ИЛИ 12, выход которого соединен с входом записи первого запоминающего блока 9, второй вход — с вторым входом элемента И 10, с третьим выходом входного формирователя 4 импульсов и с первым входом формирователя 13 импульсов записи, второй вход которого соединен с вторым выходом выходного формирователя 6 импульсов и с выходной шиной 14, выход — с входом записи второго запоминающего блока 15, выходы которого соединены с вторыми входами элемента 8 сравнения кодов, входы — с выходами первого запоминающего блока 9.

Формирователь 13 импульсов записи содержит первый 16 и второй 17 элементы ИЛИ, первый 18 и второй 19 элементы И, элемент 20 задержки и триггер 21, вход установки в «1» которого соединен с первым входом формирователя 13 импульсов записи и с первым входом первого элемента И 18, второй вход которого соединен с первым входом второго элемента И 19, с вторым входом формирователя 13 импульсов записи и с первым входом второго элемента ИЛИ 17, выход которого соединен с входом установки в «0» триггера 21, выход которого соединен с вторым выходом второго элемента И 19, выход которого соединен с первым входом первого элемента ИЛИ 16, выход которого соединен с выходом формирователя 13 импульсов записи, второй вход — с вторым входом второго элемента ИЛИ 17

и через элемент 20 задержки с выходом первого элемента И 18.

Устройство работает следующим образом.

При поступлении импульса входной последовательности на шину 5 и на вход формирователя 4 происходит запись выходного кода преобразователя 7, т. е. кода периода входной частоты, в блок 9, установка преобразователя 7 в исходное состояние, установка формирователя 13 в состояние готовности и установка в «0» счетчика 2. Счетчики 2 и 3 производят счет импульсов, поступающих от генератора 1, преобразователь 7 непрерывно преобразует выходной код счетчика 2 в код периода входной частоты, элемент 8 сравнивает код на выходе блока 15 с кодом на выходе счетчика 3 и при их совпадении выдает сигнал, по которому на втором выходе формирователя 6 формируется импульс выходной последовательности, устанавливается в «0» счетчик 3, формирователь 13 формирует импульс записи в блок 15 и затем устанавливается в исходное состояние. При этом происходит запись кода, хранящегося в блоке 9, в блок 15. После этого счетчики 2 и 3 продолжают счет импульсов, поступающих от генератора 4, а элемент 8 сравнивает код на выходе блока 15 с кодом на выходе счетчика 3 и при их совпадении выдает сигнал, по которому на выходе умножителя частоты следования импульсов на шине 14 формируется импульс выходной последовательности.

При поступлении очередного импульса входной последовательности работа повторяется.

Коэффициент умножения устройства задается коэффициентом преобразования преобразователя 7.

При поступлении импульса входной последовательности возможно совпадение во времени моментов записи информации в блок 9 (по сигналу с третьего выхода формирователя 4) и изменения (увеличения на «1») кода на выходе преобразователя 7 (по сигналу с выхода генератора 1 изменяется код на счетчике 2 и, следовательно, на выходе преобразователя 7). При этом в блок 9 может быть записан код, соответствующий промежуточному состоянию преобразователя 7 при протекании в последнем переходных процессов. В предлагаемом устройстве возникающая ошибка исправляется: сигнал, появившийся на выходе элемента И 10 (в момент совпадения во времени сигналов на его входах), задерживается (а при необходимости может быть дополнительно сформирован дополнительным формирователем) элементом 11 на время $T_{зап}$ и поступает через элемент ИЛИ 12 на вход записи блока 9. При этом в блок 9 записывается истинный код периода входного сигнала.

Подобный сбой может произойти и в случае, если совпадут во времени моменты записи информации в блоки 9 и 15 (по сигналам

лу с выхода формирователя 6). При этом в блок 15 тоже может быть записан ошибочный код. Устранение ошибки подобного рода достигается за счет конкретной реализации формирователя 13, который выполнен таким образом, что в указанной ситуации формирует два сигнала записи, разнесенные между собой на время $T_{зап}$.

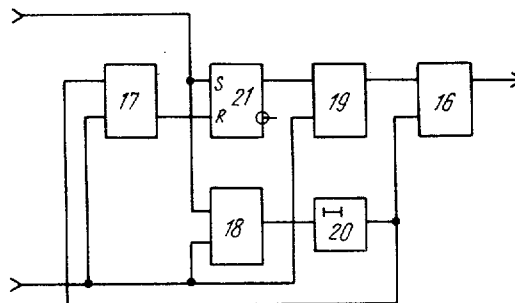
Формирователь 13 имеет два входа, на которые приходят импульсные последовательности. Если первым по времени приходит сигнал на первый вход, то триггер 21 устанавливается в «1», сигнал на выходе не появляется. Если после этого на второй вход приходит сигнал, то на выходе тоже появляется сигнал (через открытый элемент И 19 и элемент ИЛИ 16). Кроме того, триггер 21 этим же сигналом (через элемент ИЛИ 17) переводится в «0», элемент 19 закрывается. Если импульсы на первом и втором входах перекрываются во времени, то на выходе элемента И 18 появляется сигнал (который может быть дополнительно сформирован дополнительным формирователем), который через время $T_{зап}$ (время задержки элемента 20) появляется на выходе элемента ИЛИ 16.

Формула изобретения

Умножитель частоты следования импульсов, содержащий генератор опорной частоты, выход которого соединен со счетными входами первого и второго счетчиков импульсов, входы сброса которых соединены с первыми выходами соответственно входного формирователя импульсов, вход которого соединен с входной шиной, и выходного формирователя импульсов, а выходы — соответственно с входами преобразователя кодов и первой группой входов элемента сравнения кодов, выходы которых соединены соответственно с входами первого запоминающего блока и с входом выходного формирователя

импульсов, управляющий вход преобразователя кодов подключен к второму выходу входного формирователя импульсов, третий выход которого подключен к первому входу формирователя импульсов записи, второй вход которого подключен к второму выходу выходного формирователя импульсов и к выходной шине, а выход — к входу записи второго запоминающего блока, входы которого подключены к выходам первого запоминающего блока, а выходы — к второй группе входов элемента сравнения кодов, отличающийся тем, что, с целью повышения точности работы умножителя, в него введены элемент задержки, элемент ИЛИ и элемент И, первый вход которого соединен с выходом генератора опорной частоты, выход — через элемент задержки с первым входом элемента ИЛИ, выход которого соединен с входом записи первого запоминающего блока, второй вход — с вторым входом элемента И и с третьим выходом входного формирователя импульсов.

2. Умножитель по п. 1, отличающийся тем, что формирователь импульсов записи содержит первый и второй элементы И, элемент задержки, триггер, первый элемент ИЛИ и второй элемент ИЛИ, выход которого подключен к входу установки в «0» триггера, вход установки в «1» которого соединен с первым входом формирователя импульсов записи и с первым входом первого элемента И, выход которого подключен к входу элемента задержки, а второй вход — к входу формирователя импульсов записи, к первому входу второго элемента ИЛИ и к первому входу второго элемента И, второй вход которого подключен к единичному выходу триггера, а выход — к первому входу первого элемента ИЛИ, выход которого соединен с выходом формирователя импульсов записи, а второй вход подключен к второму входу второго элемента ИЛИ и к выходу элемента задержки.



Фиг. 2

Составитель А. Соколов
 Редактор В. Петраш
 Техред И. Верес
 Заказ 4835/56
 Тираж 816
 Корректор М. Демчик
 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Филиал ППП «Патент», г. Ужгород, ул. Проектная, 4