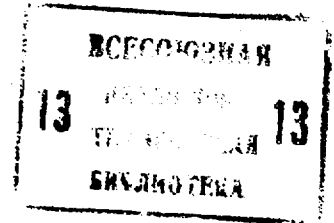




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



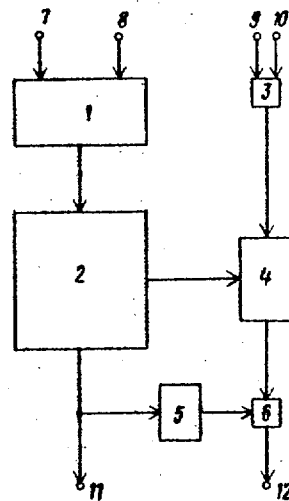
- (21) 3969315/24-24
- (22) 11.09.85
- (46) 23.02.87. Бюл. № 7
- (71) Минский радиотехнический институт
- (72) Ю.Л. Мьшко и А.А. Шостак
- (53) 681.3(088.8)
- (56) Карцев М.А., Брик В.А. Вычислительные системы и синхронная арифметика. М., Радио и связь, 1981, с. 174, рис. 4.3.1.

Там же, с. 216, рис. 4.4.26.

(54) УСТРОЙСТВО ДЛЯ УМНОЖЕНИЯ

(57) Изобретение относится к области вычислительной техники и может быть использовано при разработке быстродействующих арифметических устройств, где применяется контроль на четность. Цель изобретения - повышение достоверности результата умножения. Умножение осуществляется с помощью блока 1 частичных произведений и блока 2

суммирования, выход результата которого является информационным выходом устройства. Выходы всех внутренних сигналов переноса блока 2 суммирования поступают на входы первого блока 4 сложения по модулю два, где складываются с сигналом на выходе элемента И 3 и образуют предсказанный сигнал четности (на входы элемента И 3 поступают контрольные разряды множимого и множителя). Сигналы с выхода результата блока 2 суммирования поступают на входы второго блока 5 сложения по модулю два для формирования фактического значения четности результата. Предсказанный и фактический сигналы четности на выходах соответственно первого и второго блоков сложения по модулю два сравниваются с помощью блока сравнения, который при несравнении этих сигналов формирует сигнал на выходе ошибки устройства. 3 ил.



Изобретение относится к вычислительной технике и может быть использовано при разработке быстродействующих арифметических устройств, где применяется контроль на четность.

Целью изобретения является повышение достоверности результата умножения.

На фиг. 1 приведена функциональная схема устройства; на фиг. 2 - функциональная схема одного из вариантов блока формирования частичных произведений; на фиг. 3 - функциональная схема одного из вариантов блока суммирования.

Устройство для умножения (фиг. 1) содержит блок 1 формирования частичных произведений, блок 2 суммирования, элемент И 3, блоки 4 и 5 сложения по модулю два, блок 6 сравнения, информационные входы 7 и 8 множимого и множителя устройства, входы 9 и 10 контрольных разрядов множимого и множителя устройства, информационный выход 11 устройства, выход 12 ошибки устройства.

Блок 1 формирования частичных произведений (фиг. 2) содержит группу элементов И 13 и выходы 14-29 элементов И 13 группы.

Блок 2 суммирования (фиг. 3) содержит одноразрядные двоичные сумматоры 30-41, группу выходов 42 результата и группу 43 выходов переносов блока.

Устройство работает следующим образом.

После подачи сомножителей на информационные входы 7 и 8 устройства в блоке 1 формируются частичные произведения, которые далее поступают в блок 2, где суммируются с учетом весов их разрядов. На выходах результата блока 2 суммирования образуется в однорядном коде произведение, которое и поступает в качестве результата на информационный выход 11 устройства. Одновременно с этим возникающие в блоке 2 при суммировании частичных произведений переносы поступают в первый блок 4 сложения по модулю два, где осуществляется их суммирование по модулю два. На дополнительный вход этого блока подается с выхода элемента И 3 значение произведения четностей сомножителей. На выходе блока 4 формируется косвенно предсказанная четность произведения,

которая в дальнейшем сравнивается на блоке 6 сравнения с фактической четностью произведения, образованной на выходе второго блока 5 сложения по модулю два. В случае несовпадения значений фактической и предсказанной четностей произведения на выходе 12 устройства формируется сигнал ошибки.

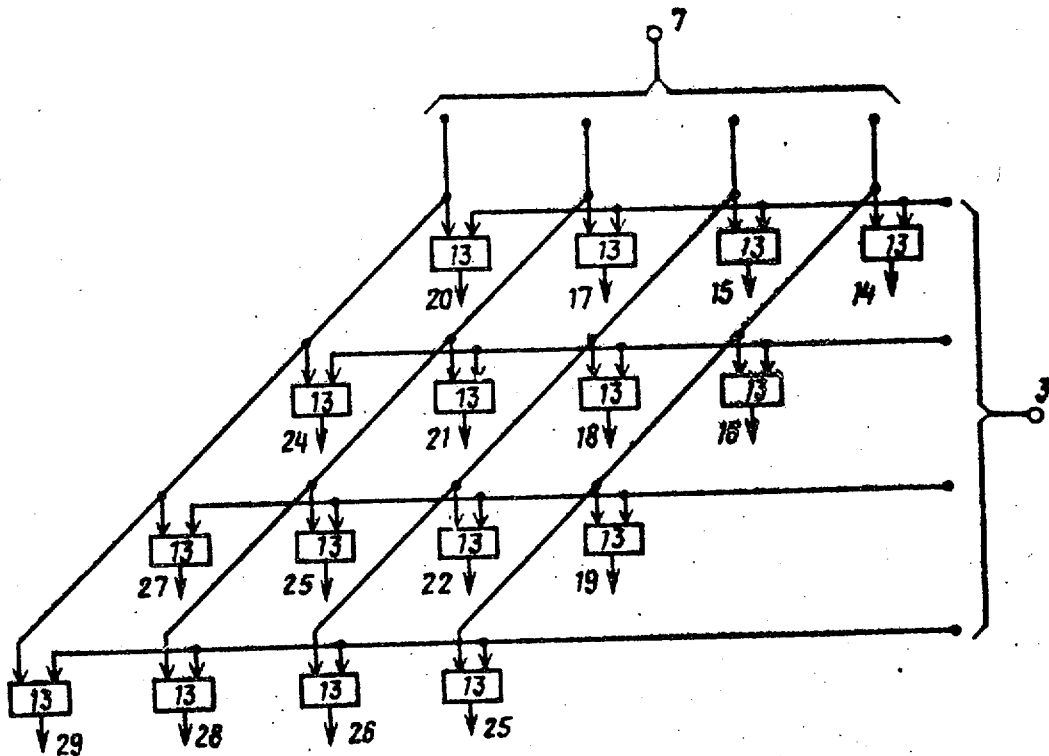
Если блок 2 суммирования построен с использованием одноразрядных сумматоров с функциональной зависимостью суммы от переноса, то в предлагаемом устройстве для умножения обнаруживаются все ошибки в произведении (одиночные и групповые), которые вызваны одиночной неисправностью. Рассмотрим это на примерах. Пусть на выходе 20 элемента И 13 блока 1 формирования частичных произведений сформирован неверный результат из-за неисправности элемента И 13. Тогда ошибка в формировании этого разрядного произведения обязательно вызывает ошибку в формировании суммы сумматора 33, которая, в свою очередь, вызывает ошибку в сумме сумматора 34 и обязательно приводит к ошибке в сумме сумматора 35, а следовательно, и к ошибке в четвертом разряде произведения. Так как в рассмотренном случае предполагается, что ошибки в переносах сумматоров не возникают, то общая ошибка в переносах и разрядах произведения нечетная, что обнаруживается контролем по четности. Пусть теперь та же самая ошибка в образовании разрядного произведения вызывает ошибку как в сумме сумматора 33, так и в его переносе (для сумматоров с функциональной зависимостью суммы от переноса ошибка в переносе обязательно сопровождается и ошибкой в сумме, т.е. возможен случай, когда есть ошибка в сумме и нет ошибки в переносе, и не возможен случай, когда есть ошибка в переносе и нет ошибки в сумме). Тогда ошибка в сумме сумматора 33 приводит к ошибке в четвертом разряде произведения, а ошибка в переносе сумматора 33 вызывает ошибку в сумме сумматора 37; которая приводит к ошибке в пятом разряде произведения. Общее число ошибок в переносах и разрядах произведения нечетное (две ошибки в произведении и одна ошибка в переносах), что обнаруживается контролем по четности. Аналогичным образом обнаруживаются и другие сочетания оши-

бок, вызываемые одиночной неисправностью устройства.

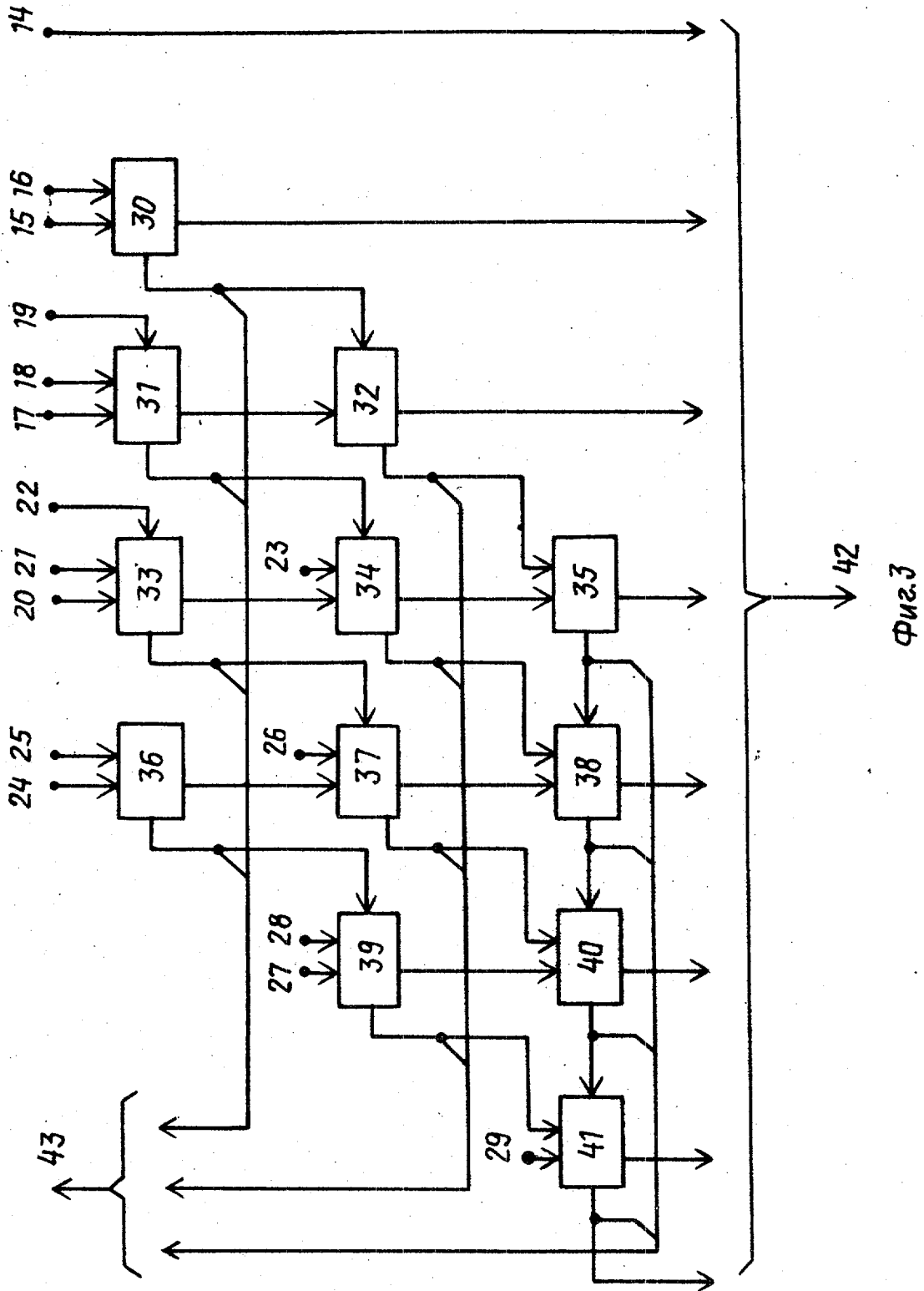
### Ф о р м у л а и з о б р е т е н и я

Устройство для умножения, содержащее блок формирования частичных произведений и блок суммирования, причем информационные входы блока формирования частичных произведений являются соответственно входами множимого и множителя устройства, информационные выходы блока частичных произведений соединены соответственно с равновесными информационными входами блока суммирования, выход результата которого является информационным выходом устройства, отличающееся тем, что, с целью повышения достоверности результата

умножения, в него введены блок сравнения, элемент И и два блока сложения по модулю два, причем первый и второй входы элемента И являются входами контрольных разрядов множимого и множителя устройства соответственно, выход элемента И и группа выходов переносов блока суммирования соединены с соответствующими входами группы входов первого блока сложения по модулю два, группа выходов результата блока суммирования соединена с группой входов второго блока сложения по модулю два, выходы первого и второго блоков сложения по модулю два соединены соответственно с первым и вторым информационными входами блока сравнения, выход которого является выходом ошибки устройства.



Фиг. 2



Редактор Н.Лазаренко      Составитель В.Гречнев      Корректор С.Шекмар  
 Техред И.Попович

Заказ 272/48      Тираж 673      Подписное  
 ВНИИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4