

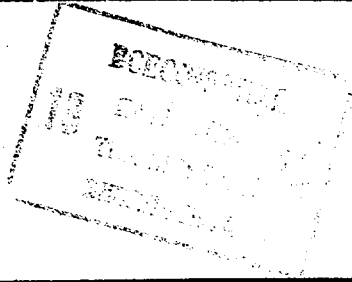


(5D) 4 Н 04 L 27/14

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 4020616/24-09

(22) 06.02.86

(46) 30.03.88. Бюл. № 12

(71) Минский радиотехнический институт

(72) В. А. Чердынцев, М. И. Монсеенко,

А. О. Вариводский и А. Г. Ткачѳ

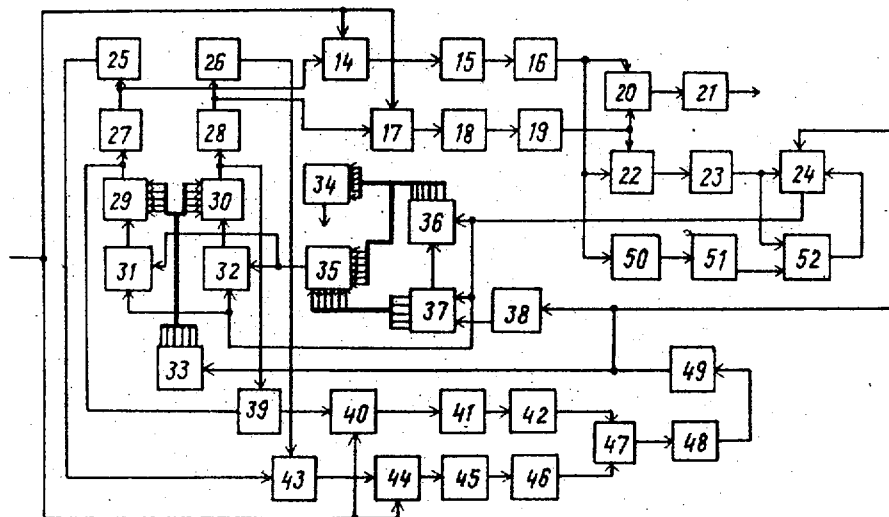
(53) 621.394.6(088.8)

(56) Чердынцев В. А. Статистическая теория совмещенных радиотехнических систем. Минск: Высшая школа, 1980, с. 7.

(54) ПРИЕМНИК ДИСКРЕТНЫХ ЧАСТОТНО-МОДУЛИРОВАННЫХ СИГНАЛОВ

(57) Изобретение относится к радиотехнике. Цель изобретения — прием сигнала при больших флуктуациях фазы путем уменьшения времени поиска сигнала. Приемник содержит перемножители 14, 17, 40 и 44, блоки 25—27 задержки, коммутаторы 29 и 30, частот, г-ры 31 и 32 последовательности чисел, формирователь 33 сетки частот, дели-

тель 38 частоты, сумматоры (С) 39 и 43, управляемый тактовый г-р 49. Введены узкополосные фильтры 15, 18, 41 и 45, амплитудные детекторы 16, 19, 42 и 46, вычитающие блоки 20 и 47, пороговые блоки 21 и 23 С 22, формирователь 24 импульсов запуска, блок 28 задержки, дешифратор 34, мультиплексор 35, счетчик 36 этапов, делитель 37, фильтр 48 нижних частот, диф. блок 50, компаратор 51 нуля, эл-т И 52. В передающем устройстве происходит скачкообразное кратное 2^m ($m = 1, 2, \dots$) увеличение базы сигнала, в приемнике — соответствующее следящее увеличение базы опорного сигнала, в результате чего увеличивается крутизна дискриминац. х-ки (увеличивается точность оценки задержки принимаемого сигнала) схемы слежения за задержкой. Это достигается согласованной работой блоков передатчика и приемника. 2 ил.



Фиг. 2

Изобретение относится к радиотехнике и может использоваться для передачи дискретной информации.

Цель изобретения — прием сигнала при больших флуктуациях фазы путем уменьшения времени поиска сигнала.

На фиг. 1 изображена структурная электрическая схема передатчика; на фиг. 2 — структурная электрическая схема приемника.

Передатчик содержит генератор 1 тактовой частоты, делитель 2 частоты, делитель 3, мультиплексор 4, счетчик 5 этапов, генератор 6 одиночных импульсов, первый и второй генераторы 7 и 8 последовательности чисел, первый и второй коммутаторы 9 и 10, формирователь 11 сетки частот, мультиплексор 12, усилитель 13 мощности.

Приемник содержит первый перемножитель 14, первый узкополосный фильтр 15, первый амплитудный детектор 16, второй перемножитель 17, второй узкополосный фильтр 18, второй амплитудный детектор 19, первый вычитающий блок 20, второй пороговый блок 21, третий сумматор 22, первый пороговый блок 23, формирователь 24 импульсов запуска, первый, второй, третий, четвертый блоки 25—28 задержки, первый, второй коммутаторы 29 и 30 частот, первый, второй генераторы 31 и 32 последовательности чисел, формирователь 33 сетки частот, дешифратор 34, мультиплексор 35, счетчик 36 этапов, делитель 37, делитель 38 частоты, первый сумматор 39, третий перемножитель 40, третий узкополосный фильтр 41, третий амплитудный детектор 42, второй сумматор 43, четвертый перемножитель 44, четвертый узкополосный фильтр 45, четвертый амплитудный детектор 46, второй вычитающий блок 47, фильтр 48 нижних частот, управляемый тактовый генератор 49, дифференцирующий блок 50, компаратор 51 нуля, элемент И 52.

Предлагаемое устройство работает следующим образом.

В передающем устройстве происходит скачкообразное, кратное 2^m , где $m = 1, 2, 3, \dots$, увеличение базы сигнала, а в приемнике — соответствующее следящее увеличение базы опорного сигнала, в результате чего увеличивается крутизна дискриминационной характеристики (увеличивается точность оценки задержки принимаемого сигнала) схемы слежения за задержкой. Это достигается согласованной работой блоков передатчика и приемника.

В передатчике в начальный момент времени сигнал с генератора 6 одиночных импульсов устанавливает счетчик 5 этапов, делитель 3 и генераторы 7 и 8 последовательности чисел в исходное состояние.

После этого с выхода последнего разряда делителя 3 поступают импульсы, определяющие границы этапов. Эти импульсы, поступающая на счетный вход счетчика 5 этапов,

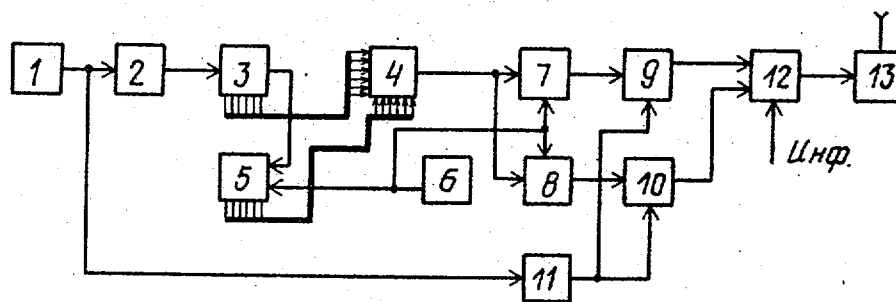
изменяют его состояние, а так как выходы разрядов счетчика 5 соединены с управляющими входами мультиплексора 4, то в соответствии с состоянием счетчика 5 происходит подключение соответствующих информационных входов мультиплексора 4 к генераторам 7 и 8 последовательности чисел. Такое переключение приводит в свою очередь к увеличению тактовой частоты генераторов 7 и 8 на каждом этапе, а следовательно, и к росту частоты следования последовательностей чисел N_1 и N_2 . Это приводит к пропорциональному возрастанию крутизны корреляционной характеристики излучаемых сигналов. В приемнике происходит аналогичная работа счетчика 36 этапов, делителя 37, мультиплексора 35 и генераторов 31 и 32 последовательности чисел, что приводит к увеличению крутизны дискриминационной характеристики и, соответственно, к увеличению точности слежения за задержкой принимаемого сигнала схемы слежения за задержкой (блоки 39—49). Это приводит к тому, что принимаемый и опорный сигналы совпадают с точностью до ошибки слежения схемы слежения за задержкой. В начальном состоянии (первый этап) приемник настроен на первую частоту первой последовательности чисел N_1 , аналогична начальная установка передающего устройства, т. е. передача начинается с той же частоты первой последовательности. Для запуска формирователя 24 используется синхронизированный фильтр (блоки 14—19, 22) с пороговым блоком 23 на выходе совместной схемой запуска (блоки 50—52), которая срабатывает от первой последовательности чисел N_1 , так как подключена к первому информационному каналу (блоки 14—16), выделяющему из смеси сигнала с шумом сигнал, промодулированный последовательностью N_1 , с которого начинается первый этап передачи. Таким образом, работа приемного устройства начинается с запуска согласованным фильтром и схемой запуска формирователя 24, в результате чего начинается от этапа к этапу соответствующее увеличение тактовой частоты генераторов 31 и 32. Для исключения разрывов фазы сигнала в моменты переключения частот используется делитель 38 с постоянным коэффициентом деления, который выбирается для обеспечения требуемой кратности частот сигнала. Передача последовательности N_1 повторяется (со сбросом в начале каждого этапа) до тех пор, пока ошибка слежения приемника не достигнет заданной величины. За счет удвоения тактовой частоты генераторов 31 и 32 на длительности этапа укладывается в два раза больше элементов последовательности N_1 .

Формула изобретения

Приемник дискретных частотно-модулированных сигналов, содержащий управляе-

мый тактовый генератор, выход которого соединен с входами делителя частоты и формирователя сетки частот, выходы которого соединены с первыми входами первого и второго коммутаторов частот, вторые входы которых соединены с выходами первого и второго генераторов последовательностей чисел, первый, второй, третий блоки задержки, первый, второй, третий, четвертый перемножители, первые входы которых объединены и являются входом приемника дискретных частотно-модулированных сигналов, первый, второй сумматоры, отличающийся тем, что с целью приема сигнала при больших флуктуациях фазы, путем уменьшения времени поиска, введены первый, второй, третий и четвертый узкополосные фильтры, первый, второй, третий и четвертый амплитудные детекторы, первый и второй вычитающие блоки, первый и второй пороговые блоки, формирователь импульса запуска, дешифратор, мультиплексор, счетчик этапов, делитель, фильтр нижних частот, третий сумматор, четвертый блок задержки, дифференцирующий блок компаратор нуля, элемент И, вторые входы первого и второго перемножителей соединены с выходами третьего и четвертого блоков задержки, выход первого перемножителя через последовательно соединенные первый узкополосный фильтр и первый амплитудный детектор соединен с первыми входами первого вычитающего блока и третьего сумматора, выход второго перемножителя через последовательно соединенные второй узкополосный фильтр и второй амплитудный детектор соединен с вторыми входами первого вычитающего блока и третьего сумматора, выход первого амплитудного детектора через последовательно соединенные дифференцирующий блок и компаратор нуля соединен с первым входом элемента И, выход третьего сумматора через первый пороговый блок соединен с вторым

входом элемента И и первым входом формирователя импульса запуска, второй и третий входы которого соединены соответственно с выходом элемента И и выходом управляемого тактового генератора, выход третьего блока задержки через последовательно соединенные первый блок задержки, второй сумматор, четвертый перемножитель, четвертый узкополосный фильтр и четвертый амплитудный детектор соединен с первым входом второго вычитающего блока, выход четвертого блока задержки через второй блок задержки соединен с вторым входом второго сумматора, выход первого коммутатора частот соединен с входом третьего блока задержки и первым входом первого сумматора, выход второго коммутатора частот соединен с входом четвертого блока задержки и вторым входом первого сумматора, выход которого через последовательно соединенные третий перемножитель, третий узкополосный фильтр и третий амплитудный детектор соединен с вторым входом второго вычитающего блока, выход которого через фильтр нижних частот соединен с входом управляемого тактового генератора, выход формирователя импульсов запуска соединен с первыми входами счетчика этапов, делителя, обоих генераторов последовательностей чисел, вторые входы которых соединены с выходом мультиплексора, выход делителя частоты соединен с вторым входом делителя, один выход которого соединен с входом счетчика этапов, а другие выходы — с первыми входами мультиплексора, вторые входы которого и входы дешифратора соединены с выходами счетчика этапов, выход первого вычитающего блока соединен с входом второго порогового блока, выход которого является первым выходом приемника дискретных частотно-модулированных сигналов, вторым выходом которого является выход дешифратора.



Фиг. 1

Составитель Н. Лазарева

Редактор Т. Парфенова
Заказ 1124/55Техред И. Верес
Тираж 660Корректор М. Шароши
ПодписноеВНИИПИ Государственного комитета СССР по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4