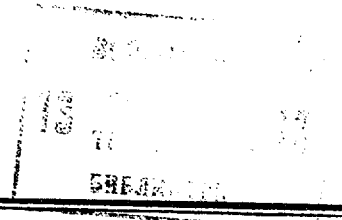




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3808772/24-24
(22) 05.11.84
(46) 07.05.87. Бюл. № 17
(71) Минский радиотехнический институт
(72) Э.А. Баканович и Н.А. Волорова
(53) 681.3(088.8)
(56) Авторское свидетельство СССР № 957205, кл. G 06 F 7/58, 1982.
Авторское свидетельство СССР № 985786, кл. G 06 F 7/58, 1982.

(54) ГЕНЕРАТОР СЛУЧАЙНЫХ ПРОЦЕССОВ

(57) Изобретение относится к вычислительной технике. Цель изобретения - расширение функциональных возможностей за счет формирования нестационарных случайных процессов. Генератор содержит блок памяти, датчик случайных чисел, первый и второй коммутаторы, первый и второй стохастические преобразователи, блок ввода информации, регистр режима, дешифратор. Поставленная цель достигается за счет

введения новых блоков и функциональных связей, реализующих принцип программного управления устройством. Генератор имеет четыре режима работы. Режим работы определяется кодом, хранящимся в регистре режима. В первом режиме генератор формирует две последовательности импульсов со случайными, распределенными в соответствии с требуемыми функциями распределения, параметрами. Во втором режиме работы формируются два независимых потока со случайными амплитудами и длительностями. В третьем режиме формируется одна последовательность импульсов требуемой формы со случайными значениями параметров импульсов. В четвертом режиме формируется поток импульсов со случайными параметрами. В этом режиме форма текущего импульса может выбираться из трех форм случайным образом с требуемыми вероятностями появления каждой формы. 1 з.п. ф-лы, 2 табл., 4 ил.

(19) SU (11) 1309021 A 1

Изобретение относится к вычислительной технике и может быть использовано для моделирования систем с учетом влияния случайных факторов, при построении стохастических и моделирующих устройств, а также при построении автоматизированных испытательных комплексов.

Цель изобретения - расширение функциональных возможностей генератора за счет формирования нестационарных случайных процессов, управления временными параметрами формируемых случайных импульсов.

На фиг.1 приведена схема предлагаемого генератора; на фиг.2 - схема блока ввода информации; на фиг.3 - схема стохастического преобразователя; на фиг.4 - схема датчика случайных чисел.

Генератор случайных процессов и блок ввода информации (фиг.1 и 2) содержат датчик 1 случайных чисел, коммутаторы 2-4, блоки 5 и 6 памяти, регистр 7 памяти, регистр 8 режима, дешифраторы 9-14, элементы 15-17 задержки, триггеры 18-21, девять элементов И 22-30, девять элементов ИЛИ 31-39, счетчик 40 импульсов, генератор 41 импульсов, первый 42 и второй 43 стохастические преобразователи.

Каждый стохастический преобразователь (фиг.3) содержит триггер 44, шесть регистров 45-50 памяти, три счетчика 51-53, сумматор 54 по модулю два, три коммутатора 55-57, инвертор 58, два преобразователя 59 и 60 код-напряжение, генератор 61 импульсов, элемент 62 задержки, первый 63 и второй 64 элементы И.

Датчик 1 случайных чисел (фиг.4) содержит три элемента ИЛИ 65-67, шесть элементов И 68-73, два триггера 74 и 75, генератор 76 импульсов, регистр 77 памяти, генератор 78 равномерно распределенных чисел, сумматор 79, три коммутатора 80-82, элемент 83 задержки, счетчик 84, два дешифратора 85 и 86, шифратор 87, группу элементов И 88.

Работу генератора следует рассматривать применительно к трем его состояниям: первоначальная загрузка информации; генерация процесса; коррекция части информации, хранимой во внутреннем запоминающем устройстве.

Информация, поступающая в генератор, определяет закон распределения параметров, форму сигнала выходного

процесса, временные параметры импульсов, код режима работы. Эта информация имеет следующую структуру.

Первый код определяет тип команды, выполняемой генератором. Это может быть команда первоначальной загрузки, команда коррекции информации, определяющей вид, числовые характеристики функций распределения вероятностей одного из параметров или форму импульса формируемого процесса; это может быть также команда коррекции информации, определяющей временные характеристики процесса и код режима работы.

Следующие коды определяют вид и числовые характеристики функций распределения вероятностей параметров и форму сигнала выходного процесса. Эта информация записывается в блок 5 памяти. Последний содержит четыре зоны, каждая из которых имеет свои шины ввода-вывода информации.

Оставшаяся часть кодов определяет временные параметры процесса, режим работы генератора, эти коды хранятся в четвертом 48 и пятом 49 регистрах стохастических преобразователей 42 и 43 и в регистре 8 режима.

Первоначальная загрузка информации осуществляется следующим образом. Последовательность кодов поступает на вход задания начальных параметров случайного процесса. Каждый поступающий символ содержит К информационных разрядов и синхронизирующий сигнал. Информационные разряды кода поступают на информационные входы регистра 7, на информационный вход второго блока 6 памяти и на первые информационные входы третьего коммутатора 4. Синхронизирующий сигнал поступает на вход третьего элемента 17 задержки и на первые входы пятого 26 и шестого 27 элементов И. В исходном состоянии третий триггер 20 находится в единичном состоянии. На прямом выходе третьего триггера 20 присутствует уровень, разрешающий прохождение синхронизирующего сигнала на выход пятого элемента И 26. Этот сигнал разрешает запись информации в регистр 7, устанавливает четвертый триггер 21 в единичное состояние и устанавливает в нуль счетчик 40. По истечении времени τ_3 , равного задержке сигнала на третьем элементе 17 задержки, третий триггер 20 устанавливается в

нулевое состояние. Величина τ_3 выбирается таким образом, чтобы к приходу последующих синхросигналов третий триггер 20 был установлен в нулевое состояние. Тогда все последующие синхросигналы будут поступать на выход шестого элемента И 27.

Если код, записанный в регистр 7, является кодом команды первоначальной загрузки, то на третьем выходе первого дешифратора 9 появляется потенциал, разрешающий работу четвертого дешифратора 12. Этот же сигнал поступает на управляющий вход третьего коммутатора 4, разрешая поступление на его выход кодов, поступающих на первый вход. Разрешающий сигнал с третьего выхода первого дешифратора 9 через третий элемент ИЛИ 33 поступает на первый вход седьмого элемента И 28 и разрешает его работу. Этот же сигнал, пройдя через четвертый элемент ИЛИ 34, поступает на управляющий вход пятого дешифратора 13 и разрешает его работу.

Последующие синхросигналы поступают через шестой элемент И 27 и восьмой элемент И 29 на вход пятого элемента ИЛИ 35. В исходном состоянии второй триггер 19 находится в нулевом состоянии, сигнал на его прямом выходе запрещает работу генератора 41 и второго блока 6 памяти. Последовательность синхросигналов через пятый элемент ИЛИ 35 поступает на счетный вход 35 счетчика 40, на выходе которого формируется кодовая последовательность адресов.

Коды, формируемые счетчиком 40, поступают на вход пятого дешифратора 13, на выходе которого вырабатываются сигналы разрешения приема информации для каждой зоны блока 5 памяти и для регистровой памяти, расположенной в стохастических преобразователях 42 и 43. Таким образом вырабатывается последовательность информационных кодов, соответствующие этим кодам адреса запоминающих устройств генератора и управляющие сигналы, разрешающие запись информации. При достижении 50 счетчиком 40 значения, соответствующего числу принимаемых при первоначальной загрузке кодов, на выходе четвертого дешифратора 12 вырабатывается сигнал, который, пройдя через второй элемент ИЛИ 32, подтверждает установку в нулевое состояние первого

18 и второго 19 триггеров и устанавливает в единичное состояние третий триггер 20. Таким образом, генератор готов к приему следующей команды.

Коды с выхода третьего коммутатора 4 поступают на информационные входы регистра 8 режима, блока 5 памяти и на информационные входы четвертого 48 и пятого 49 регистров стохастических преобразователей 42 и 43.

Запись информации в блок 5 памяти осуществляется при помощи первого коммутатора 2, в функции которого входит организация подключения одного из его входов к выходу, соответствующему определенной зоне блока 5 памяти с учетом режима работы и состояния генератора.

При записи информации в первый блок 5 памяти при помощи первого коммутатора 2 осуществляется подключение кодов, поступающих с входа задания начальных параметров процесса генератора. Запись происходит по адресам, вырабатываемым счетчиком 40. Младшие разряды счетчика определяют адрес внутри зоны, а выбор зоны осуществляется путем дешифрации старших разрядов адреса при помощи пятого дешифратора 13.

Информация в регистр 8 режима и в регистры 48 и 49 стохастических преобразователей передается при помощи шестого дешифратора 14.

При записи информации в регистровую память генератора на пятой шине пятого дешифратора 13 появляется сигнал, который, поступая на управляющий вход шестого дешифратора 14, разрешает его работу. Код адреса, поступающий на вход шестого дешифратора 14, дешифрируется, и на его выходах появляются сигналы, при помощи которых организуется запись информации в регистровую память генератора.

После записи необходимой информации в запоминающие устройства генератора он находится в состоянии формирования случайного процесса.

Принцип формирования случайного процесса, используемый в генераторе, заключается в следующем. Каждый цикл работы генератора начинается с формирования набора значений случайных параметров (длительности, амплитуды сигналов, интервалов между соседними сигналами). Значения параметров процесса формируются в соответствии с

заданными функциями распределения вероятностей; коды, определяющие эти функции, хранятся в первом блоке 5 памяти. С выхода датчика 1 случайных чисел сформированные значения параметров поступают на входы первого 45, второго 46 и шестого 50 регистров стохастических преобразователей.

В функции стохастических преобразователей входит преобразование поступающих случайных кодов и параметров процесса. Форма импульса процесса определяется кодами, которые хранятся в первом блоке 5 памяти.

Устройство имеет четыре режима работы. Режим работы определяется кодом, хранящимся в регистре 8 режима.

В первом режиме работы (код режима 00) устройство формирует две последовательности импульсов со случайными, распределенными в соответствии с требуемыми функциями распределения вероятностей параметрами (амплитуда, длительность оснований сигнала и интервал между соседними сигналами). В этом случае точность воспроизведения параметров составляет $M - 2$ двоичных разрядов.

Емкость памяти, необходимая для воспроизведения одного закона распределения параметров равна $N_1 = 2M/4$ управляющих слов, причем первая зона блока 5 памяти предназначена для хранения кодов, определяющих законы распределения вероятностей параметров для первого процесса; вторая зона памяти предназначена для хранения ординат формы сигнала первого процесса; третья зона памяти предназначена для хранения кодов, определяющих законы распределения параметров второго процесса; четвертая зона памяти предназначена для хранения кодов, определяющих ординаты формы импульсов второго процесса.

Во втором режиме работы (код режима 01) генератор формирует два независимых потока случайных сигналов, причем амплитуды импульсов и длительности их оснований являются случайными величинами, распределенными в соответствии с требуемыми функциями распределения вероятностей, а интервал между соседними сигналами является случайной величиной, распределенной равномерно. В этом режиме точность воспроизведения закона распределения вероятностей параметров (амплитуды и

длительности оснований сигналов) процесса составляет $M - 1$ двоичных разрядов. Емкость памяти, необходимая для воспроизведения одного закона распределения вероятностей параметров, составляет $N_2 = 2M/2$ управляющих слов.

Распределение зон в блоке 5 памяти во втором режиме работы соответствует распределению памяти для первого режима.

В третьем режиме работы (код режима 10) генератор формирует одну последовательность импульсов требуемой формы со случайными значениями параметров импульсов. В этом случае точность воспроизведения функций распределения вероятностей параметров сигналов равна M двоичных сигналов. Емкость памяти, необходимая для хранения кодов закона распределения одного из параметров $N_3 = 2^M$ управляющих слов.

В этом режиме работы распределение зон блока 5 памяти следующее: первые три зоны предназначены для хранения кодов, определяющих законы распределения вероятностей параметров сигналов, четвертая зона памяти предназначена для хранения кодов ординат формы импульса выходного процесса.

В четвертом режиме работы генератор формирует один поток импульсов со случайными параметрами. В этом режиме форма текущего импульса может выбираться из трех возможных форм случайным образом с требуемыми вероятностями появления каждой формы. Точность воспроизведения законов распределения вероятностей равна $M - 2$ двоичных разрядов, а емкость памяти, необходимая для хранения функции распределения вероятностей одного параметра $N_4 = 2M/4 = N_1$.

Распределение зон памяти блока 5 в четвертом режиме работы следующее: первая зона предназначена для хранения кодов четырех законов распределения вероятностей, во второй, третьей и четвертой зонах хранятся коды ординат форм импульсов.

Цикл работы генератора рассмотрим с момента формирования текущего импульса на выходе первого 42 или второго 43 стохастических преобразователей. Одна из особенностей работы генератора заключается в том, что формирование i -й группы случайных кодов осуществляется в течение интервала времени, когда стохастические преоб-

разователи 42 и 43 формируют случайный импульсный сигнал, соответствующий $(i-1)$ -й группе кодов.

Таким образом, с началом формирования i -го импульса на выходе первого элемента ИЛИ первого 42 или второго 43 стохастических преобразователей 5 вырабатываются сигналы, которые, пройдя через девятый элемент 39, поступают на вход "Пуск" датчика 1 случайных чисел и инициируют очередной цикл работы генератора. Датчик 1 случайных чисел формирует набор значений случайных параметров, причем число сформированных значений параметров 15 перемененно и зависит от кода режима работы генератора. Так, для первого и второго режимов работы датчик 1 случайных чисел формирует последовательность из 6 случайных параметров, 20 для третьего - 3, а для четвертого - 4.

В функции датчика 1 случайных чисел входит также формирование адресов, по которым хранятся коды функций распределения вероятностей требуемого параметра в соответствии с режимом работы генератора. Эти адреса с первого информационного выхода датчика 1 случайных чисел поступают на третий вход первого коммутатора 2. В функции 30 первого коммутатора 2 входит подключение последовательности адресов, вырабатываемых датчиком 1 случайных чисел, первым 42 и вторым 43 стохастическими преобразователями, к адресным 35 входам соответствующей зоны блока 5 памяти.

Информация, считанная из блока 5 памяти, поступает на вход второго коммутатора 3 и, в зависимости от 40 выбранного режима работы генератора, второй коммутатор 3 осуществляет подключение выходов блока 5 памяти к требуемому блоку.

В первом и втором режимах работы 45 выходы первой и третьей зон блока 5 памяти подключаются к входу датчика 1 случайных чисел, выходы второй и четвертой зон подключаются к входам первого 42 и второго 43 стохастических преобразователей соответственно. 50

В третьем режиме работы выходы первой, второй и третьей зон блока 5 памяти подключаются к входу датчика 1 55 случайных чисел, выходы четвертой зоны блока 5 памяти подключаются к входу первого стохастического преобразователя 42.

В четвертом режиме работы генератора выход первой зоны блока 5 памяти подключен к входу датчика 1 случайных чисел, а выходы второй, третьей и четвертой зон блока 5 памяти подключаются к входу первого стохастического преобразователя 42 в зависимости от того, какая зона выбрана датчиком 1 случайных чисел. Коды с четвертого выхода датчика 1 случайных чисел поступают на первый управляющий вход второго коммутатора 3 и определяют выбор формы сигнала в четвертом режиме работы.

Формирование случайных чисел с требуемыми законами распределения вероятностей осуществляется следующим образом. Датчик 1 случайных чисел реализует метод условных вероятностей.

Суть метода заключается в поразрядном формировании случайного числа, причем вероятность появления 0 или 1 в i -м разряде определяется в зависимости от того, какие комбинации нулей и единиц в предыдущих $i-1$ разрядах.

Цикл формирования случайных чисел начинается с поступления на вход "Пуск" датчика 1 случайных чисел управляющего сигнала, который поступает на первый вход первого элемента И 68. Если в данный момент времени датчик 1 случайных чисел не формирует случайные коды, то первый триггер 74 находится в нулевом состоянии и первый элемент И 68 открыт по второму входу. Таким образом, сигнал "Пуск" поступает на вход первого триггера 74 и устанавливает его в единичное состояние. 40 Этот же сигнал, пройдя через первый элемент ИЛИ 65, поступает на вход управления записью регистра 77, и в него записывается код 00...01, соответствующий начальному значению. Первый триггер 74, приняв единичное состояние, закрывает первый элемент И 68 по второму входу. Поэтому появление сигнала "Пуск" не вносит изменений в его работу. Однако за один цикл работы датчик 1 случайных чисел вырабатывает набор случайных значений параметров для первого 42 и второго 43 стохастических преобразователей. Таким образом, запрос второго стохастического преобразователя на случайные коды также удовлетворен.

Установка в единичное состояние первого триггера 74 разрешает работу

генератора 76 импульсов. В исходном состоянии второй триггер 75 находится в нулевом состоянии и импульсы с выхода генератора 76 через второй элемент И 69 поступают на вход синхронизации регистра 77. На вход сдвига регистра 77 с выхода сумматора 79 поступает сигнал "0" или "1" - результат сравнения кодов, поступающих из блока 5 памяти на информационный вход датчика 1 случайных чисел и вырабатываемых генератором 78 равномерно распределенных чисел. Поскольку выход генератора 76 подключен к управляющему входу генератора 78 равномерно распределенных чисел, то каждому коду, появляющемуся на информационном входе датчика 1 случайных чисел, соответствует новое равномерно распределенное число.

Признаком окончания формирования К-разрядного случайного числа является наличие единицы в К+1 разряде регистра 77, которая первоначально находилась в младшем разряде. В зависимости от выбранного режима работы генератора разрядность формируемых случайных чисел различна и составляет М-2, М-1 или М двоичных разрядов. Для определения момента окончания формирования случайного числа используется второй коммутатор 81, на информационные входы которого поступает информация с М-1, М, М+1 разрядов регистра 77. Вход задания режима датчика 1 случайных чисел подключен к управляющему входу второго коммутатора 81, на выходе которого появляется информация о состоянии одного из подключенных к входу разрядов регистра 77.

Если код режима 00 или 11 (первый или четвертый режимы работы), то на выход второго коммутатора 81 поступает информация о М-1 разряде регистра. При наличии на управляющих входах коммутатора 81 кода 01 (второй режим работы) на его выход поступает информация о разряде М регистра, при наличии на управляющих входах коммутатора 81 кода 10 (третий режим работы) на его выход поступает информация о разряде М+1 регистра 77.

При появлении в требуемом разряде регистра 77 единицы второй триггер 75 устанавливается в единичное состояние, запрещая дальнейшее поступление импульсов на вход управления сдвигом.

Выходы регистра 77 подключены к вторым информационным входам первого коммутатора 80 и поступают на его выход в том случае, если код режима не является кодом 01 и счетчик 84 импульсов не находится в состоянии 3 или 6.

Единичное состояние второго триггера 75 открывает третий элемент И 70 по одному из входов. Тогда импульс с выхода генератора 76 появляется на выходе третьего элемента И 70. Этот сигнал, пройдя через первый элемент ИЛИ 65, устанавливает регистр 77 в исходное состояние.

Поскольку в исходном состоянии счетчик 84 импульсов находится в нулевом состоянии, то на первом выходе второго дешифратора 86 присутствует сигнал, открывающий первую схему группы элементов И 88 по одному из входов, на второй вход которой поступает сигнал с выхода третьего элемента И 70. Таким образом, на выходе датчика 1 случайных чисел формируется код случайного числа, а на соответствующем выходе - сигнал сопровождения.

Сигнал с выхода третьего элемента И 70 поступает также на прямой выход четвертого элемента И 71, который открыт в том случае, если код режима не является кодом 01 и счетчик 84 не находится в состоянии 2 или 5. С выхода четвертого элемента И 71 сигнал поступает на вход второго триггера 75 и устанавливает его в нулевое (исходное) состояние.

Сигнал с выхода третьего элемента И 70, пройдя через элемент 83 задержки, поступает на счетный вход счетчика 84 импульсов и увеличивает его состояние на единицу, при формировании следующего числа сигнал сопровождения появляется на выходе следующей схемы И 88 группы.

Таким же образом происходит формирование последующих случайных чисел.

Исключение составляет второй режим работы генератора (код 01), так как в этом режиме в каждом цикле работы датчика 1 случайных чисел формируется четыре числа в соответствии с требуемым законом распределения вероятностей, а два числа формируются генератором 78 равномерно распределенных случайных чисел. Эта операция реализуется следующим образом. При формировании второго случайного числа

счетчик 84 импульсов находится во втором состоянии. С второго выхода второго дешифратора 86 сигнал поступает на вход второго элемента ИЛИ 66. Выход второго элемента ИЛИ 66 подклю- 5 чен к второму входу пятого элемента И 72, на первый вход которого поступает разрешающий сигнал в том случае, когда код режима равен 01. Таким образом, четвертый элемент И 71 закрыт 10 по инверсному входу. По окончании формирования второго числа на выходе третьего элемента И 70 появляется сигнал, который не поступает на вход второго триггера 75, и он остается в 15 единичном состоянии. Этот же сигнал с некоторой задержкой через элемент 83 задержки поступает на вход счетчика 84 и переводит его в следующее состояние. Тогда на выходе второго 20 дешифратора 86 появляется сигнал, который, пройдя через третий элемент ИЛИ 67, поступает на второй вход шестого элемента И 73, который открыт по первому входу в том случае, если 25 установлен код режима 01. Сигнал с выхода шестого элемента И 73 поступает на управляющие входы первого коммутатора 80, на первые информационные входы которого поступают коды, формируемые генератором 78 равномерно распределенных чисел. Таким образом, при коде режима 01 и разрешающем 30 сигнале на третьем выходе второго дешифратора 86 на выходе первого коммутатора 80 присутствует равномерно распределенное число. 35

Поскольку второй триггер 75 остался в единичном состоянии, то следующий сигнал, вырабатываемый генератором 76, также пройдет на выход третьего элемента И 70. Этот сигнал поступает на выход третьего элемента группы элементов И 88 и на выход четвертого элемента И 71, который открыт по инверсному входу, так как состояние счетчика 84 изменилось. Аналогично организуется формирование на выходе датчика 1 случайных чисел следующего 40 равномерно распределенного числа, которое будет шестым в общей последовательности случайных кодов.

Окончание цикла работы датчика 1 случайных чисел организуется при помощи третьего коммутатора 82, к информационным входам которого подключены выходы второго дешифратора 86, 45

а на управляющие входы поступает код режима работы генератора.

Если установлен код режима работы генератора 00 или 01, то в течение цикла работы датчика 1 случайных чисел должно быть сформировано шесть чисел. При достижении счетчиком 84 состояния 6 на седьмом выходе дешифратора появляется сигнал, который, пройдя на выход третьего коммутатора 82, устанавливает в нулевое состояние счетчик 84 и первый триггер 74.

Если установлен код режима 10, то на выходе третьего коммутатора 82 появляется сигнал при достижении счетчиком 84 состояния 4, а при коде режима 11 сигнал на выходе третьего коммутатора 82 появляется при достижении счетчиком 84 состояния 5.

В функции датчика 1 случайных чисел входит также процедура формирования последовательности адресов для обращения в блок 5 памяти. Эти функции выполняет шифратор 87. Поскольку генератор может работать в различных режимах, то и области памяти, в которых хранятся коды законов распределения вероятностей параметров, различны для каждого режима.

В табл.1 приведены адреса памяти, по которым происходит обращение при формировании случайных чисел.

В табл.1 символом "х" обозначены адреса, формируемые на выходе регистра 77. Старшие разряды адреса обращения $M+2$ и $M+1$ определяют номер зоны блока 5 памяти. Последующие разряды определяются номером формируемого случайного числа и кодом на выходе регистра 77. Коды (разряды с 1-го по $M-2$), сформированные на выходе регистра 77, подаются на выход шифратора 87 без изменений.

Преобразования старших разрядов могут быть реализованы в соответствии с табл.2.

Для реализации схемы может быть использовано постоянное запоминающее устройство (ПЗУ), причем в этом случае на адресный вход ПЗУ поступает входной код, а по этому адресу записан код, в который должен быть преобразован адресный.

Адресные коды с первого информационного датчика 1 случайных чисел поступают на третий информационный вход первого коммутатора 2, который осу-

ществляет подключение их к адресному входу соответствующей зоны 5 памяти.

Информация, считанная из блока 5 памяти, поступает на вход датчика 1 случайных чисел через второй коммутатор 3. На второй управляющий вход коммутатора 3 поступает код, определяющий режим работы генератора.

Коды с второго и третьего выходов датчика 1 случайных чисел поступают на вторые входы первого 42 и второго 43 стохастических преобразователей. Стохастические преобразователи 42 и 43 осуществляют преобразование кодов, поступающих с датчика 1 случайных чисел в параметры процесса, причем форма сигнала на выходе стохастических преобразователей 42 и 43 определяется кодами, хранимыми в блоке 5 памяти. Стохастические преобразователи осуществляют выработку адресов, по которым в блоке 5 памяти хранятся коды, определяющие форму сигнала, что обеспечивает считывание информации с частотой, соответствующей длительности текущего импульса. Адреса, формируемые стохастическими преобразователями 42 и 43, поступают на первый и второй входы первого коммутатора 2. Кроме того, стохастические преобразователи 42 и 43 формируют управляющие сигналы начала и конца импульса. Сигналы "Конец импульса" формируются на выходах вторых элементов И 64 стохастических преобразователей 42 и 43 и поступают на первый вход первого элемента И 22 и первый прямой вход элемента И 23. Сигналы "Начало импульса" формируются на выходах первых элементов И 63 стохастических преобразователей 42 и 43 и поступают на входы девятого элемента ИИИ 39. Кроме того, сигнал "Начало импульса" первого стохастического преобразователя 42 поступает на третий управляющий вход второго коммутатора 3.

Стохастические преобразователи 42 и 43 идентичны и работают следующим образом. Случайные коды, соответствующие параметрам процесса, вырабатываются датчиком 1 случайных чисел и записываются в первый 45, второй 46 и шестой 50 регистры. В четвертом 48 и пятом 49 регистрах хранятся коды, определяющие временные параметры выходного процесса.

Рассмотрим формирование потока импульсных сигналов с момента появления

сигнала "Начало импульса", который появляется на выходе первого элемента И 63 в тот момент, когда сигнал с выхода второго счетчика 52 переводит триггер 44 в единичное состояние. Пройдя через элемент 62 задержки, сигнал поступает на второй вход элемента И 63, на выходе которого присутствует разрешающий сигнал с прямого выхода триггера 44. Сигнал с выхода первого элемента И 63 поступает на управляющий вход третьего регистра 47, осуществляя перезапись в него информации из шестого регистра 50. Этот же сигнал поступает на вторые управляющие входы второго 56 и третьего 57 коммутаторов. Особенность указанных коммутаторов заключается в том, что они имеют внутреннюю регистровую память, информация в которую записывается при поступлении сигнала на второй управляющий вход коммутатора.

По окончании сигнала "Начало импульса" стохастический преобразователь формирует текущий импульс со случайными параметрами, причем в первый 45, второй 46 и шестой 50 регистры может быть занесена информация о параметрах следующего импульса.

Единичное состояние триггера 44 соответствует времени формирования длительности текущего импульса выходного процесса. Разрешающий сигнал с единичного выхода триггера 44 поступает на управляющий вход первого преобразователя 59 код - напряжение и на управляющие входы второго 56 и третьего коммутаторов, при этом на выход коммутаторов 56 и 57 поступает информация о состоянии четвертого 48 и пятого 49 регистров соответственно. В четвертом регистре 48 записан код, определяющий диапазон изменения длительности импульса. Код с выхода регистра через второй коммутатор 56 поступает на установочные входы первого счетчика 51, на счетный вход которого поступает тактовая последовательность с генератора 61 импульсов. Таким образом, на выходе первого счетчика 51 импульсов формируется последовательность импульсов с частотой, обратно пропорциональной коду, определяющему диапазон изменения длительности импульса.

Кодовая последовательность с выхода первого вычитающего счетчика 51 поступает на счетный вход третьего

счетчика 53, на информационные входы которого поступает информация с выхода третьего коммутатора 57. При единичном состоянии триггера 44 поступает информация, соответствующая значению текущей длительности импульса. Таким образом, на выходе третьего счетчика 53 формируется тактовая последовательность, обеспечивающая для каждого значения длительности импульса заполнение второго счетчика 52 с соответствующей частотой, получаемой в результате деления частоты импульсного процесса, поступающего на вход третьего счетчика 53.

Коды, определяющие форму импульса, поступают с выхода второго коммутатора 3, причем первый разряд кода, определяющий знак формы импульса, поступает на первый вход сумматора 54 по модулю два. Остальные разряды, определяющие ординаты импульса, поступают на второй вход первого преобразователя 59 код - напряжение. На первый вход первого преобразователя код - напряжение в качестве опорного напряжения поступает сигнал с выхода второго преобразователя 60 код - напряжение. Сигнал на выходе второго преобразователя 60 код - напряжение определяется разрядами, начиная с второго, кода, записанного в третьем регистре 47. Первый разряд третьего регистра 47 поступает на второй вход сумматора 54 по модулю два. Таким образом, на выходе второго преобразователя 60 код - напряжение формируется сигнал, пропорциональный коду амплитуды текущего импульса. В соответствии с кодами, поступающими на второй вход первого преобразователя 59 код - напряжение, на его выходе формируется сигнал требуемой формы и с амплитудой, соответствующей коду амплитуды формируемого импульса.

Первый коммутатор 55 и инвертор 58 изменяют полярность сигнала, поступающего с выхода первого преобразователя 59 код - напряжение в соответствии с сигналом, выработанным сумматором 54 по модулю два. Таким образом, на выходе первого коммутатора 55, который является первым выходом всего устройства, формируется аналоговый импульсный сигнал требуемой формы со случайными значениями амплитуды и длительности импульсов.

По окончании формирования одного импульса (при достижении вторым счетчиком 52 состояния 2^M) на выходе переноса второго счетчика 52 вырабатывается сигнал, который, поступая на счетный вход триггера 44, переводит его в противоположное состояние. Этот же сигнал, пройдя через элемент 62 задержки, поступает и на вход второго элемента И 64, на второй вход которого в этот момент поступает разрешающий сигнал с инверсного выхода триггера 44. На выходе второго элемента И 64 вырабатывается сигнал "Конец импульса" и начинается формирование интервала между импульсами, при этом запрещающий сигнал с прямого выхода триггера 44 поступает на управляющий вход первого преобразователя 59 код - напряжение, принудительно устанавливая на его выходе нулевой уровень. Сигнал с прямого выхода триггера 44 поступает на управляющие входы коммутаторов 56 и 57. При этом на вход указанных коммутаторов поступают коды, определяющие временные параметры интервалов между импульсами и значение текущего интервала. С помощью первого 51 и третьего 53 вычитающих счетчиков обеспечивается скорость заполнения второго счетчика 52, пропорциональная кодам, определяющим временные параметры и текущее значение интервала между импульсами. При достижении вторым счетчиком 52 значения 2^M на его выходе переноса вырабатывается сигнал, который, поступив на счетный вход триггера 44, переводит его в единичное состояние. Этот же сигнал, пройдя через элемент 62 задержки и первый элемент И 63, преобразуется в сигнал "Начало импульса", и цикл формирования случайного импульса повторяется.

В течение времени формирования текущего импульса датчиком 1 случайных чисел сформированы новые значения параметров, которые записываются в первый 45, второй 46 и шестой 50 регистры, поэтому следующий импульс имеет другие значения параметров. Для синхронизации работы устройства необходимо, чтобы время формирования группы случайных чисел не превышало длительности самого короткого импульса. Из этих соображений выбираются частоты генераторов 61 и 76.

Считывание кодов, определяющих форму импульсов выходной последовательности, из блока 5 памяти осуществляется при помощи первого коммутатора 2.

Поступление информации из блока 5 памяти на входы стохастических преобразователей 42 и 43 организуется с помощью второго коммутатора 3 следующим образом. В первом и втором режимах работы генератора на первый выход второго коммутатора поступает информация, считанная из второй зоны блока 5 памяти, а на второй выход второго коммутатора 3 поступает информация из четвертой зоны блока 5 памяти.

В третьем и четвертом режимах работы генератора формируется только один процесс, и второй стохастический преобразователь 43 не используется.

В четвертом режиме работы генератора информация о форме выходного сигнала считывается одновременно из трех зон блока 5 памяти. В функции второго коммутатора 3 входит также выбор требуемой формы сигнала в зависимости от случайного кода, вырабатываемого датчиком 1 случайных чисел.

Для формирования нестационарного процесса, представляемого как кусочно-стационарный процесс, достаточно в требуемые моменты времени t_i , определяющие окончание i -го интервала стационарности, записать в запоминающее устройство генератора новую управляющую информацию, при этом характер информации может быть различным.

Для изменения временных параметров формируемого процесса необходимо изменить коды, хранимые в четвертом 48 и пятом 49 регистрах стохастических преобразователей 42 и 43.

Для изменения формы выходного сигнала необходимо изменять информацию в требуемой зоне первого блока 5 памяти, учитывая при этом режим работы генератора.

Для изменения закона распределения параметров (или одного параметра) 50 необходимо изменять информацию в требуемой зоне блока 5 памяти, учитывая при этом режим работы генератора.

Коррекция части информации осуществляется в те моменты времени, когда требуемый для перезаписи блок не участвует в формировании выходного процесса. Учитывая, что вся уп-

равляющая информация в генераторе хранится в двух типах памяти (блок 5 памяти и регистровая память), для осуществления коррекции части информации используются две команды: коррекция основной и коррекция регистровой памяти.

Перезапись информации происходит следующим образом. Пусть генератор находится в режиме формирования процесса. Тогда третий триггер 20 находится в единичном состоянии и устройство готово выполнять команду обмена. Первый код, поступающий на вход генератора, является кодом команды и записывается в регистре 7. Синхронизирующий сигнал первого кода, пройдя через пятый элемент И 26, устанавливает в нулевое состояние четвертый триггер 21 и сбрасывает в нуль счетчик 40.

После приема первого кода третий триггер 20 переходит в нулевое состояние, и все последующие синхронизирующие сигналы поступают на выход шестого элемента И 27. Если код, записанный в регистр 7, является кодом одной из команд коррекции, то на первом или втором выходах первого дешифратора 9 появляется сигнал, который, пройдя через третий элемент ИЛИ 33, поступает на первый вход седьмого элемента И 28. После приема кода команды четвертый триггер 21 находится в единичном состоянии и седьмой элемент И 28 открыт по второму входу. Разрешающий сигнал с выхода третьего элемента ИЛИ 33 через седьмой элемент И 28 и седьмой элемент ИЛИ 37 поступает на первый вход восьмого элемента И 29, разрешая его работу.

Таким образом, последовательность синхронизирующих сигналов с выхода шестого элемента И 27 поступает на вход восьмого элемента И 29 и, пройдя через пятый элемент ИЛИ 35, поступает на счетный вход счетчика 40. Выход счетчика 40 подключен к адресным входам второго блока 6 памяти. Таким образом осуществляется запись информации, поступающей на вход задания начальных параметров процесса генератора, во второй блок 6 памяти.

В исходном состоянии первый триггер 18 и второй триггер 19 находятся в нулевом состоянии. Запрещающий сигнал с прямого выхода второго триггера 19 поступает на второй вход четверто-

го элемента ИЛИ 34, на первый вход которого также поступает запрещающий сигнал с третьего выхода первого дешифратора 9. На выходе четвертого элемента ИЛИ 34 присутствует сигнал, запрещающий работу пятого дешифратора 13, и на его выходе не вырабатываются управляющие сигналы. Если на выходе пятого дешифратора 13 отсутствуют управляющие сигналы, то запись информации в блок 5 памяти и регистры генератора не происходит.

В зависимости от выполняемой команды коррекции разрешена работа второго или третьего дешифраторов. При достижении счетчиком 40 значения, соответствующего требуемому числу вводимых символов (емкость зоны блока 5 памяти или число регистров), на выходе второго 10 или третьего 11 дешифраторов появляется сигнал, который проходит на выход шестого элемента ИЛИ 36. Этот сигнал указывает на окончание операции обмена с внешним устройством и выполняет следующие операции.

Сигнал окончания обмена с выхода шестого элемента ИЛИ 36 устанавливает четвертый триггер 21 в нулевое состояние, при этом все сигналы со проведения, появляющиеся на входе генератора, блокируются. Таким образом осуществляется защита памяти генератора от излишней информации. Сигнал окончания обмена с выхода шестого элемента ИЛИ 36 поступает также на первый вход четвертого элемента И 25 и на вход первого элемента 15 задержки, при этом величина задержки первого элемента 15 задержки выбрана таким образом, чтобы сигнал на его выходе появился после его окончания на входе. После этого первый триггер 18 устанавливается в единичное состояние. Сигнал, поступивший на первый вход четвертого элемента И 25, присутствует как запрещающий сигнал.

Сигнал окончания обмена с выхода шестого элемента ИЛИ 36 поступает на установочный вход счетчика 40, на информационные входы счетчика 40 поступает код, определяющий начальный адрес зоны изменения информации или начальный адрес регистровой памяти. Таким образом, после выработки сигнала на выходе шестого элемента ИЛИ 36 генератор переходит в состоя-

ние ожидания, когда информация записана в буферное ЗУ (второй блок 6 памяти), и подготовлен адрес начала зоны, в которую перезаписана информация. Кроме того, генератор отключается от внешнего источника информации.

Момент начала перезаписи информации определяется из следующих соображений. Из описания работы стохастических преобразователей 42 и 43 датчика случайных чисел видно, что обращение в память устройства происходит только в течение времени формирования выходного импульса. Во время формирования паузы между импульсами обращение в память устройства не происходит. Поэтому в качестве сигналов, определяющих момент начала перезаписи информации, используются сигналы "Конец импульса", которые вырабатываются на выходах вторых элементов И 64 и первого 42 и второго 43 стохастических преобразователей.

Выбор момента начала перезаписи осуществляется следующим образом. Во всех режимах работы устройства информация в первой и второй зонах блока 5 памяти относится к первому формируемому процессу. Поэтому при записи информации в первую или вторую зоны памяти момент начала записи определяется сигналом, вырабатываемым первым стохастическим преобразователем 42. Если используются зоны с номерами 00 или 01, то старший разряд номера зоны определяет принадлежность к первым двум зонам. Информация о старшем разряде зоны поступает на инверсный вход восьмого элемента ИЛИ 38 и на его выходе формируется сигнал, открывающий первый элемент И 22 по одному из входов. На второй вход первого элемента И 22 поступает сигнал с первого стохастического преобразователя 42. Управляющий сигнал проходит через первый элемент И 22, через первый элемент ИЛИ 31 поступает на его вход.

Если информация записывается в третью или четвертую зоны памяти, то в зависимости от режима работы генератора она может относиться к первому или второму процессам.

Старший разряд кода режима поступает на один из входов девятого элемента И 30. Если реализуется третий (10) или четвертый (11) режимы работы, то девятый элемент И 30 будет открыт по одному из входов. На второй

вход девятого элемента И 30 поступает информация о состоянии старшего разряда номера зоны памяти. Если состояние старшего разряда номера зоны единичное, то на выходе девятого элемента И 30 вырабатывается сигнал, который, пройдя через восьмой элемент ИЛИ 38, разрешает работу первого элемента И 22. Таким образом, сигнал с выхода первого стохастического преобразователя поступает на выход первого элемента ИЛИ 31.

Если код режима 00 или 01, то старший разряд кода режима, поступающий на инверсный вход первого элемента И 22, разрешает его работу. На первый прямой вход второго элемента И 23 поступает информация о старшем разряде номера зоны памяти и, если он единичный, то второй элемент И 29 открыт и по прямому второму входу. Тогда управляющий сигнал с выхода второго стохастического преобразователя 43 поступает на выход второго элемента И 23 и на выход первого элемента ИЛИ 31.

Если записываемая информация относится к регистровой памяти, то номеру зоны условно присваивается значение 100, т.е. управление моментом начала записи происходит аналогично управлению записью в первую или вторую зоны блока 5 памяти.

Как следует из описания работы стохастических преобразователей 42 или 43, обращение в регистровую память происходит только в момент времени поступления сигнала "Начало импульса". Поскольку интервалы времени окончания импульса и записи информации в регистр малы по сравнению со временем формирования сигнала, то вероятность их наложения мала. Поэтому можно считать, что управление записью информации по сигналу "Конец импульса", вырабатываемому первым стохастическим преобразователем 42, не влияет на непрерывность работы второго стохастического преобразователя 43.

Таким образом, сигнал с выхода первого элемента ИЛИ 31 поступает на вход шестого элемента ИЛИ 36, на втором выходе которого присутствует высокий уровень, так как триггер 18 находится в единичном состоянии. Сигнал с выхода третьего элемента И 24 устанавливает второй триггер 19 в единичное состояние. Разрешающий сигнал

с прямого выхода второго триггера 19, пройдя на выход четвертого элемента ИЛИ 34, разрешает работу пятого дешифратора 13, на выходе которого возбуждается шина, соответствующая зоне корректируемой информации. Разрешающий сигнал с выхода второго триггера 19 поступает на управляющий вход генератора 41. Последовательность импульсов с выхода генератора 41 поступает через пятый элемент ИЛИ 35 на счетный вход счетчика 40. На выходе счетчика 40 формируется последовательность адресов, поступающая на адресные входы блока 5 памяти, на адресные входы второго блока 6 памяти и на входы дешифраторов 10 и 14. При этом на управляющие входы второго блока 6 памяти поступает сигнал с выхода второго триггера 19, разрешающий считывание информации. Коды с выхода второго блока 6 памяти поступают через третий коммутатор 4 на информационные входы запоминающих устройств генератора. Таким образом формируются сигналы, по которым информация записывается в требуемую зону памяти генератора.

При достижении счетчиком 40 требуемого значения на выходах второго 10 и третьего 11 дешифраторов вырабатывается сигнал, который, пройдя через шестой элемент ИЛИ 36, подтверждает нулевое состояние четвертого триггера 21 и, пройдя через четвертый элемент И 25 и второй элемент ИЛИ 32, устанавливает второй триггер 19 в нулевое состояние, а третий триггер 20 - в единичное. Этот же сигнал, пройдя через второй элемент 16 задержки, устанавливает первый триггер 18 в нулевое состояние. Время τ_2 задержки второго элемента 16 задержки выбирается большим, чем время τ_1 задержки первого элемента 15 задержки. Этим обеспечивается устойчивая работа первого триггера 18. Установка в нулевое состояние второго триггера 19 запрещает работу генератора 41 и пятого дешифратора 13. Таким образом, генератор вновь вернулся в исходное состояние и готов к выполнению следующих команд.

Ф о р м у л а и з о б р е т е н и я

1. Генератор случайных процессов, содержащий датчик случайных чисел, первый и второй коммутаторы, причем

первый, второй, третий и четвертый выходы первого коммутатора соединены с одноименными адресными входами первого блока памяти, первый, второй, третий и четвертый выходы которого соединены с одноименными информационными входами второго коммутатора, первый выход которого соединен с входом задания параметров генерируемого импульса датчика случайных чисел, первый и второй стохастические преобразователи, каждый из которых содержит триггер, три регистра памяти, первый и второй счетчики, сумматор по модулю два, первый коммутатор, инвертор, первый преобразователь код-напряжение, генератор импульсов, выход которого подключен к счетному входу первого счетчика, выход первого разряда третьего регистра памяти соединен с первым входом сумматора по модулю два, выход которого подключен к управляющему входу первого коммутатора, первый информационный вход которого подключен к выходу инвертора, вход которого соединен с вторым информационным входом первого коммутатора и соединен с выходом первого преобразователя код - напряжение, выходы первых коммутаторов первого и второго стохастических преобразователей являются соответственно выходами первого и второго случайных процессов генератора, отличающемся тем, что, с целью расширения функциональных возможностей за счет формирования нестационарных процессов, в него введены регистр режима, шесть дешифраторов, три элемента задержки, четыре триггера, девять элементов И, девять элементов ИЛИ, регистр памяти, счетчик импульсов, второй блок памяти, коммутатор, генератор импульсов, первый и второй стохастические преобразователи содержат второй и третий коммутаторы, четвертый, пятый, шестой регистр памяти, второй преобразователь код - напряжение, элемент задержки, первый и второй элементы И, третий счетчик, причем в каждом стохастическом преобразователе выход четвертого регистра памяти соединен с первым информационным входом второго коммутатора, второй информационный вход которого подключен к выходу пятого регистра памяти, первый управляющий вход второго коммутатора соединен с первым

управляющим входом третьего коммутатора, с прямым выходом триггера и с первым входом первого элемента И, выход которого соединен с вторыми управляющими входами второго и третьего коммутаторов и входом записи третьего регистра памяти, выход второго коммутатора соединен с информационным входом первого счетчика, выход переполнения которого подключен к счетному входу третьего счетчика, выход переполнения которого подключен к счетному входу второго счетчика, информационный вход третьего счетчика соединен с выходом третьего коммутатора, а выход переполнения второго счетчика подключен к счетному входу триггера и через элемент задержки подключен к вторым входам первого и второго элементов И, выходы первого и второго регистров памяти подключены соответственно к первому и второму информационным входам третьего коммутатора, выход шестого регистра памяти соединен с информационным входом третьего регистра памяти, разрядные выходы которого, кроме первого разряда, подключены к входу второго преобразователя код - напряжение, выход которого подключен к первому информационному входу первого преобразователя код-напряжение, управляющий вход которого подключен к прямому выходу триггера, выходы вторых элементов И первого и второго стохастического преобразователей подключены соответственно к первому входу первого элемента И и первому прямому входу второго элемента И, выход которого подключен к первому входу первого элемента ИЛИ, выход которого подключен к первому входу третьего элемента И, второй вход которого соединен с первым входом четвертого элемента И и с прямым выходом первого триггера, единичный и нулевой входы которого подключены к выходам первого и второго элементов задержки соответственно, выход третьего элемента И соединен с единичным входом второго триггера, нулевой вход которого подключен к входу второго элемента задержки, к выходу второго элемента ИЛИ и к единичному входу третьего триггера, нулевой вход которого подключен к выходу третьего элемента задержки, вход которого подключен к первым входам пятого и шестого элементов И и является входом

синхронизации генератора, прямой выход третьего триггера подключен к второму входу пятого элемента И, выход которого соединен с входом записи регистра памяти, информационный вход которого соединен с информационным входом второго блока памяти, с первым информационным входом третьего коммутатора и является входом задания начальных параметров случайных процессов генератора, выход четвертого и пятого разрядов регистра памяти подключены к входам первого дешифратора, первый и второй выходы которого подключены к одноименным входам третьего элемента ИЛИ, выходы первого дешифратора подключены к управляющим входам второго, третьего и четвертого дешифраторов соответственно, а также к управляющему входу третьего коммутатора и к первому входу четвертого элемента ИЛИ, выход которого соединен с управляющим входом пятого дешифратора, информационный вход которого подключен к информационным входам второго, третьего и четвертого дешифраторов, выходу счетчика и к адресному входу второго блока памяти, вход "Чтение-запись" которого подключен к прямому выходу второго триггера, к второму входу четвертого элемента ИЛИ и к входу "Запуск" генератора импульсов, выход которого подключен к первому входу пятого элемента ИЛИ, выход которого подключен к счетному входу счетчика, вход обнуления которого подключен к единичному входу четвертого триггера и к выходу пятого элемента И, нулевой вход четвертого триггера соединен с входом первого элемента задержки, с установочным входом счетчика, вторым входом четвертого элемента И, выход которого подключен к первому входу второго элемента ИЛИ, второй вход которого подключен к выходу четвертого дешифратора, выходы второго и третьего дешифраторов соединены соответственно с первым и вторым входами шестого элемента ИЛИ, выход которого подключен к установочному входу счетчика, третий выход первого дешифратора подключен к первому входу седьмого элемента ИЛИ, второй вход которого подключен к выходу седьмого элемента И, первый вход которого подключен к выходу третьего элемента ИЛИ, второй вход седьмого элемента И соединен

с прямым выходом четвертого триггера, инверсный выход третьего триггера соединен с вторым входом шестого элемента И, выход которого подключен к первому входу восьмого элемента И, второй вход которого подключен к выходу седьмого элемента ИЛИ, выход восьмого элемента И подключен к второму входу пятого элемента ИЛИ, второй вход первого элемента ИЛИ подключен к выходу первого элемента И, второй вход которого подключен к выходу восьмого элемента ИЛИ, инверсный вход которого соединен с входом девятого элемента И и вторым прямым входом второго элемента И и подключен к выходу третьего разряда регистра памяти, выходы первого, второго и третьего разрядов которого подключены к информационному входу счетчика, выход девятого элемента И подключен к прямому входу восьмого элемента ИЛИ, выход второго блока памяти подключен к второму информационному входу третьего коммутатора, выход которого подключен к информационному входу регистра режима, информационному входу первого блока памяти и соединен с информационными входами четвертого и пятого регистров памяти каждого стохастического преобразователя, выход вторых счетчиков первого и второго стохастических преобразователей подключены к первому и второму информационным входам первого коммутатора соответственно, третий информационный вход которого подключен к первому информационному выходу датчика случайных чисел, второй и третий информационные выходы которого подключены к информационным входам первого, второго и шестого регистров памяти первого и второго стохастических преобразователей соответственно, четвертый информационный выход датчика случайных чисел подключен к первому управляющему входу второго коммутатора, второй управляющий вход которого соединен с выходом первого элемента И первого стохастического преобразователя, первая и вторая группа разрядных выходов второго коммутатора, за исключением выходов первого разряда каждой группы, подключена к вторым информационным входам первых преобразователей код - напряжение каждого стохастического преобразователя, а выходы первых разрядов в первой и второй группе

второго коммутатора подключены ко вторым входам сумматоров по модулю два каждого стохастического преобразователя, выход счетчика соединен с четвертым информационным входом первого коммутатора и информационным входом шестого дешифратора, первый разрядный выход которого подключен ко входу "Запись" регистра режима, выходы второго и третьего разрядов шестого дешифратора подключены соответственно к входам "Запись" четвертого и пятого регистров памяти первого стохастического преобразователя, четвертый и пятый разрядные выходы шестого дешифратора подключены соответственно к входам "Запись" четвертого и пятого регистров памяти второго стохастического преобразователя, выход пятого дешифратора подключен к первому управляющему входу первого коммутатора, к управляющему входу шестого дешифратора и соединен с входом "Чтение-запись" первого блока памяти, выход регистра режима подключен к второму управляющему входу первого коммутатора, второму управляющему входу второго коммутатора и соединен с входом задания режима датчика случайных чисел, выход старшего разряда регистра режима подключен к второму входу девятого элемента И и соединен с инверсным входом второго элемента И, выходы первого элемента И первого и второго стохастического преобразователей соединены с первым и вторым входами девятого элемента ИЛИ, выход которого соединен с входом "Пуск" датчика случайных чисел.

2. Генератор по п.1, отличающийся тем, что датчик случайных чисел содержит три элемента ИЛИ, шесть элементов И, два триггера, генератор импульсов, регистр памяти, генератор равномерно распределенных случайных чисел, сумматор, три коммутатора, элемент задержки, счетчик, два дешифратора, иншифратор, группу элементов И, первый вход первого элемента И является входом "Пуск" датчика, второй вход первого элемента И соединен с инверсным выходом первого триггера, выход первого элемента И соединен с первым входом первого элемента ИЛИ и с единичным входом первого триггера, прямой выход которого соединен с входом "Пуск" генератора

импульсов, выход которого соединен с первыми входами второго и третьего элементов И и с входом "Опрос" генератора равномерно распределенных чисел, выход второго элемента И соединен с входом синхронизации регистра памяти, выход третьего элемента И соединен с вторым входом первого элемента ИЛИ, с первыми входами элементов И группы и соединен с входом элемента задержки и с прямым входом четвертого элемента И, выход первого элемента ИЛИ соединен с входом начальной установки регистра памяти, вторые входы второго и третьего элементов И подключены к инверсному и прямому выходам второго триггера, первый вход сумматора является информационным входом датчика случайных чисел, второй вход сумматора соединен с выходом генератора равномерно распределенных чисел и с первым информационным входом первого коммутатора, выход сумматора соединен с входом сдвига регистра памяти, выход регистра памяти соединен с вторым информационным входом первого коммутатора, выходы четырех старших разрядов регистра памяти подключены к первой группе входов шифратора и соединены с соответствующими разрядными входами второго коммутатора, первый и второй управляющий входы второго коммутатора соединены соответственно с первым и вторым управляющими входами первого дешифратора, с первыми и вторыми управляющими входами шифратора, с первым и вторым управляющими входами третьего коммутатора и являются входом задания режима датчика случайных чисел, выход второго коммутатора соединен с единичным входом второго триггера, нулевой вход которого соединен с выходом четвертого элемента И, выход элемента задержки соединен со счетным входом счетчика, выход которого подключен к входу второго дешифратора и к второй группе входов шифратора, первый, второй, третий, четвертый, пятый и шестой выходы второго дешифратора подключены к вторым входам одноименных элементов И группы и к соответствующим информационным входам третьего коммутатора, второй и пятый выходы второго дешифратора подключены к входам второго элемента ИЛИ, третий и шестой выходы дешифратора подключены к соответствующим

входам третьего элемента ИЛИ, выход первого дешифратора подключен к первым входам пятого и шестого элементов И, второй вход пятого элемента И соединен с выходом второго элемента ИЛИ, 5 выход пятого элемента И соединен с инверсным входом четвертого элемента И, второй вход шестого элемента И подключен к выходу третьего элемента ИЛИ, выход шестого элемента И соединен с первым и вторым управляющими входами первого коммутатора, выход третьего коммутатора подключен к входу обнуления счетчика и к нулевому входу первого триггера, выход шифра- 15

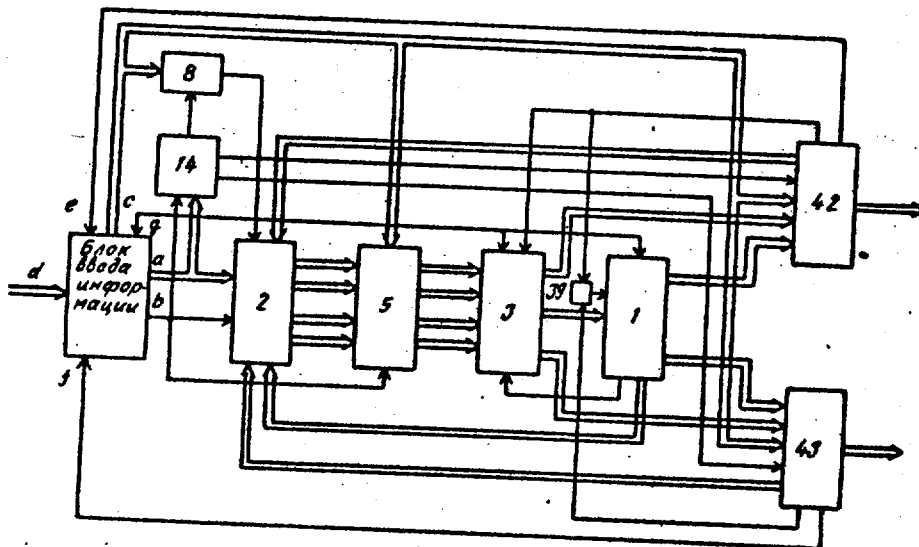
тора является первым информационным выходом датчика случайных чисел, выход первого коммутатора и выходы i -ых элементов И группы (где $i=1,3,5...$) являются вторым информационным выходом датчика случайных чисел, выход первого коммутатора с выходами j -ых элементов И группы (где $j=4,5,6...$) является третьим информационным входом датчика случайных чисел, выход первого коммутатора и выход четвертого элемента И группы являются четвертым информационным выходом датчика случайных чисел

Т а б л и ц а 1

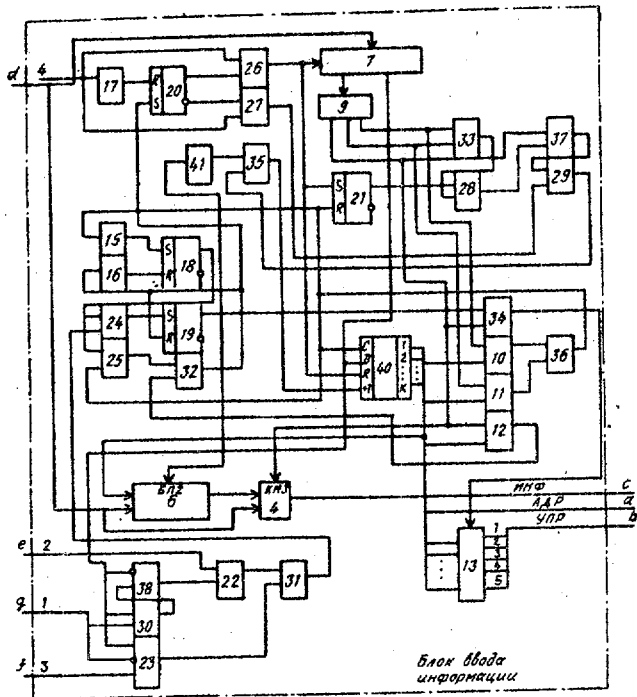
Код режима	Номер случайного числа	Состояние счетчика	Адрес обращения				
			M + 2	M + 1	M	M - 1	M-2...1
00	1	0 0 0	0	0	0	0	x ... x
00	2	0 0 1	0	0	0	1	x ... x
00	3	0 1 0	0	0	1	0	x ... x
00	4	0 1 1	1	0	0	0	x ... x
00	5	1 0 0	1	0	0	1	x ... x
00	6	1 0 1	1	0	1	0	x ... x
01	1	0 0 0	0	0	0	x	x ... x
01	2	0 0 1	0	0	1	x	x ... x
01	3	0 1 0					
01	4	0 1 1	1	0	0	x	x ... x
01	5	1 0 0	1	0	1	x	x ... x
01	6	1 0 1					
10	1	0 0 0	0	0	x	x	x ... x
10	2	0 0 1	0	1	x	x	x ... x
10	3	0 1 0	1	0	x	x	x ... x
11	1	0 0 0	0	0	0	0	x ... x
11	2	0 0 1	0	0	0	1	x ... x
11	3	0 1 0	0	0	1	0	x ... x
11	4	0 1 1	0	0	1	1	x ... x

Т а б л и ц а 2

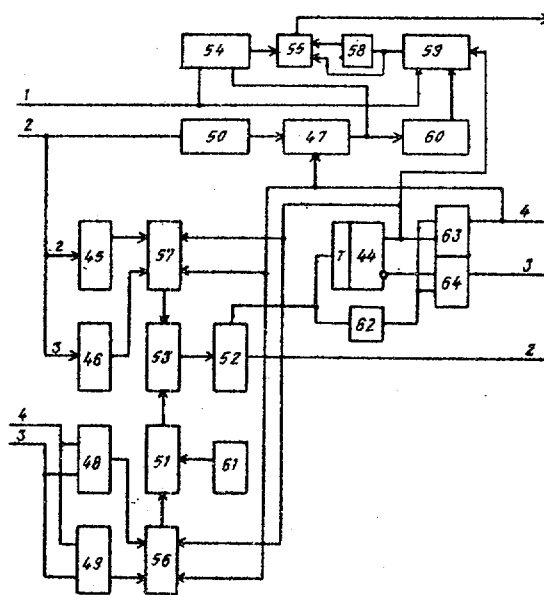
Код ре- жи- ма	Состояние счетчика	Старшие разряды адресов			
		M + 2	M + 1	M	M - 1
00	0 0 0	0	0	0	0
00	0 0 1	0	0	0	1
00	0 1 0	0	0	1	0
00	0 1 1	1	0	0	0
00	1 0 0	1	0	0	1
00	1 0 1	1	0	1	0
01	0 0 0	0	0	0	x
01	0 0 1	0	0	1	x
01	0 1 0				
01	0 1 1	1	0	0	x
01	1 0 0	1	0	1	x
01	1 0 1				
10	0 0 0	0	0	x	x
10	0 0 1	0	1	x	x
10	0 1 0	1	0	x	x
11	0 0 0	0	0	0	0
11	0 0 1	0	0	0	1
11	0 1 0	0	0	1	0
11	0 1 1	0	0	1	1



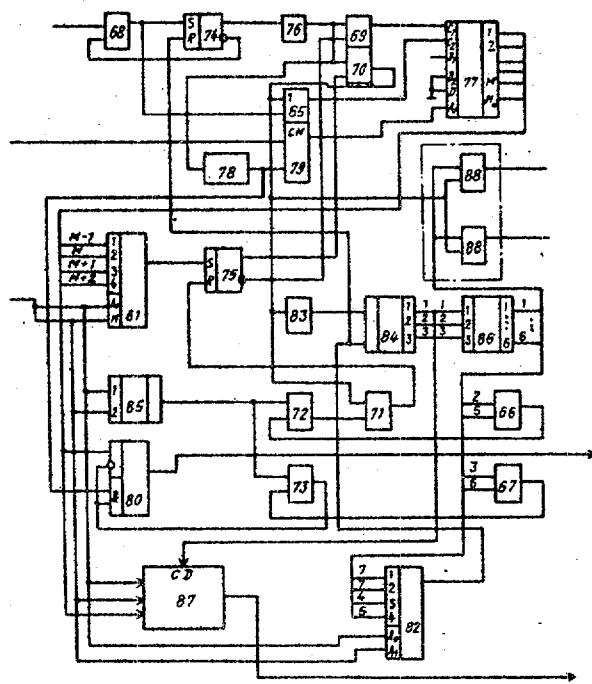
Фиг. 1



Фиг. 2



Фиг. 3



Фиг. 4

Составитель И. Столяров
 Редактор Н. Тупица Техред В. Кадар Корректор И. Пилипенко

Заказ 1799/41 Тираж 673 Подписное

ВНИИИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4