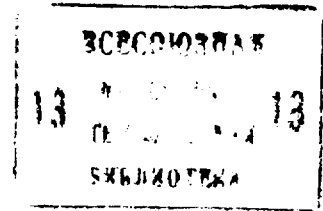




(5D 4 Н 03 Н 19/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

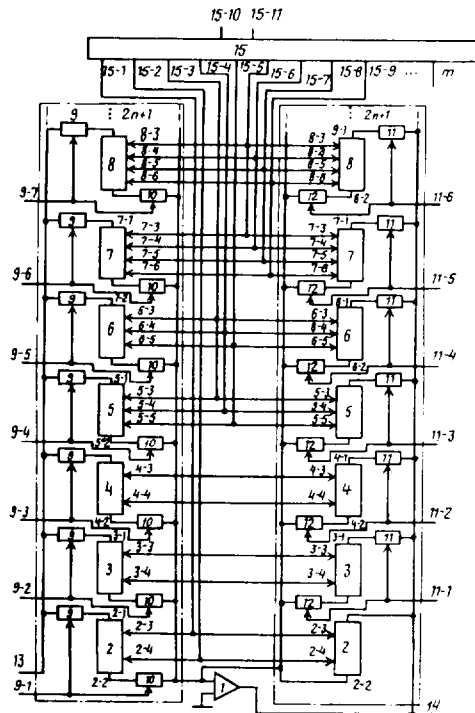
ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3882340/24-09
 - (22) 10.04.85
 - (46) 23.05.87. Бюл. № 19
 - (71) Минский радиотехнический институт
 - (72) В. А. Кешишьян и А. А. Прокопенко
 - (53) 621.372.544.2(088.8)
 - (56) Цикин И. А. Дискретно-аналоговая обработка сигналов. — М.: Радио и связь, 1982, с. 29—31.
- Патент ФРГ № 3007846, кл. Н 03 Н 19/00, 1982.

- (54) АКТИВНЫЙ ФИЛЬТР
- (57) Изобретение относится к радиотехнике. Цель изобретения — повышение точности активного фильтра за счет уменьшения количества перезаписей сигнала с конденсатора на конденсатор при формировании

коэффициентов передаточной функции (ПФ) Активный фильтр содержит операционный у-ль 1, ячейки 2 коммутируемых конденсаторов (КК) без задержек сигнала, ячейки 3, 5 и 7 КК с задержкой сигнала соответственно на один, два и три такта, ячейки 4, 6 и 8 КК с инвертированием и задержкой сигнала соответственно на один, два и три такта, входные ключи 9 и 10, выходные ключи 11 и 12 и блок управления (БУ) 15. При формировании ПФ активного фильтра коэффициенты полинома числителя ПФ формируют ячейки 2—8, подключенные с помощью входных ключей 9 и 10 во входную цепь операционного у-ля 1, а коэффициенты полинома знаменателя ПФ формируют ячейки 2—8, подключаемые с помощью выходных ключей 11 и 12 в выходную цепь операционного у-ля 1. 6 ил.



Фиг. 1

(19) **SU** (11) **1312728** **A1**

Изобретение относится к радиотехнике и может быть использовано в различной приемопередающей аппаратуре, а также в системах автоматического регулирования для частотной обработки сигналов.

Цель изобретения — повышение точности активного фильтра за счет уменьшения количества перезаписей сигнала с конденсатора на конденсатор при формировании коэффициентов передаточной функции.

На фиг. 1 приведена схема активного фильтра; на фиг. 2 — схемы ячеек коммутируемых конденсаторов без задержки сигнала, с задержкой сигнала на один такт, с инвертированием и задержкой сигнала на один такт; на фиг. 3 — то же, с задержкой сигнала на два такта, с инвертированием и задержкой сигнала на два такта; на фиг. 4 — то же, с задержкой сигнала на три такта; на фиг. 5 — схема блока управления; на фиг. 6 — временные диаграммы, поясняющие работу активного фильтра.

Активный фильтр содержит операционный усилитель 1, ячейки 2 коммутируемых конденсаторов без задержек сигнала; ячейки 3 коммутируемых конденсаторов с задержкой сигнала на один такт, ячейки 4 коммутируемых конденсаторов с инвертированием и задержкой сигнала на один такт; ячейки 5 коммутируемых конденсаторов с задержкой сигнала на два такта; ячейки 6 коммутируемых конденсаторов с инвертированием и задержкой сигнала на два такта; ячейки 7 коммутируемых конденсаторов с задержкой сигнала на три такта; ячейки 8 коммутируемых конденсаторов с инвертированием и задержкой сигнала на три такта; дополнительные входные ключи 9 с управляющими входами 9—1...9—7, входные ключи 10, дополнительные выходные ключи 11 с управляющими входами 11—1...11—6; выходные ключи 12; вход 13 активного фильтра; выход 14 активного фильтра, блок 15 управления.

Ячейка 2 имеет вход 2—1, выход 2—2, два управляющих входа 2—3 и 2—4 и содержит восемь ключей 2—5...2—12 и два коммутируемых конденсатора 2—13 и 2—14. Ячейка 3 имеет вход 3—1, выход 3—2, два управляющих входа 3—3 и 3—4 и содержит четыре ключа 3—5...3—8 и два коммутируемых конденсатора 3—9 и 3—10. Ячейка 4 имеет вход 4—1, выход 4—2, два управляющих входа 4—3 и 4—4 и содержит восемь ключей 4—5...4—12 и два коммутируемых конденсатора 4—13 и 4—14. Ячейка 5 имеет вход 5—1, выход 5—2, три управляющих входа 5—3, 5—4 и 5—5 и содержит шесть ключей 5—6...5—11 и три коммутируемых конденсатора 5—12...5—14. Ячейка 6 имеет вход 6—1, выход 6—2, три управляющих входа 6—3, 6—4 и 6—5 и содержит двенадцать ключей 6—6...6—17 и три коммутируемых конденсатора 6—18...6—20.

Ячейка 7 имеет вход 7—1, выход 7—2, четыре управляющих входа 7—3...7—6 и содержит восемь ключей 7—7...7—14 и четыре коммутируемых конденсатора 7—15...7—18.

5 Ячейка 8 имеет вход 8—1, выход 8—2, четыре управляющих входа 8—3...8—6 и содержит шестнадцать ключей 8—7...8—22 и четыре коммутируемых конденсатора 8—23...8—26.

10 Блок 15 управления имеет выходы 15—1...15—9, первый вход 15—10, второй вход 15—11 и содержит первый распределитель 16 импульсов, состоящий из элементов И 16—1 и 16—2, второй распределитель 17 импульсов, состоящий из элементов И 17—1...17—3, третий распределитель 18 импульсов, состоящий из элементов И 18—1...18—4, первый регистр 19 сдвига, имеющий выходы 19—1...19—2, второй регистр 20 сдвига, имеющий выходы 20—1...20—3, третий регистр 21 сдвига, имеющий выходы 21—1...21—4, и блок 22 ввода, состоящий из элементов ИЛИ 22—1...22—3, имеющих выходы соответственно 22—4...22—6.

Активный фильтр работает следующим образом.

25 Передаточная функция активного фильтра имеет вид

$$H(Z) = \frac{C_1 \pm C_2 Z^1 \pm C_3 Z^2 \pm \dots \pm C_n Z^{(n-1)}}{C_1 \pm C_2 Z^1 \pm C_3 Z^2 \pm \dots \pm C_n Z^{(n-1)'}}$$

30 где C_1, \dots, C_n — коэффициенты полинома числителя передаточной функции; C_1', \dots, C_n' — коэффициенты полинома знаменателя передаточной функции.

35 Коэффициенты $C_1 \dots C_n$ формируют ячейки 2...8, подключенные с помощью дополнительных входных ключей 9 и входных ключей 10 во входную цепь операционного усилителя 1. Коэффициенты $C_1' \dots C_n'$ формируют ячейки 2...8, подключаемые с помощью дополнительных выходных ключей 11 и выходных ключей 12 в выходную цепь операционного усилителя 1.

45 Предположим, что во входной цепи операционного усилителя 1 включены в работу ячейки 2, 4, 5 и 8, а в выходной цепи — ячейки 2, 3, 6 и 7. Это значит, что соответствующие входные, дополнительные входные, выходные и дополнительные входные ключи 9—12 замкнуты благодаря наличию на управляющих входах 9—1, 9—3, 9—4, 9—7, 11—1, 11—4 и 11—5 разрешающих сигналов, подаваемых извне.

50 На первый вход 15—10 блока 15 управления поступают тактовые импульсы от внешнего генератора (фиг. 6а), а на второй вход 15—11 блока 15 управления поступает от внешнего устройства импульс ввода (фиг. 6б) для определения начала работы фильтра. Последний тактовый импульс, передний фронт которого попал в строб импульса ввода, определяет момент времени

$t = 0$ (фиг. 6). По этому тактовому импульсу в момент времени $t = 0$ формируются управляющие импульсы (фиг. 6в, д, ж) на выходах 15—1, 15—3 и 15—6 блока 15 управления. При этом замыкаются ключи 2—6, 2—7, 2—9 и 2—12 ячейки 2 (фиг. 2), ключи 3—5 и 3—8 ячейки 3, ключи 4—5, 4—7 и 4—12 ячейки 4, ключи 5—6, 5—9 ячейки 5 (фиг. 3), ключи 6—6, 6—8, 6—11 и 6—13 ячейки 6, ключи 7—7 и 7—10 ячейки 7 (фиг. 4), ключи 8—7, 8—9, 8—12 и 8—14 ячейки 8. В это время во входной цепи коммутируемые конденсаторы 2—14, 4—13, 5—12 и 8—23 заряжаются до напряжения на входе 13 $U_{13}(0)$, причем напряжение на коммутируемых конденсаторах 4—13, 5—12 и 8—23 запоминается. В выходной цепи заряжаются коммутируемые конденсаторы 2—14, 3—9, 6—18 и 7—15 до напряжения на выходе 14 $U_{14}(0)$, причем напряжение на коммутируемых конденсаторах 3—9, 6—18 и 7—15 запоминается. Для простоты рассуждений считают, что до начала работы фильтра напряжение на всех конденсаторах равно нулю.

Таким образом, на выходе 14 в момент времени $t = 0$ напряжение определяется отношением емкостей конденсаторов 2—14 во входной цепи и в выходной цепи 10. Уравнение для зарядов относительного интегрирующего входа операционного усилителя 1 следующее:

$$C_{2-14}U_{13}(0) = C_{2-14}'U_{14}(0),$$

где со штрихом обозначены емкости конденсаторов в выходной цепи связи.

В следующий момент времени $t = 1$ (фиг. 6) по второму тактовому импульсу формируются управляющие импульсы (фиг. 6з, е, з) на выходах 15—2, 15—4 и 15—7 блока 15 управления. При этом замыкаются ключи 2—5, 2—8, 2—10, 2—11 ячейки 2, ключи 3—6, 3—7 ячейки 3, ключи 4—6, 4—8, 4—9 и 4—11 ячейки 4, 5—8 и 5—11 ячейки 5, ключи 6—10, 6—12, 6—15 и 6—17 ячейки 6, 7—9 и 7—12 ячейки 7, ключи 8—11, 8—13, 8—16 и 8—18 ячейки 8. В это время во входной цепи коммутируемые конденсаторы 2—13, 4—14, 5—13 и 8—24 заряжаются до напряжения на входе 13 $U_{13}(1)$, причем напряжение на коммутируемых конденсаторах 4—14, 5—13 и 8—24 запоминается, а коммутируемые конденсаторы 2—14 и 4—13 (фиг. 2) разряжаются: первый на общую шину, а второй на инвертирующий вход операционного усилителя 1 с изменением полярности обкладок, заряженных в момент времени $t = 0$. В выходной цепи связи в этот момент времени ($t = 1$) заряжаются коммутируемые конденсаторы 2—13, 3—10, 6—19 и 7—16 до напряжения на выходе 14 $U_{14}(1)$, причем напряжение на коммутируемых конденсаторах 3—10, 6—19 и 7—16 запоминается, а коммутируемые конденсаторы 2—14 и 3—9

разряжаются: первый на общую шину, а второй на инвертирующий вход операционного усилителя 1, но без изменения полярности обкладок, заряженных в момент времени $t = 0$.

Уравнение для зарядов в момент времени $t = 1$ следующее:

$$C_{2-13}U_{13}(1) - C_{4-13}(0) = -[(C_{2-13}'U_{14}(1) + C_{3-9}U_{14}(0))].$$

В момент времени $t = 2$ уравнение для зарядов имеет вид

$$C_{2-14}U_{13}(2) - C_{4-14}U_{13}(1) + C_{5-12}U_{13}(0) = -[C_{2-14}'U_{14}(2) + C_{3-10}'U_{14}(1) - C_{6-18}U_{14}(0)]$$

Уравнение для зарядов в момент времени $t = 3$ имеет вид

$$C_{2-13}U_{13}(3) - C_{4-13}(2) + C_{5-13}U_{13}(1) - C_{8-23}U_{13}(0) = -[(C_{2-13}'U_{14}(3) + C_{3-9}'U_{14}(2) - C_{6-19}'U_{14}(1) + C_{7-15}'U_{14}(0)].$$

Далее процесс повторяется. Для момента времени $t = n$ уравнение имеет вид

$$C_2U_{13}(n) - C_4U_{13}(n-1) + C_5U_{13}(n-2) - C_8U_{13}(n-3) = -[C_2'U_{14}(n) + C_3'U_{14}(n-1) - C_6'U_{14}(n-2) + C_7'U_{14}(n-3)]$$

при условии, что во входной цепи $C_{2-13} = C_{2-14} = C_2$; $C_{3-9} = C_{3-10} = C_3$; $C_{4-13} = C_{4-14} = C_4$; $C_{5-12} = C_{5-13} = C_5$; $C_{6-18} = C_{6-19} = C_{6-20} = C_6$; $C_{7-15} = C_{7-16} = C_{7-18} = C_7$; $C_{8-23} = C_{8-24} = C_{8-25} = C_{8-26} = C_8$, а в выходной цепи $C_{2-13} = C_{2-14} = C_2$, $C_{3-9} = C_{3-10} = C_3$, $C_{4-13} = C_{4-14} = C_4$; $C_{5-12} = C_{5-13} = C_{5-14} = C_5$; $C_{6-18} = C_{6-19} = C_{6-20} = C_6$; $C_{7-15} = C_{7-16} = C_{7-17} = C_{7-18} = C_7$; $C_{8-23} = C_{8-25} = C_{8-26} = C_8$, т.е. емкости конденсаторов, входящих в одну ячейку, равны.

Выражение (1) можно записать в Z-области

$$V_{13}(Z) [C_2 - C_4Z^1 + C_5Z^2 - C_8Z^3] = -V_{14}(Z) [C_2' + C_3'Z - C_6'Z^2 + C_7'Z^3],$$

откуда передаточная функция фильтра будет иметь вид

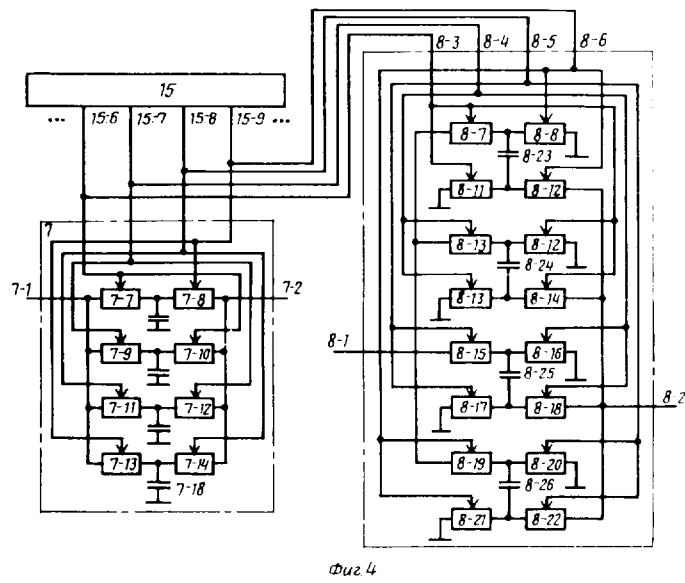
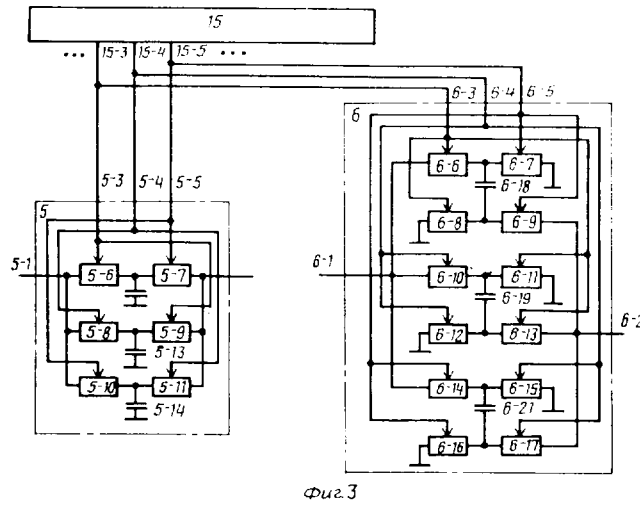
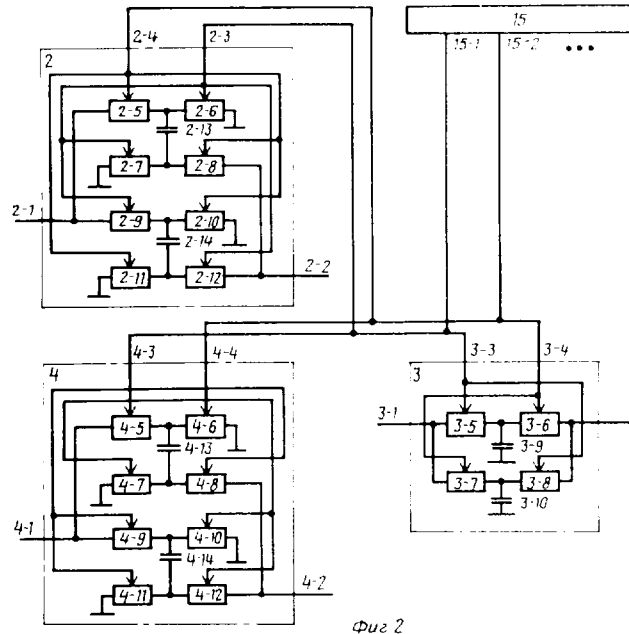
$$H(Z) = -\frac{C_2 - C_4Z^1 + C_5Z^2 - C_8Z^3}{C_2' + C_3'Z - C_6'Z^2 + C_7'Z^3}$$

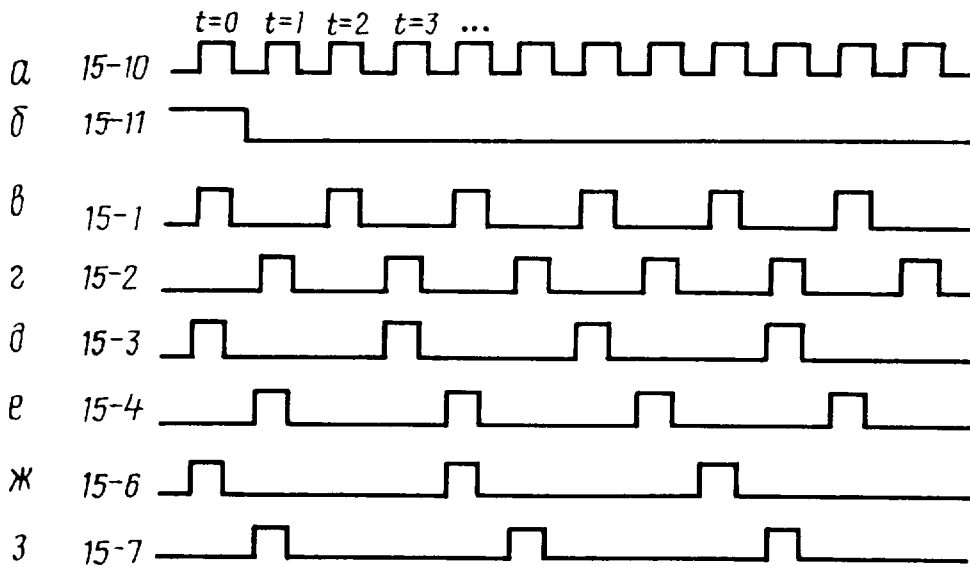
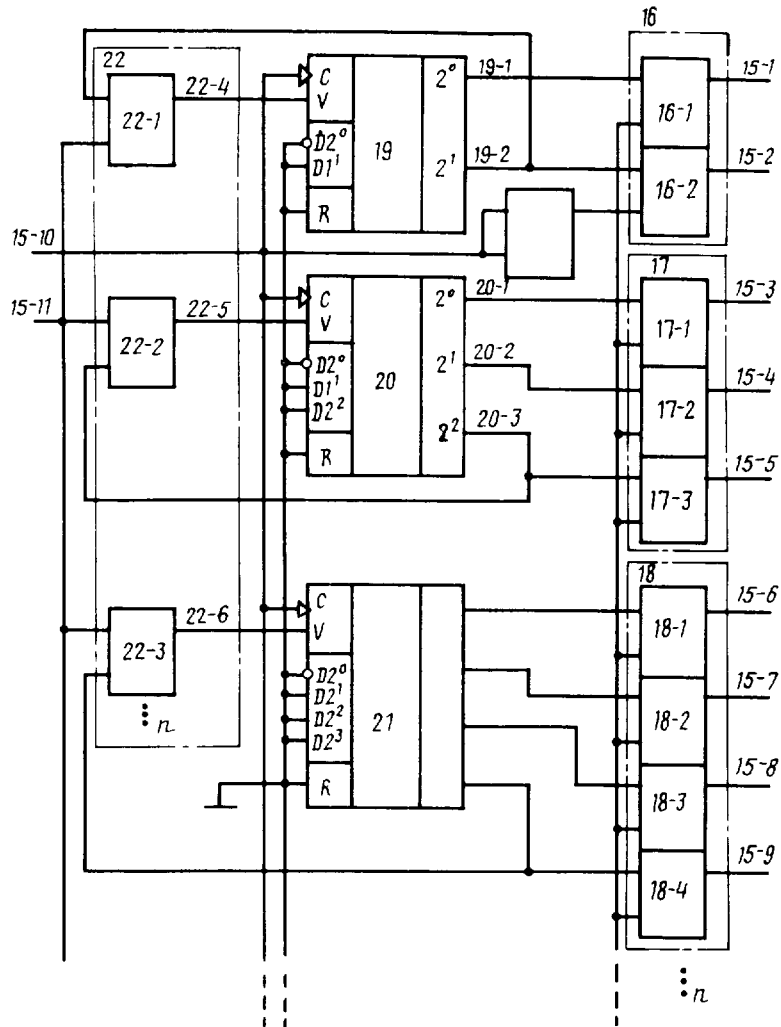
Формула изобретения

Активный фильтр, содержащий операционный усилитель, выход которого является выходом активного фильтра, а неинвертирующий вход соединен с общей шиной, $n + 1$ входных ключей, где n — порядок активного фильтра, выходы которых объединены и соединены с инвертирующим входом операционного усилителя, n выходных ключей, входы которых объединены и соеди-

нены с инвертирующим входом операционного усилителя и $2n + 1$ коммутируемых конденсаторов, отличающийся тем, что, с целью повышения точности активного фильтра за счет уменьшения количества перезаписей сигнала с конденсатора на конденсатор при формировании коэффициентов передаточной функции, введены первая и вторая ячейки коммутируемых конденсаторов без задержки сигнала, $2n$ ячеек коммутируемых конденсаторов с задержкой сигнала на i тактов, где $i = 1, 2, \dots, n$, $2n$ ячеек коммутируемых конденсаторов с инвертированием и задержкой сигнала на i тактов, $2n + 1$ дополнительных входных ключей, входы которых объединены и являются входом активного фильтра, а выход каждого i -го дополнительного входного ключа соединен через соответствующую ячейку коммутируемых конденсаторов с входом i -го входного ключа, $2n$ дополнительных выходных ключей, выходы которых объединены и соединены с выходом операционного усилителя и выходом второй ячейки коммутируемых конденсаторов без задержки сигнала, вход которой соединен с инвертирующим входом операционного усилителя, а вход каждого i -го дополнительного выходного ключа соединен через соответствующую ячейку коммутируемых конденсаторов с выходом i -го выходного ключа, и блок управления, выходы которого соединены с соответствующими управляющими входами ячеек коммутируемых конденсаторов, первый вход блока управления является входом тактовых импульсов активного фильтра, а второй вход является входом запуска блока управления, причем управляющие входы i -х входных и x дополнительных входных ключей, а также $i = x$ выходных и i -х дополнительных выходных ключей попарно объединены и являются управляющими входами активного фильтра, а первая и вторая ячейки коммутируемых конденсаторов без задержки сигнала содержат первый и второй последовательно включенные ключи, третий и четвертый последовательно включенные ключи, пятый и шестой последовательно включенные ключи, седьмой и восьмой последовательно включенные ключи, при этом входы первого и пятого ключа объединены и являются входом ячейки коммутируемых конденсаторов без задержки сигнала, выходы четвертого и восьмого ключей объединены и являются выходом ячей-

ки коммутируемых конденсаторов без задержки сигнала, входы третьего, седьмого и выходы второго и шестого ключей соединены с общей шиной, управляющие входы второго, третьего, пятого и восьмого ключей объединены и являются первым управляющим входом ячейки коммутируемых конденсаторов без задержки сигнала, управляющие входы первого, четвертого, шестого и седьмого ключей объединены и являются вторым управляющим входом ячейки коммутируемых конденсаторов без задержки сигнала, между выходом первого и третьего ключей включен первый коммутируемый конденсатор, второй коммутируемый конденсатор включен между выходом пятого и седьмого ключей, а каждая ячейка коммутируемых конденсаторов с задержкой сигнала на i тактов содержит $i + 1$ параллельно включенных ветвей, каждая из которых состоит из j -го и $(j+1)$ -го, где $j = 1, 2, \dots, (2i+2)$, последовательно включенных ключей, общая точка соединения которых подключена через i -й коммутируемый конденсатор с общей шиной, а управляющий вход каждого $(2j-1)$ -го ключа объединены с управляющим входом $(2j+2)$ -го ключа, управляющий вход $(2i+1)$ -го ключа объединен с управляющим входом второго ключа, при этом управляющие входы ключей являются управляющими входами ячейки коммутируемых конденсаторов с задержкой сигнала на i тактов, каждая ячейка коммутируемых конденсаторов с инвертированием и задержкой сигнала на i тактов содержит $(4i+4)$ ключей, причем входы $(4K-3)$ -х, где $(K=1, 2, \dots, (4i+4))$, объединены и являются входом ячейки коммутируемых конденсаторов с инвертированием и задержкой сигнала на i тактов, выходом которой являются объединенные выходы $4K$ -х ключей, выход каждого $(4K-3)$ -го ключа и вход $(4K-2)$ -го ключа объединены и соединены через i -й коммутируемый конденсатор с объединенными входом $(4K-1)$ -го и выходом $(4K-1)$ -го ключей, вход которого, а также выход каждого $(4K-2)$ -го ключей соединены с общей шиной, а управляющие входы каждого $(4K-3)$ -го, $(4K-1)$ -го, $(4K+2)$ -го и $(4K+4)$ -го ключей, а также управляющие входы $(4i+1)$ -го, $(4i+3)$ -го, второго и четвертого ключей объединены и являются управляющими входами ячейки коммутируемых конденсаторов с инвертированием и задержкой сигнала на i тактов.





Составитель С. Музычук
 Редактор А. Шандор Техред И. Верес Корректор С. Черни
 Заказ 1849/55 Тираж 902 Подписное
 ВНИИПИ Государственного комитета СССР по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4