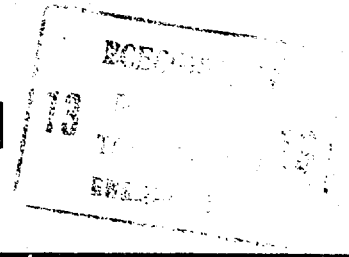




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 4022443/24-24
(22) 17.02.86
(46) 23.07.87. Бюл. № 27
(71) Минский радиотехнический институт
(72) Л.М.Трубицын, Н.И.Цупрев
и А.Г.Саперов
(53) 621.398(088.8)
(56) Фесенко Б.В., Чермавин А.Д. Модель в стандарте КАМАК с цифровым способом формирования сигнала. - Автометрия, 1980, № 4, с. 24-28.
Тамм Ю.А., Фрицлер П.Г. Метод борьбы с импульсными помехами и кратковременными перерывами при передаче данных. - Электросвязь, 1984, № 10, с. 52-55.
- (54) УСТРОЙСТВО ДЛЯ ПЕРЕДАЧИ ДВОИЧНОГО КОДА
- (57) Изобретение относится к технике передачи данных и может быть использовано для передачи двоичного кода по каналам связи, Изобретение позволяет повысить помехоустойчивость при передаче информации за счет вве-

дения цифроаналогового и аналого-цифрового преобразователей, сумматора, блока памяти, блока счетчиков, порогового элемента и новых связей. Работа соединенных соответствующим образом регистра сдвига, блока генераторов опорных сигналов перемножителей и многовходового сумматора приемной части заключается в формировании в каждом периоде T кода, вычитание которого из принятого кода позволяет одновременно определять разряды кода, в то время как в аналогичном устройстве с помощью перечисленных блоков производится перемножение принятого кода на опорный сигнал с последующим усреднением полученного произведения и определение значения одного разряда кода. Блок памяти, блок счетчиков и пороговый элемент, соединенные соответствующим образом, производят многократное определение каждого разряда кода. Совокупность перечисленных отличительных признаков позволяет увеличить скорость передачи и уменьшить вероятность ошибочного приема кода. 3 ил.

Изобретение относится к технике передачи данных и может быть использовано для передачи цифровой информации в информационных системах.

Цель изобретения - повышение помехоустойчивости передачи информации за счет многократного определения каждого разряда принимаемого кода.

На фиг. 1 приведена функциональная схема передающей стороны устройства; на фиг. 2 - функциональная схема приемной стороны устройства; на фиг. 3 - функциональная схема перемножителя.

Передающая сторона 1 (фиг. 1) содержит регистр 2 сдвига, состоящий из триггеров 3, блок 4 перемножителей, состоящий из перемножителей 5, блок 6 генераторов опорных сигналов, состоящий из генераторов 7 опорных сигналов, сумматор 8, цифроаналоговый преобразователь 9, фильтр 10, канал 11 связи.

Приемная сторона 12 (фиг. 2) содержит регистр 13 сдвига, состоящий из триггеров 14, блок 15 перемножителей, состоящий из перемножителей 16, блок 17 генераторов опорных сигналов, состоящий из генераторов 18 опорных сигналов, первый сумматор 19, аналого-цифровой преобразователь 20, второй сумматор 21, блок 22 памяти, блок 23 счетчиков, содержащих счетчики 24, пороговый элемент 25. Перемножитель 5(16) (фиг. 3) содержит элементы И 26.

Устройство работает следующим образом.

Передаваемый двоичный код (ПДК) подается последовательно в регистр 2 и сдвигается в нем с интервалом времени

$$T = \frac{\tau}{Q} \quad (1)$$

где τ - длительность импульса;

Q - число интервалов, на которое делится τ .

Значение коэффициентов базисной функции $Y(t)$ для интервалов времени $t_1, t_1+T, t_1+2T, \dots, t_1+Q \cdot T$ ($Q=1, 2, \dots$) вычисляются предварительно по формуле

$$Y(t) = A_0 \sum_{m=1}^Q y[t-(m-1) \cdot T] \cdot \exp[-\beta^2 \cdot T^2 \cdot (m-1)^2], \quad (2)$$

где m - порядковый номер импульса $y(t)$:

$$y(t) = \beta_0 \cdot d(t) \cos \psi(t);$$

$$d(t) = \exp(-\beta^2 t^2);$$

$$\psi(t) = \int_0^t \omega(t) dt;$$

$$\omega(t) = \omega_0 \exp(-\beta^2 t^2);$$

$$\omega_0 = 2\pi f_0;$$

$$\beta^2 = 4 \cdot \ln c / \tau^2;$$

$$t = -\frac{\tau}{2} - \frac{\tau}{2}, c \gg 1,$$

c - число раз, в которое изменяется $d(t)$ и $\omega(t)$;

f_0 - средняя частота спектра $y(t)$, и подаются в виде параллельных N -раз-

рядных кодов на соответствующие перемножители 5 блока 4 перемножителей. Значения базисной функции вычисляются, начиная с момента времени, соответствующего максимальному значению производной функции $y(t)$ и равного $1/\sqrt{2} \cdot \beta$, причем функция синуса для $y(t)$ в этой точке равна нулю. В результате этого в блоке 4 происходит поразрядное перемножение ПДК на соответствующие значения коэффициентов в базисной функции. Многовходовой сумматор 8 в течение каждого T выдает в канал через цифроаналоговый преобразователь 9 сигнал

$$U_{k,i} = \sum_{k=1}^Q X_{i-k+1} Y(k \cdot T), \quad (3)$$

где X_i - значение i -го разряда ПДК.

На входе приемной стороны 12 с приходом сигнала $U_{k,i}$ аналого-цифровой преобразователь 20 преобразует его в цифровую форму и подает на второй сумматор 21, который производит вычитание из сигнала $U_{k,i}$ значения моделируемого сигнала $U_{m,i}$

$$U_{p,i} = U_{k,i} - U_{m,i} \quad (4)$$

Так как речь идет о двоичном коде, то в каждом T могут существовать 2^L различных значений $U_{p,i}$. Перед началом работы эти значения вычисляются и заносятся в блок 22 памяти. При поступлении в очередном T на вход блока 22 одного из кодов $U_{p,i}$ на информационном выходе этого блока после считывания из него появляется двоичный параллельный код, число разрядов которого равно L и 1, в любом разряде которого означает наличие 1 в соответствующем разряде ПДК.

В каждом тактовом интервале T с выхода блока 22 единицы соответствующих разрядов добавляются (или не до-

бавляются в случае нулей) к содержанию соответствующих счетчиков 24. Перед началом следующего такта содержимое каждого j -го счетчика (где $j = 1, 2, \dots, L$) переписывается в $(j+1)$ -й счетчик, после этого первый счетчик обнуляется.

Таким образом, после L тактов T в крайнем левом L -м счетчике находится число единиц, равное числу случаев, когда данный разряд определен как единичный. Если это число единиц больше $L/2$, то пороговый элемент 25 формирует на выходе единицу, если меньше либо равно $L/2$ - нуль.

С выхода элемента 25 значение сформированного разряда заносится в регистр 13 сдвига, после чего блок 15 перемножителей производит операцию $X \cdot Y \cdot (i \cdot T)$ и подачу данного значения на многоходовой сумматор 19.

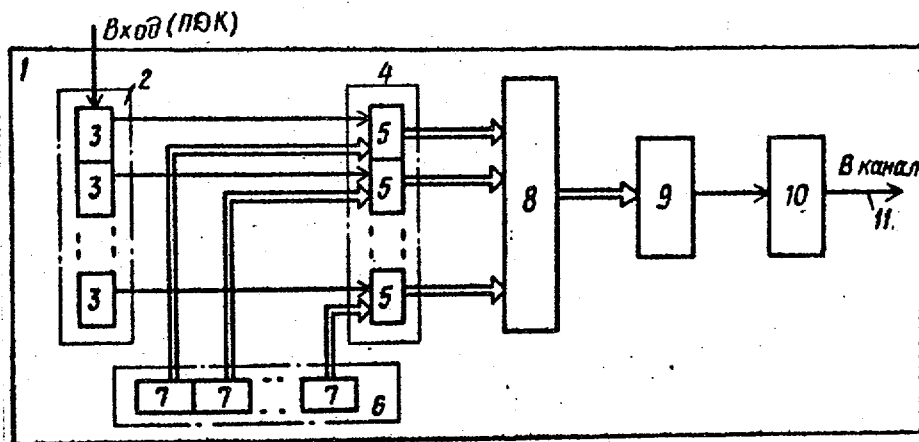
Работа блоков 13, 15, 17 и 19 полностью аналогична работе блоков 2, 4, 6 и 8. Код с выхода сумматора 19 подается на первый вход сумматора 21, который в каждом T производит вычитание этого кода из кода с выхода аналого-цифрового преобразователя 20.

Применение предлагаемого устройства для передачи двоичного кода в аппаратуре передачи данных позволяет повысить достоверность передачи информации за счет определения в каждом временном интервале нескольких разрядов кода, увеличить отношение сигнал/шум в месте приема.

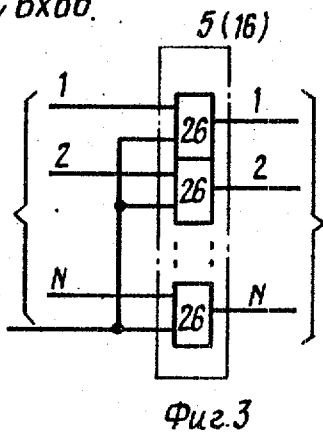
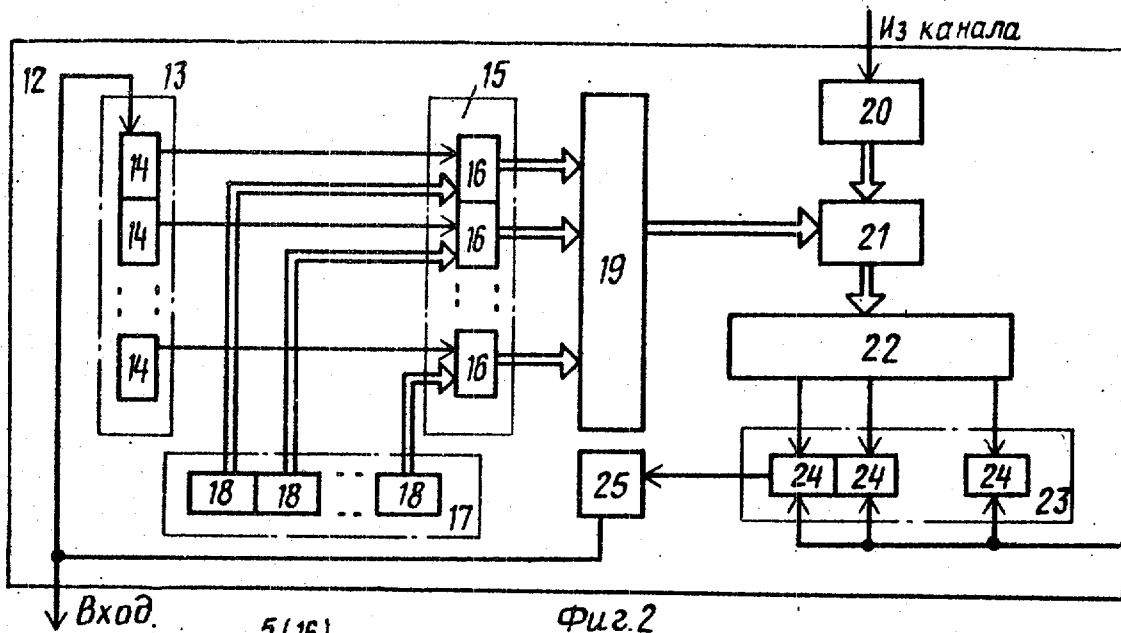
Ф о р м у л а и з о б р е т е н и я

Устройство для передачи двоичного кода, содержащее на передающей стороне регистр сдвига, вход которого является первым входом устройства, вы-

ходы регистра сдвига соединены с соответствующими первыми входами блока перемножителей, вторые входы которого подключены к соответствующим выходам блока генераторов опорных сигналов, выходы блока перемножителей соединены с соответствующими входами сумматора, фильтр, выход которого подключен к каналу связи, на приемной стороне устройство содержит регистр сдвига, выходы которого соединены с соответствующими первыми входами блока перемножителей, вторые входы которого подключены к соответствующим выходам блока генераторов опорных сигналов, выходы блока перемножителей соединены с соответствующими входами первого сумматора, от л и ч а ю щ е е с я т е м , с ц е л ью повышения помехоустойчивости передачи информации, в него на передающей стороне введен цифроаналоговый преобразователь, вход и выход которого соединены соответственно с выходом сумматора и входом фильтра, на приемной стороне введены аналого-цифровой преобразователь, второй сумматор, блок памяти, блок счетчиков и пороговый элемент, выход первого сумматора соединен с первым входом второго сумматора, второй вход которого подключен к выходу аналого-цифрового преобразователя, выход второго сумматора через блок памяти соединен с соответствующими первыми входами блока счетчиков, выход которого через пороговый элемент соединен с входом регистра сдвига, вход аналого-цифрового преобразователя подключен к каналу связи, объединенные вторые входы блока счетчиков являются управляющим входом устройства, выход порогового элемента является выходом устройства.



Фиг.1



Составитель В.Бородин

Редактор И.Шулла

Техред Л.Сердюкова

Корректор Н.Король

Заказ 3127/57

Тираж 901

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4