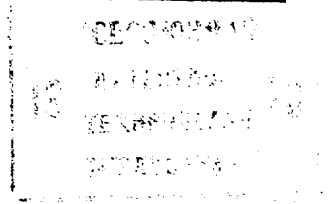




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ



ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21)4055403/24-24
(22)16.04.86
(46)23.08.87. Бюл. № 31
(71)Минский радиотехнический инсти-
тут
(72) А.К.Битус, А.В.Карлович
и А.В.Пахоменко
(53) 681.3 (088.8)
(56) Авторское свидетельство СССР
№ 450181, кл. G 06 F 15/36, 1974.
Авторское свидетельство СССР
№ 506867, кл. G 06 F 15/36, 1976.

(54) УСТРОЙСТВО ДЛЯ ОЦЕНКИ ПЛОТНОСТИ
ВЕРОЯТНОСТИ СЛУЧАЙНОГО СИГНАЛА
(57)Изобретение относится к специа-
лизированным средствам вычислитель-
ной техники и может быть использова-
но для оценки одномерной плотности
вероятности мгновенных значений слу-
чайных процессов, реализации которых

представлены в виде электрических
сигналов. Целью изобретения являет-
ся упрощение устройства и повышение
его точности. Это достигается за
счет введения счетчика-делителя на
восемь и блока пересчета с соотноше-
нием частот следования импульсов на
его первом и втором выходах 4:3, что
позволяет исключить генератор вспо-
могательного сигнала - случайного
равномерно распределенного напряже-
ния, сложного по реализации, и двух
аналоговых сумматоров. Устройство
содержит компараторы 1-4, элементы
ИСКЛЮЧАЮЩЕЕ ИЛИ 5,6, счетчик-дели-
тель на восемь 7, блок 8 цифрового
отсчета, источник 9 тока, делитель
напряжения на трех резисторах 10-12,
цифроаналоговый преобразователь 13,
генератор тактовых импульсов 14,
блок 15 пересчета. 5 ил.

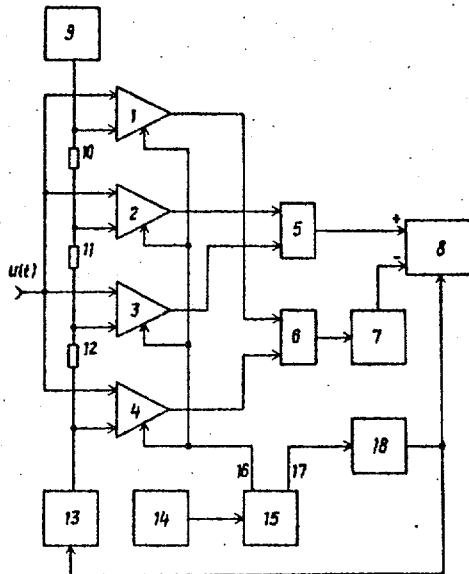


Fig. 1

(19) SU (11) 1332334 A1

Изобретение относится к специализированным средствам вычислительной техники и может быть использовано для оценки одномерной плотности вероятности мгновенных значений случайных процессов, реализации которых представлены в виде электрических сигналов.

Цель изобретения - повышение точности и упрощение устройства.

На фиг.1 представлена структурная схема устройства; на фиг.2 - взвешивающая функция, реализуемая предлагаемым устройством; на фиг.3 - взвешивающая функция, реализуемая известным устройством; на фиг.4 - принципиальная схема и временная диаграмма работы счетчика-делителя на восемь; на фиг.5 - схема и временные диаграммы работы блока пересчета с соотношением частот следования импульсов 4:3.

Устройство содержит компараторы 1 - 4, элементы ИСКЛЮЧАЮЩЕЕ ИЛИ 5 и 6, счетчик-делитель 7 на восемь, блок 8 цифрового отсчета, источник 9 тока, резисторы 10 - 12, цифроаналоговый преобразователь 13, генератор 14 тактовых импульсов (ТИ), блок 15 пересчета с соотношением частот следования импульсов на первом 16 и втором 17 выходах 4:3 и счетчик 18 импульсов.

Компаратор выполняет те же функции, что и амплитудный дискриминатор в известном устройстве. Счетчик-делитель 7 на восемь выполняет функцию уменьшения частоты следования импульсов на выходе в восемь раз в сравнении с частотой следования на входе (фиг.4).

Блок 15 пересчета выполняет функцию изменения частот следования импульсов на первом и втором выходах в соотношении 4:3 (фиг.5).

Для задания основания взвешивающей функции служит источник 9 тока и цифроаналоговый преобразователь 13, между выходами которых включен делитель напряжения, состоящий из трех резисторов 10-12.

Элементы ИСКЛЮЧАЮЩЕЕ ИЛИ 5 и 6, блок 8 цифрового счетчика и генератор 14 ТИ могут быть выполнены на типовых микросхемах цифровой вычислительной техники.

Устройство работает следующим образом.

В начале цикла измерений устанавливается такое напряжение на выходе цифроаналогового преобразователя 13, чтобы середина взвешивающей функции совпала с нижней границей диапазона анализа. Ширина дифференциальных коридоров, соответствующая основанию взвешивающей функции, задается током источника 9 и сопротивлениями резисторов 10 - 12 делителя напряжения. Резисторы 10 и 12 имеют сопротивление, в два раза меньшее, чем резистор 11.

Если в момент стробирования компараторов 1 - 4 импульсами с выхода блока 15 значение входного сигнала оказывается между порогами срабатывания компараторов 2 и 3, то на выходе элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 5 возникает импульс, поступающий на суммирующий вход блока 8 цифрового отсчета. Одновременно выделяется импульс и на выходе элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 6, так как пороги срабатывания компараторов 2 и 3 находятся между порогами срабатывания компараторов 1 и 4. Если значение входного сигнала оказывается между порогами срабатывания компараторов 1 и 4, но не попадает между порогами компараторов 2 и 3, то стробирующий импульс формируется только на выходе элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 6. Импульсы с выхода элемента 6 подаются на вычитающий вход блока 8 цифрового отсчета через счетчик-делитель 7 на восемь, поэтому на вычитающий вход блока 8 цифрового отсчета поступает только каждый восьмой импульс.

Обозначим среднюю частоту следования импульсов на выходе 17 блока 15 F , а частота следования импульсов

на выходе 16 $F_1 = \frac{4}{3} F$. Если значения сигнала таковы, что импульсы появляются только на выходе элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 6, то на вычитающем входе блока 8 цифрового отсчета частота следования импульсов

$F_2 = \frac{1}{8} F_1 = \frac{1}{6} F$. Если значения входного сигнала таковы, что импульсы появляются на выходах элементов 5 и 6, то результирующая частота следования импульсов на входах блока 8 цифрового отсчета $F_1 - F_2 = \frac{7}{6} F$.

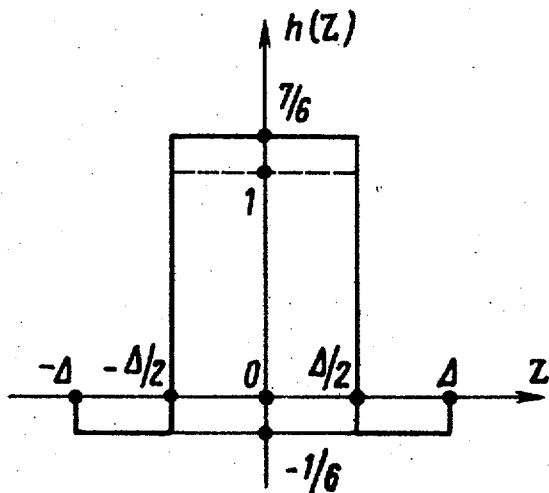
Следовательно, весовые коэффициенты дифференциальных коридоров формируются с функцией $h(z)$.

Счетчик 18 подсчитывает число импульсов с выхода 17 блока 15 пересчета и после набора заданной суммы выдает импульс, поступающий на управляющий вход блока 8 цифрового отсчета. По этому импульсу результаты измерения записываются в блок 8 цифрового отсчета, а выходное напряжение преобразователя 13 увеличивается на одну ступеньку, продвигая дифференциальные коридоры к верхней границе диапазона анализа. После этого начинается очередной цикл измерения. Этот процесс продолжается до тех пор, пока не будет достигнута верхняя граница диапазона анализа. При этом в блоке 8 цифрового отсчета записываются все результаты измерения значений плотности вероятности.

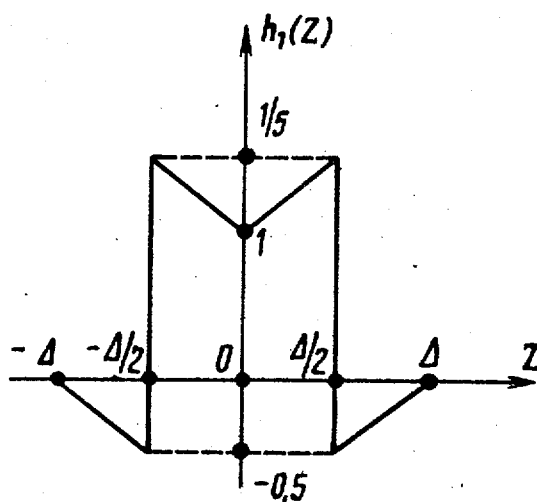
Ф о р м у л а и з о б р е т е н и я

Устройство для оценки плотности вероятности случайного сигнала, содержащее первый, второй, третий и четвертый компараторы, генератор тактовых импульсов, блок цифрового отсчета, первый и второй элементы ИСКЛЮЧАЮЩЕЕ ИЛИ, источник тока, цифроаналоговый преобразователь, счетчик импульсов и делитель напряжения,

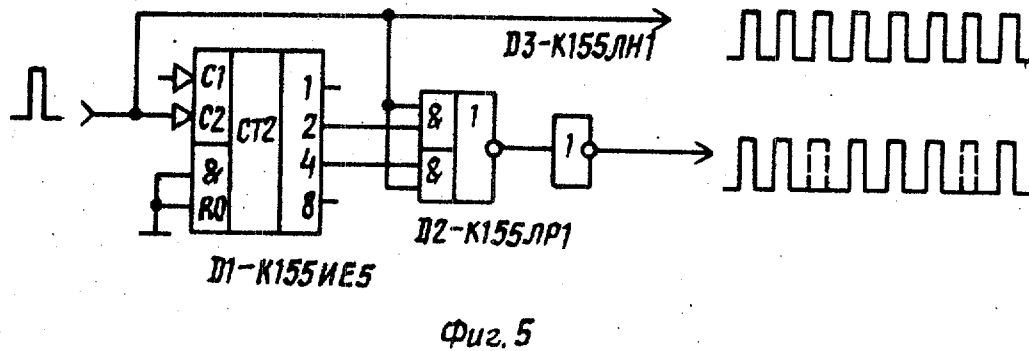
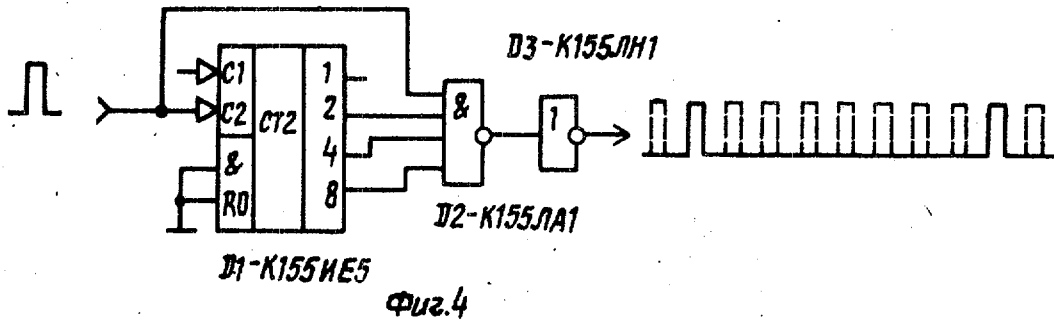
крайние выводы которого подключены соответственно к выходам источника тока и цифроаналогового преобразователя, а средние выводы делителя напряжения соединены соответственно с первыми входами компараторов, вторые входы которых объединены и являются информационным входом устройства, выходы второго и третьего компараторов подключены соответственно к входам первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, входы второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ соединены соответственно с выходами первого и четвертого компараторов, при этом выход первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ подключен к первому информационному входу блока цифрового отсчета, управляющий вход которого и вход цифроаналогового преобразователя соединены с выходом счетчика импульсов, отличающееся тем, что, с целью повышения точности и упрощения, оно содержит счетчик-делитель на восемь и блок пересчета, вход которого соединен с выходом генератора тактовых импульсов, а первый и второй информационные выходы подключены соответственно к стробирующим входам компараторов и входу счетчика импульсов, выход второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ через счетчик-делитель на восемь соединен с вторым информационным входом блока цифрового отсчета.



Фиг. 2



Фиг. 3



Редактор В. Петраш Составитель Э. Сечина Техред Л. Сердюкова Корректор С. Шекмар

Заказ 3834/45

Тираж 672

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4