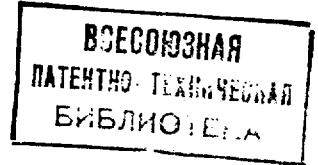




(51)4 G 11 C 29/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 4254023/24-24
- (22) 01.06.87
- (46) 15.04.89. Бюл. № 14
- (71) Минский радиотехнический институт
- (72) С.Л. Скалабан и В.Н. Ярмолик
- (53) 681.327.6(088.8)
- (56) Авторское свидетельство СССР № 1229826, кл. G 11 C 29/00, 1986.
Авторское свидетельство СССР № 1040526, кл. G 11 C 29/00, 1983.

(54) ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО С САМОКОНТРОЛЕМ

(57) Изобретение относится к вычислительной технике и может быть использовано при построении БИС ОЗУ и ЗУ на их основе с встроенными средствами проверки работоспособности. Целью изобретения является повышение достоверности контроля.

Запоминающее устройство с самоконтролем содержит накопитель, триггеры, сумматоры по модулю два и мультиплексоры по числу информационных разрядов накопителя, счетчик, дешифратор и элемент задержки. Цель достигается тем, что за счет реализации встроенного генератора псевдослучайной последовательности данных в пределах каждого столбца накопителя осуществляется проверка половины всех возможных переходов между состояниями, а полнота проверки взаимного влияния ячеек разных столбцов зависит от информационного содержания накопителя. В случае отсутствия ошибок исходное состояние всех ячеек накопителя после окончания проверки не меняется.
1 ил.

Изобретение относится к вычислительной технике и может быть использовано при построении запоминающих устройств (ЗУ) с встроенными средствами проверки работоспособности.

Целью изобретения является повышение достоверности контроля.

На чертеже представлена схема запоминающего устройства с самоконтролем.

Устройство содержит накопитель 1 с информационными 2 и адресными 3 входами, дешифратор 4, счетчик 5, адресные входы 6, вход 7 управления режимом работы, элемент 8 задержки, вход 9 разрешения записи, управляющий вход 10 "Запись-считывание" нако-

пителя 1, мультиплексоры 11, информационные входы 12, сумматора 13 по модулю два, информационные выходы 14 накопителя 1, триггеры 15.

Объем накопителя принимается равным $n \cdot m$ -разрядных слов, причем число n выбирается из условия примитивности и неприводимости полинома $X^n + X + 1$.

Двоичный счетчик 5 осуществляет счет адресов слов накопителя от нуля до $n-1$. Вход управления режимом счетчика 5 определяет один из двух режимов работы счетчика 5: режим асинхронного приема информации с адресных входов 6 устройства и режим счета импульсов, поступающих на синхровход счетчика. Величина задержки элемента

(19) **SU** (11) **1472952** **A1**

8 задержки выбирается не менее суммы времени выборки считывания устройства и минимально допустимого времени сдвига синхросигнала относительно сигнала информации триггера 15.

Устройство работает следующим образом.

В рабочем режиме на вход 7 управления режимом работы устройства поступает сигнал "1", соответствующий рабочему режиму. Этот сигнал осуществляет установку счетчика 5 в режим асинхронного приема информации с адресных входов 6 устройства, мультиплекторов 11 - в режим приема информации с информационных входов 12 устройства и сбрасывает триггеры 15. Сигналы адреса с входов 6 устройства поступают в счетчик 5, дешифрируются дешифратором 4 и затем поступают на входы 3 накопителя 1, осуществляя выбор слова. Значение информации, записанной в выбранном слове, появляется на информационных выходах накопителя 1. Информация, которую необходимо записать в выбранное слово, поступает на информационные входы 12 устройства и через мультиплексор 11 передается на информационные входы 2 накопителя 1, после чего на управляющий вход накопителя 1 поступает импульс записи с входа 9 разрешения записи устройства.

Работа устройства в режиме проверки. На вход 7 управления режимом работы устройства поступает сигнал "0", соответствующий режиму проверки. Этот сигнал осуществляет установку счетчика 5 в режим счета, мультиплекторов 11 - в режим приема информации с выходов сумматоров 13 по модулю два и отменяет режим сброса триггеров 15, в котором они находились в течение рабочего режима. После этого на вход 9 устройства начинают поступать импульсы записи. Так как в первый момент времени после установки режима проверки триггеры 15 остаются установленными в "0", то на входах сумматоров 13 по модулю два, соединенных с выходами триггеров 15, также подерживается "0". Поэтому сигналы с информационных выходов 14 накопителя 1 проходят без изменений через элементы суммирования 13 по модулю два и мультиплексоры 11 и поступают на информационные входы 2 накопителя 1. Поступающий на управляющий вход 10

"Запись-считывание" накопителя 1 импульс записи обеспечивает повторную запись в накопитель 1 той же информации, которая и ранее находилась в нем. После задержки на элементе 8 задержки импульс записи поступает на синхровходы триггеров 15 и осуществляет запись только что записанного в накопитель 1 слова в триггеры 15. Информация, соответствующая только что записанному слову, поступает с выходов триггеров 15 на первые входы сумматоров 13 по модулю два. Одновременно тот же самый задержанный импульс записи поступает на синхровход счетчика 5 и тем самым инициирует переключение счетчика и выбор через дешифратор 4 очередного слова в накопителе 1. После окончания выбора очередного слова через время выборки по адресу информация с выходов 14 накопителя поступает на вторые входы сумматоров 13 по модулю два, где происходит поразрядное суммирование по модулю два предыдущего и текущего выбранных слов. С выходов сумматоров 13 по модулю два информация поступает через мультиплексоры 11 на информационные входы 2 накопителя 1. При поступлении на управляющий вход 10 "Запись-считывание" накопителя 1 очередного импульса записи осуществляется запись в текущее выбранное слово в накопитель 1 информации, являющейся поразрядной суммой по модулю два предыдущего и текущего выбранных слов. Тот же импульс записи после задержки на элементе 8 задержки поступает на синхровходы триггеров 15 и осуществляет запись только что записанного в накопитель слова в триггеры 15, и одновременно этот же задержанный импульс записи поступает на синхровход счетчика 5, инициирует переключение счетчика и выбор через дешифратор 4 очередного слова в накопителе 1 и т.д.

Благодаря тому, что каждый столбец накопителя 1 совместно с соответствующими ему триггером 15, сумматором 13 по модулю два и мультиплексором 11 представляет собой модуль генератора псевдослучайной M-последовательности, то после поступления $n(2^n-1)+1$ импульсов, состояние всех ячеек накопителя 1 будет соответствовать состоянию этих ячеек на момент начала проверки, если при проверке

