



СОЮЗ СОВЕТСКИХ  
СОЦИАЛИСТИЧЕСКИХ  
РЕСПУБЛИК

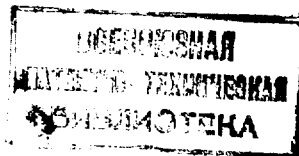
(19) SU (11) 1656527 A1

(51)5 G 06 F 7/58

ГОСУДАРСТВЕННЫЙ КОМИТЕТ  
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ  
ПРИ ГКНТ СССР

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



1

(21) 4486628/24  
(22) 26.09.88  
(46) 15.06.91. Бюл. № 22  
(71) Минский радиотехнический институт  
(72) А.А.Петровский  
(53) 681.3(088.8)  
(56) Авторское свидетельство СССР  
№ 750466, кл. G 06 F 1/02, 1979.  
Патент США № 4125898,  
кл. G 06 F 15/31, 1978.

(54) ГЕНЕРАТОР СЛУЧАЙНОГО ПРОЦЕССА  
(57) Изобретение относится к вычислительной технике и может быть использовано в системах имитационного моделирования,

Изобретение относится к вычислительной технике и может быть использовано в системах имитационного моделирования, для проведения автоматизированных вибрационных или акустических испытаний.

Цель изобретения – повышение точности формирования случайного процесса с заданной спектральной плотностью мощности.

На фиг.1 приведена структурная схема генератора случайного процесса; на фиг.2 – структурная схема блока управления; на фиг.3 – принцип формирования дискретных отсчетов входного сигнала И; на фиг.4 – граф-схема алгоритма функционирования генератора.

Генератор случайного процесса содержит блок 1 памяти, сумматор-вычитатель 2, регистры 3 и 4, цифроаналоговый преобразователь 5, счетчик 6, генератор 7 псевдослучайных чисел, блок 8 управления, регистр 9, генератор 10 псевдослучайных

2

для проведения автоматизированных вибрационных или акустических испытаний. Цель изобретения – повышение точности формирования случайного процесса с заданной спектральной плотностью мощности. Генератор содержит блок 1 памяти, сумматор-вычитатель 2, регистр 3, регистр 4, цифроаналоговый преобразователь 5, счетчик 6, генератор 7 псевдослучайных чисел, блок 8 управления, регистр 9, генератор 10 псевдослучайных чисел, сумматор 11 по модулю два, элемент НЕ 12, элемент И 13. Поставленная цель достигается за счет введения новых связей и блоков. 1 з.п. ф-лы, 1 табл., 4 ил.

чисел, сумматор 11 по модулю два, элемент НЕ 12 и элемент И 13.

Блок 8 управления содержит блок 14 памяти, мультиплексор 15, счетчик 16, регистр 17 микроскоманды, генератор 18 тактовых импульсов, элементы И 19, 20 и 21, элемент ИЛИ 22, дешифратор 23.

Функционирование генератора случайного процесса происходит в соответствии с алгоритмом, показанным на фиг.4, а микропрограмма работы блока 8 управления приведена в таблице.

В начале производится подготовка устройства к работе. В блок 1 памяти вводятся отсчеты  $C_i$  весовой функции. Емкость блока 1 равна  $(L - 1) 1/2$  – бит, где  $L$  – количество точек весовой функции,  $I$  – разрядность весовых коэффициентов  $C_i$ .

Работа генератора происходит под управлением блока 8. Управление ведется при помощи последовательности управляющих сигналов, которые вырабатываются на соот-

(19) SU (11) 1656527 A1

ветствующих выходах блока 8 управления. Так, сигнал, появляющийся на первом выходе блока 8, позволяет осуществлять считывание информации из блока 1 памяти, сигнал с второго выхода блока 8 позволяет осуществлять инкрементацию содержимого счетчика 6, сигнал с третьего выхода блока 8 управляет режимом работы сумматора-вычитателя 2, сигнал с четвертого выхода блока 8 обнуляет регистр 4, запись информации в который осуществляется по сигналу с пятого выхода блока 8; сигнал с шестого выхода осуществляет запись в регистр 4, сигнал с седьмого выхода — синхронизацию работы генераторов 7 и 8. Сигнал с восьмого выхода блока 8 осуществляет обнуление счетчика 6, по сигналу с девятого выхода блока 8 осуществляется запись информации в регистр 9, по сигналу с десятого выхода — предварительная установка генераторов 7 и 10. При этом действия происходят в такой последовательности: обнуление счетчика 6, регистра 3,  $r$ -разрядный двоичный код с регистра 9, который случайно образовался при включении питания или остался от работы по предыдущей программе, переписывается в регистры генераторов 7 и 10 псевдослучайных чисел. При этом генератор 10 заносится в инверсном порядке. Далее осуществляется сдвиг в обоих генераторах и запись содержимого генератора 9 в регистр 9 ( $u_{11}$ ). При формировании очередного отсчета выходного сигнала согласно (см. фиг.3 а, б) по адресу счетчика 6, соответствующего месту положения центрального отсчета  $C_0$ , в блоке 1 памяти считывается код  $C_0/2$ , который поступает на первый вход информационного сумматора 3, где осуществляется обработка согласно таблице и алгоритму, приведенному на фиг.4 (обрабатываются логические условия сигналов, поступающих с выходов элемента НЕ 11 и элемента И 12). Далее осуществляется очередной сдвиг в генераторах 9 и 10, инкрементация счетчика 6 и проверка его содержимого на равенство  $(L - 1)/2$  (конец ли вычислений, т.е. формирования текущего отсчета  $u_i$ , если нет, то осуществляется второй такт суммирования). Так, после окончания второго такта суммирования в регистре формируется сумма

$$\frac{C_0}{2} (U_0 + U_1) + C_1 (U_{i+1} - U_{i-1}).$$

Причем входной сигнал И может принимать только два значения: "-1" или "+1". В реальном устройстве первому из них соответствует нулевой потенциал на выходе генератора псевдослучайных чисел, второму — единичный. В течение следующего третьего

такта аналогичные операции прodeлываются уже над кодом коэффициента  $C_2$  и значениями входного сигнала  $U_{i-2}$  и  $U_{i+2}$ . Дальнейшая работа устройства происходит аналогично рассмотренному в течение всего периода формирования.

На выходе генератора 7 псевдослучайных чисел последовательно появляются значения сигнала:

$$U_i, U_{i+1}, \dots, U_{i+L-1}, U_{i+L},$$

а на выходе генератора 10 псевдослучайных чисел соответственно:

$$U_i, U_{i-1}, \dots, U_{i-L+1}, U_{i-L}.$$

В регистре 3 в это же время образуется следующая сумма:

$$\frac{C_0}{2} (2 U_i) + C_1 (U_{i+1} + U_{i-1}) + \dots + C_i (U_{i+L-1} + U_{i-L+1}) + C_L (x_{i+L} + x_{i-L}). \quad (1)$$

Эта сумма и представляет собой код искомого значения выходного сигнала.

Как видно из фиг.3, характерным признаком генераторов 7 и 10 псевдослучайных чисел является то, что на их выходах формируются отсчеты одной и той же последовательности, расходящейся в разные стороны относительно некоторого центрального отсчета. При этом регистр 9 необходим для запоминания содержимого генератора 7 на  $(i + 1)$ -м такте работы, чтобы после  $(L - 1)/2$  сдвигов (после вычисления  $u_i$  отсчета) начать работу с кода, хранящегося в регистре 9. Далее определяется  $u_{i+1}$ , а в регистре 9 — содержимое генератора 7 на  $(i + 2)$ -м такте и т.д. Таким образом, на регистре 9 последовательно запоминается центральный отсчет последовательности  $\{U_i\}$ , относительно которого при вычислении  $u_{i+r}$  ( $r = 1, 2, \dots$ ) будут расходиться последовательности, генерируемые генератором 7 и генератором 9.

Так, при вычислении  $\bar{u}_{i+r}$  ( $r = 0, 1$ ) центральным отсчетом становятся последовательно значения  $U_i, U_{i+1}, \dots, U_{i+L}$ .

Такой принцип построения генераторов псевдослучайных чисел гарантирует высокую надежность работы всего устройства. Действительно, если в одном из генераторов во время работы происходит сбой, то это вызывает появление лишь одного ошибочного значения выходной последовательности  $u_i$ , дальнейшая же работа будет протекать нормально.

На каждом периоде вычисления  $\bar{u}_i$  производится  $(L - 1)/2$  сдвигов и в регистрах генераторов 7 и 10 псевдослучайных чисел, а в сумматоре 2 образуется сумма (1). Эта сумма, которая представляет собой значение  $\bar{u}_i$ , переписывается в регистр 4, сменяя предыдущее значение  $\bar{u}_{i-1}$ . Значение  $\bar{u}_i$  хра-

няется в регистре 4 в течение всего периода дискретизации выходного сигнала  $\Delta t$ . На выходе цифроаналогового преобразователя 5 в это время выдается аналоговая форма этого сигнала —  $\bar{y}(t)$ .

После вычисления  $y_i$  центральным отсчетом становится  $U_{i+1}$ , а в регистре 9 хранится в это время код, соответствующий значению  $U_{i+2}$ . В процессе вычисления  $u_{i+2}$  на выходах генераторов 7 и 10 псевдослучайных чисел последовательно появляются соответствующие значения:  $U_{i+1}$ ,  $U_{i+2}$ , ...,  $U_{i+L}$ ,  $U_{i+L+1}$ ;  $U_{i+1}$ ,  $U_i$ , ...,  $U_{i-L+2}$ ,  $U_{i-L+1}$ .

После этого производится вычисление  $\bar{y}_{i+2}$  и т.д.

#### Формула изобретения

1. Генератор случайного процесса, содержащий счетчик, блок памяти, выход которого соединен с первым информационным входом сумматора-вычитателя, выход которого соединен с информационным входом первого регистра, выход которого соединен с информационным входом второго регистра и подключен к второму информационному входу сумматора, выход второго регистра подключен к входу цифроаналогового преобразователя, выход которого является выходом генератора, информационный выход счетчика соединен с адресным входом блока памяти, тактовый вход которого соединен с первым выходом блока управления, второй выход которого соединен со счетным входом счетчика, выход переполнения которого соединен с тактовым входом блока управления, третий выход которого соединен с входом задания режима сумматора-вычитателя, четвертый выход блока управления соединен с входом обнуления первого регистра, вход записи которого соединен с пятым выходом блока управления, шестой выход которого соединен с входом записи второго регистра, первый генератор псевдослучайных чисел, тактовый вход которого соединен с седьмым выходом блока управления, восьмой выход которого подключен к входу обнуления счетчика, о т л и ч а ю щ и й с я тем, что, с целью повышения точности формирования случайного процесса с заданной спектральной плотностью мощности, в него введены третий регистр, второй генератор псевдослучайных чисел, сумматор по модулю два, элемент НЕ, элемент И, причем последний разрядный выход второго генератора псевдослучайных чисел соединен с первым входом сумматора по модулю два и элемента И, выход сумматора по модулю два через элемент НЕ соединен с пер-

вым входом задания режима блока управления, второй вход задания режима которого соединен с выходом элемента И, второй вход которого соединен с вторым входом сумматора по модулю два и подключен к последнему разрядному выходу первого генератора псевдослучайных чисел, разрядные выходы первого генератора псевдослучайных чисел соединены с одноименными информационными разрядными входами третьего регистра, вход записи которого соединен с девятым выходом блока управления, десятый выход которого соединен с входами записи начального значения первого и второго генераторов псевдослучайных чисел, тактовый вход второго генератора псевдослучайных чисел соединен с седьмым выходом блока управления, разрядные выходы третьего регистра соединены с одноименными разрядными входами и входами начальной установки первого генератора псевдослучайных чисел, а также с  $(k - l - 1)$  входами (где  $l = 1, k$ ) начальной установки второго генератора псевдослучайных чисел.

2. Генератор по п.1, о т л и ч а ю щ и й с я тем, что блок управления содержит три элемента ИЛИ, элемент ИЛИ, регистр микрокоманд и дешифратор, причем выход первого элемента ИЛИ соединен с первым входом элемента ИЛИ, выход которого соединен с управляющим входом мультиплексора, первый информационный вход которого соединен с выходом счетчика, тактовый вход которого соединен с выходом генератора тактовых импульсов, выход мультиплексора соединен с входом установки счетчика и подключен к адресному входу блока памяти, вход синхронизаций которого соединен с входом записи регистра микрокоманд и подключен к выходу генератора тактовых импульсов, выход блока памяти соединен с информационным входом регистра микрокоманд, выход поля адреса перехода которого соединен с вторым информационным входом мультиплексора, первый и второй выходы поля функции управления регистра микрокоманд соединены с одноименными входами дешифратора, первый выход которого соединен с вторым входом элемента ИЛИ, второй выход дешифратора соединен с первым входом первого элемента И, третий выход дешифратора соединен с первыми входами второго и третьего элементов И, первый и второй выходы поля микроопераций регистра микрокоманд являются соответственно первым и вторым выходами блока, второй вход первого элемента И является тактовым входом блока, третий выход поля микроопераций регистра

микрокоманд является восьмым выходом блока, четвертый выход поля микроопераций регистра микрокоманд является четвертым выходом блока, пятый выход микроопераций регистра микрокоманд соединен с вторым входом второго элемента И, третий вход которого соединен с вторым входом третьего элемента И и является первым входом задания режима блока, выход второго элемента И является пятым выходом бло-

5

ка, шестой, седьмой, восьмой и девятый выходы поля микроопераций являются соответственно седьмым, десятым, шестым и девятым выходами блока, десятый выход поля микроопераций регистра микрокоманд соединен с третьим входом третьего элемента И, четвертый вход которого является вторым входом задания режима блока, выход третьего элемента И является третьим выходом блока.

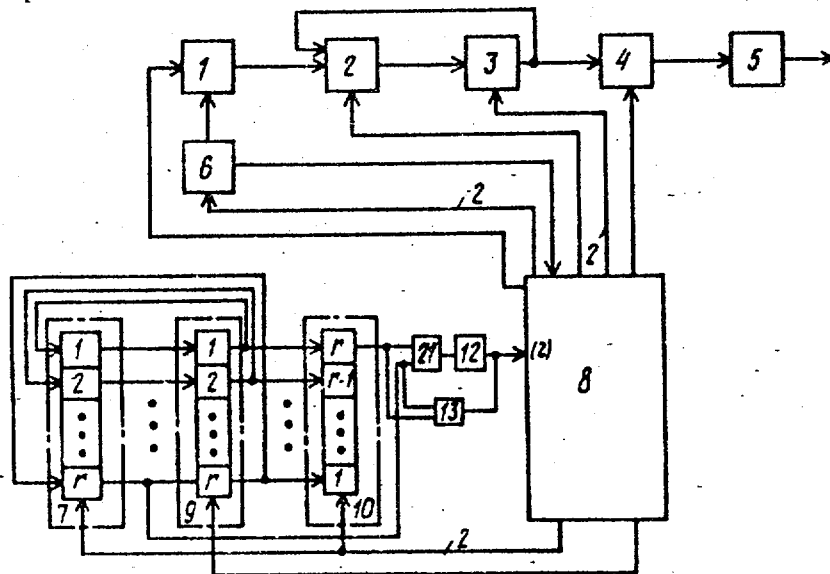
10

Микрокоманда

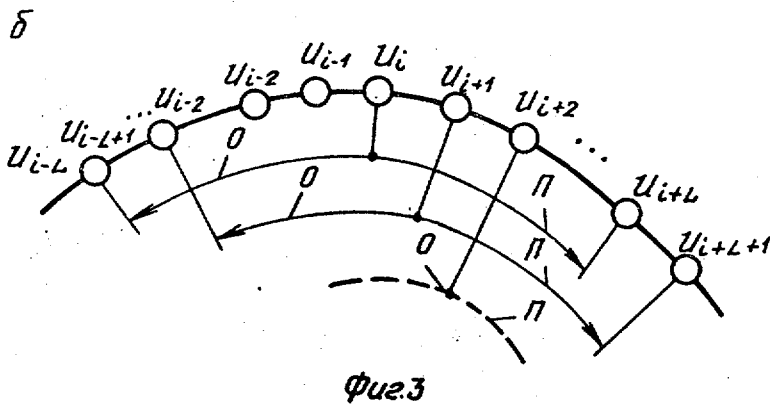
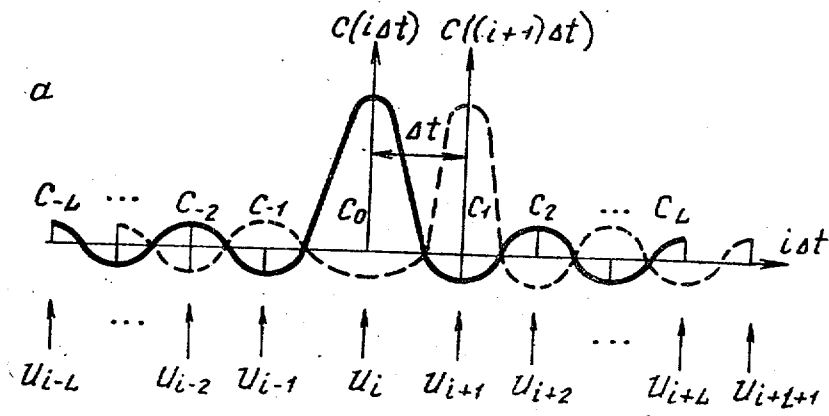
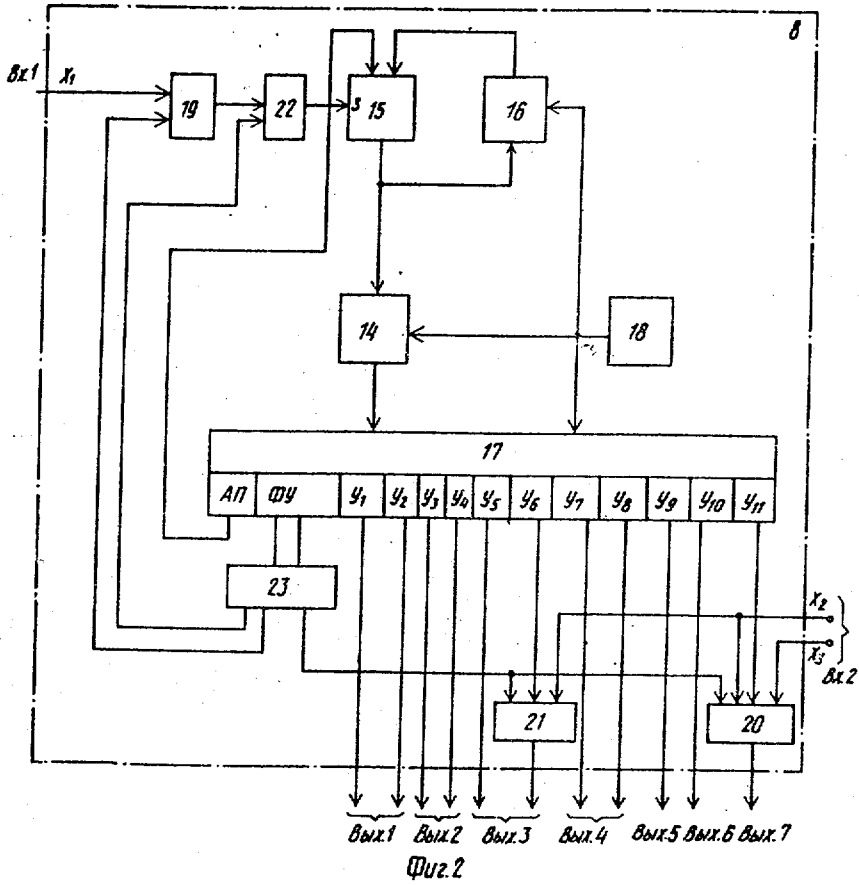
Адрес	АП	ФУ	Поле микроопераций											Примечание
			Y <sub>1</sub>	Y <sub>2</sub>	Y <sub>3</sub>	Y <sub>4</sub>	Y <sub>5</sub>	Y <sub>6</sub>	Y <sub>7</sub>	Y <sub>8</sub>	Y <sub>9</sub>	Y <sub>10</sub>	Y <sub>11</sub>	
001	XXXX	10	0	0	0	1	1	0	0	1	0	0	0	Приращение
0010	XXXX	10	0	0	0	0	0	0	0	1	0	0	0	---
0011	XXXX	10	0	0	0	0	0	0	0	0	0	1	0	---
0100	XXXX	10	1	1	0	0	0	0	0	0	0	0	0	---
0101	XXXX	10	0	0	0	0	0	0	1	0	0	0	0	Приращ. Алгебр. ел.; ЛУ: X <sub>2</sub> X <sub>3</sub>
010	XXXX	10	0	0	1	0	0	0	0	1	0	0	0	Приращение
0111	10001	01	0	0	0	0	0	0	0	0	0	0	0	NOP; Усл. пер по ЛУ X <sub>1</sub>
1000	0100	11	0	0	0	0	0	0	0	0	0	0	0	Безусл. пе- реход
1001	0001	11	0	0	0	0	0	0	0	0	0	1	0	---

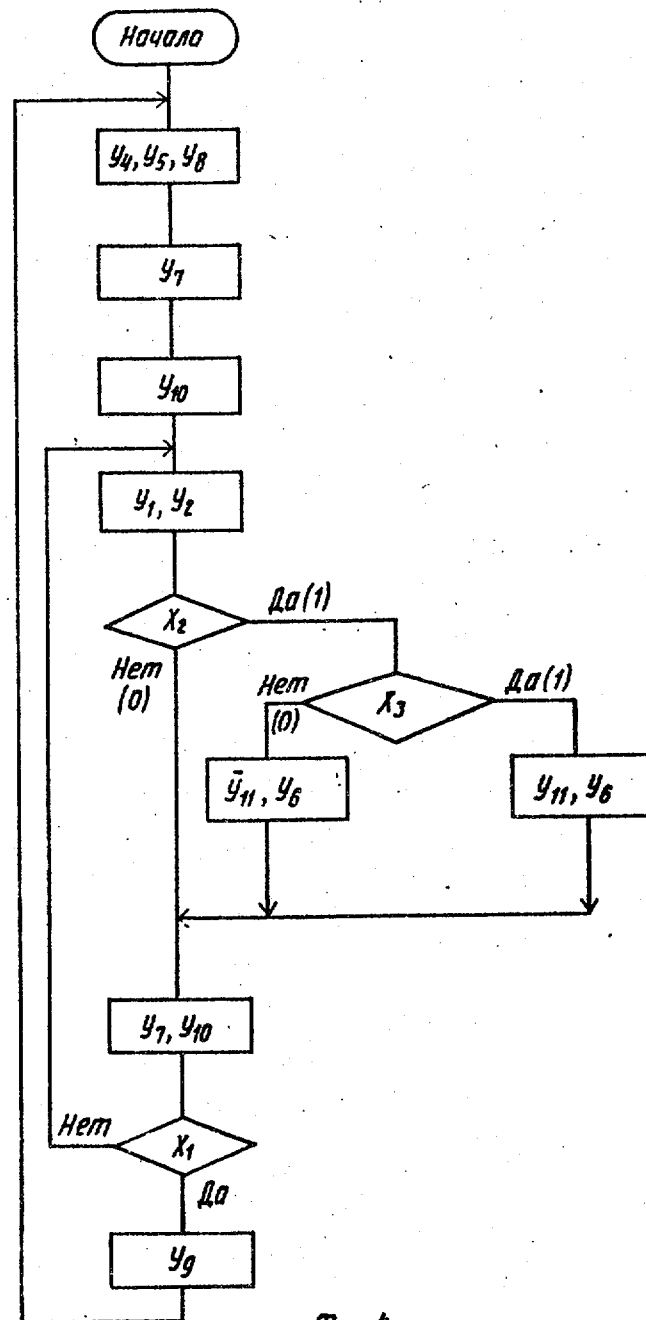
Цикл формирования отсчета временной реализации случайного процесса

Переход к формированию нового отсчета случайного процесса



Фиг. 1





Фиг. 4

Редактор Л. Веселовская

Составитель И. Столяров  
Техред М. Моргентал

Корректор М. Демчик

Заказ 2052

Тираж 399

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР  
113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101