

# ИСПОЛЬЗОВАНИЕ УСТРОЙСТВ НА ОСНОВЕ ПЛИС В ПРОЦЕССЕ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ АИЛО ЦУ

Луцик Ю. А., канд. техн. наук, доцент, Сидорович А. С.

Белорусский государственный университет информатики и радиоэлектроники (г. Минск)

**Ключевые слова:** ПЛИС, булева алгебра, логическая функция, САПР Quartus II, схема.

В процессе обучения студентов на начальных курсах программно-аппаратных специальностей они знакомятся с дисциплиной «Арифметические и логические основы цифровых устройств» (или родственными ей на других специальностях). В ходе изучения материала дисциплины студенты изучают алгоритмы выполнения основных арифметических операций цифровыми устройствами, а также разрабатывают схемы цифровых устройств, которые обеспечивают их выполнение. Применяя математический аппарат булевой алгебры, студенты описывают эти цифровые устройства и выполняют их упрощение (минимизацию логических функций, задающих закон функционирования этих устройств). Далее на основе полученных логических функций разрабатываются структурные и функциональные схемы устройств. Реализация данных схем традиционно для первых курсов производится в бумажном формате. На этом процесс проектирования цифровых устройств считается завершенным. По этому же сценарию происходит выполнение студентами курсовых работ (проектов). Таким образом, в процессе изучения дисциплины отсутствует этап моделирования и реализации разработанной схемы в виде конкретного, реального, функционирующего устройства. Реализация реального устройства в «железе» из логических блоков (дискретных элементов) в ходе учебного процесса достаточно затруднена (финансовые, временные и другие причины). В то же время, реализованное в «железе» устройство имеет много достоинств. Это и наглядность, возможность достаточно просто проверить корректность его работы, стимул спроектировать устройство в минимальной схеме (так как сложное устройство требует больших трудозатрат при его физической реализации) и ряд других положительных моментов.

Для реализации наибольшей наглядности результата получаемого в процессе изучения материала, и, как следствие, его лучшей усвояемости, были разработаны и внедрены в учебный процесс несколько устройств. Примеры этих устройств приведены на рисунке 1. Данные устройства предназначены для проверки правильности проектирования схемы устройства в наглядной форме. Это позволит студентам начальных курсов, не знающим еще основ проектирования устройств и схемотехники, проверить и выявить ошибки, допущенные на этапе «теоретического» проектирования.

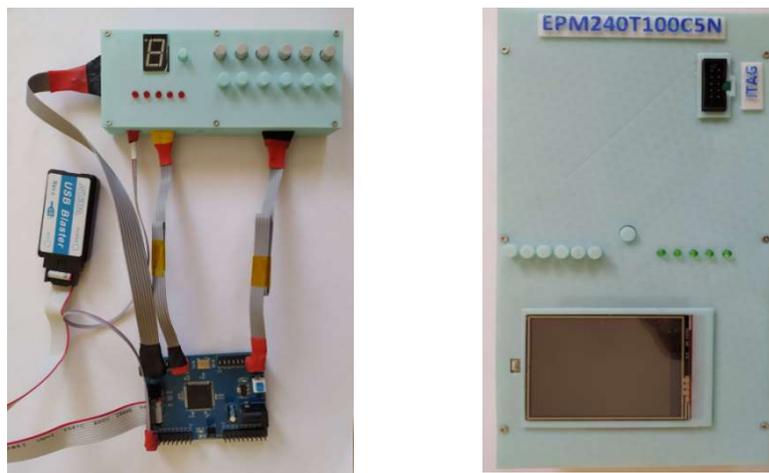


Рис 1. Примеры устройств на ПЛИС EPM240T100C5

Закон функционирования устройства задается (описывается) некоторой исходной булевой функцией. Предварительно, исходная логическая функция подвергается минимизации (упрощению), используя известные методы булевой алгебры. Студенты выполняют этот этап в ручном режиме, применяя теоретические знания, полученные в ходе изучения материала дисциплины. Далее, используя САПР Quartus II, для упрощенной функции строится схема из логических библиотечных примитивов (например, дискретных элементов). Реализация устройства в среде САПР Quartus II может выполняться несколькими способами. В зависимости от опыта и целеустремленности проектировщика (студента), схема может быть построена из элементов в графическом редакторе САПР Quartus II, либо реализована на языке Verilog или VHDL.

Для реализации приведенных выше устройств были разработаны несколько вариантов плат. Один из вариантов плат, использованный в устройствах, приведен на рисунке 2.

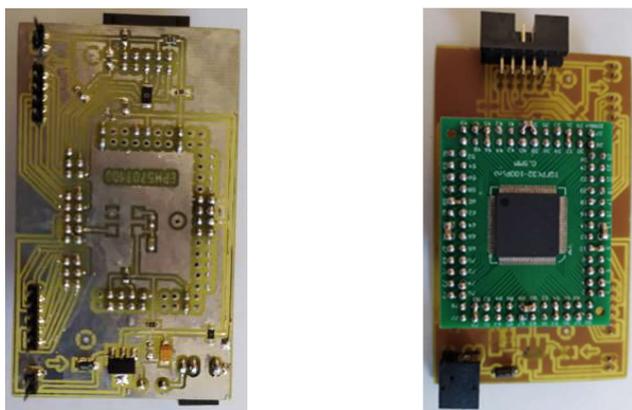


Рис 2. Пример платы на ПЛИС EPM240T100C5

На рисунке 3 приведен пример реализации в среде САПР Quartus II схемы управления семисегментным одноразрядным индикатором. Схема может быть учащимся спроектирована, аппаратно реализована и визуально проверена ее работоспособность в течение одного учебного занятия (1,5 академических часа).

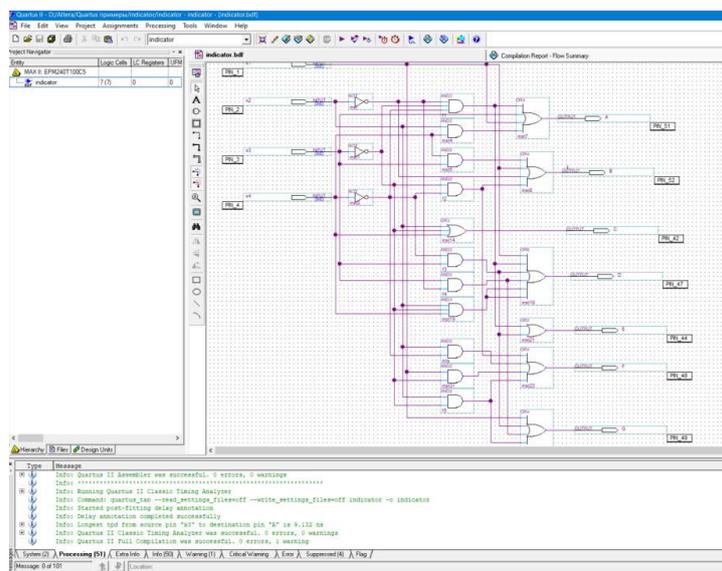


Рис 3. Пример реализации устройства в САПР Quartus II