

Министерство образования Республики Беларусь  
Учреждение образования  
Белорусский государственный университет  
информатики и радиоэлектроники

УДК 004.932

Мармузевич  
Михаил Александрович

Система детектирования движения в видеопотоке на базе FPGA

**АВТОРЕФЕРАТ**

на соискание степени магистра  
по специальности 1-40 80 01 «Компьютерная инженерия (встраиваемые  
системы)»

---

*(подпись магистранта)*

Научный руководитель  
Качинский Михаил Вячеславович

*(фамилия, имя, отчество)*

Кандидат технических наук

*(ученая степень, ученое звание)*

---

*(подпись научного руководителя)*

Минск 2024

## ВВЕДЕНИЕ

В лабораторных условиях задача детектирования движения является математически несложной, однако на практике проблема переходит в класс нетривиальных задач машинного зрения и распознавания образов, над которыми продолжают усиленно работать учёные и инженеры. Основными проблемами, не решёнными до конца, являются:

- устранение ложных срабатываний, обусловленных естественными изменениями во внешней среде, а также мелкими объектами, не требующими детектирования (насекомые, тени);

- сохранение хорошей чувствительности при детектировании объектов в условиях нестабильности сцены наблюдения;

- возможность масштабирования вычислительных мощностей при необходимости покрытия большого количества зон наблюдения.

Наиболее сложной задачей является поиск компромисса при одновременном решении трёх перечисленных проблем. Более остро рассмотренные проблемы проявляются в видеосистемах высокой чёткости, с разрешением изображения 1920x1080 и выше.

Значительная детализация сцены приводит к учащению ложных срабатываний. Собственные движения камеры, обусловленные ветром и вибрацией техники, становятся причиной значительных изменений изображения. Применение цифрового или механического стабилизатора изображения становится обязательным.

Поток данных в высоком разрешении значительно замедляет вычисление большинства алгоритмов, используемых в интеллектуальных видеодетекторах, так как они обладают нелинейной сложностью по отношению к размеру кадра. Таким образом необходимо решать задачу оптимизации с целью поиска оптимального соотношения производительности и точности детектирования в заданных ограничениях.

## **ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ**

### **Актуальность темы исследования**

Задача детектирования движения объектов распространена в современном технически развитом обществе. Подобные алгоритмы применяются в различных системах технического зрения для автомобилей, систем наблюдения, интернет вещей. Наиболее распространенным решением является вычисление алгоритмов на удаленном сервере, что удобно для крупных систем, однако не подходит для единичных решений.

Аппаратно-программная реализация подразумевает портирование первичного алгоритма детектирования движения на встраиваемую систему, что позволяет производить предобработку изображения и детектирования без использования ресурсов сервера. В таком случае масштабируемость системы упирается лишь в количество устройств, размещённых для наблюдения.

### **Цели и задачи исследования**

Целями магистерской диссертации являются:

- исследовать возможность построения встраиваемой системы детектирования движения;
- исследование особенностей аппаратной реализации алгоритма детектирования движения в видеопотоке.

Для достижения цели необходимо решить следующие задачи:

- определить внешние интерфейсы передачи видеоизображения в систему;
- выбрать аппаратную платформу на базе FPGA исходя из требований к конечной реализации;
- построить видеопоток передачи и конвертации данных из внешних интерфейсов;
- провести анализ методов детектирования движения и выбрать оптимальный метод для реализации на аппаратной системе;
- адаптировать реализацию алгоритма под возможности аппаратной системы;
- рассмотреть использование технологий для упрощения проектирования математически сложных вычислительных блоков и систем;
- реализовать адаптированный алгоритм на аппаратной системе, получить данные о производительности;
- произвести поиск методов улучшения производительности системы, сделать вывод о возможности улучшения параметров.

Объектом исследования является аппаратно-программная реализация алгоритма детектирования движения в видеопотоке.

Предметом исследования являются архитектурные и алгоритмические решения для адаптации алгоритма детектирования движения на встраиваемой системе.

Назначением исследования является проверка возможностей реализации системы детектирования движения в видеопотоке на FPGA

### **Научная новизна**

Научная новизна диссертационной работы состоит в разработке и реализации архитектуры аппаратной системы для алгоритма детектирования движения в видеопотоке. В высоком, для таких задач разрешении обрабатываемого изображения 1920x1080 пикселей на базе реконфигурируемой системы FPGA.

Разработка архитектуры включает в себя:

- анализ методов детектирования движения, с целью поиска оптимального, для реализации системы в ограниченных ресурсах аппаратной платформы;
- адаптация алгоритма под особенности реализации на аппаратной системе;
- распределение блоков алгоритма по способам реализации, для достижение наибольшей производительности системы.

### **Основные положения выносимые на защиту**

1 Структурная организация аппаратной части FPGA для реализации алгоритма детектирования движения в видеопотоке.

2 Адаптированный алгоритм детектирования движения для реализации на базе FPGA.

### **Личный вклад соискателя**

Все вошедшие в диссертационную работу результаты были получены лично автором. Изложенные в данной диссертационной работы результаты основываются на исследованиях автора, проводимых на кафедре электронных вычислительных систем БГУИР. Архитектуры аппаратной и программной части адаптированы под конкретную задачу лично автором. Подбор и установка пороговых значений детектора, определение размера фильтрующей матрицы, а так-же распределение вычислений между логической и процессорной частью системы произведены автором в ходе экспериментов.

### **Опубликованность результатов диссертации**

Результаты диссертационной работы опубликованы в сборниках материалов научных конференций студентов, магистрантов и аспирантов БГУИР.

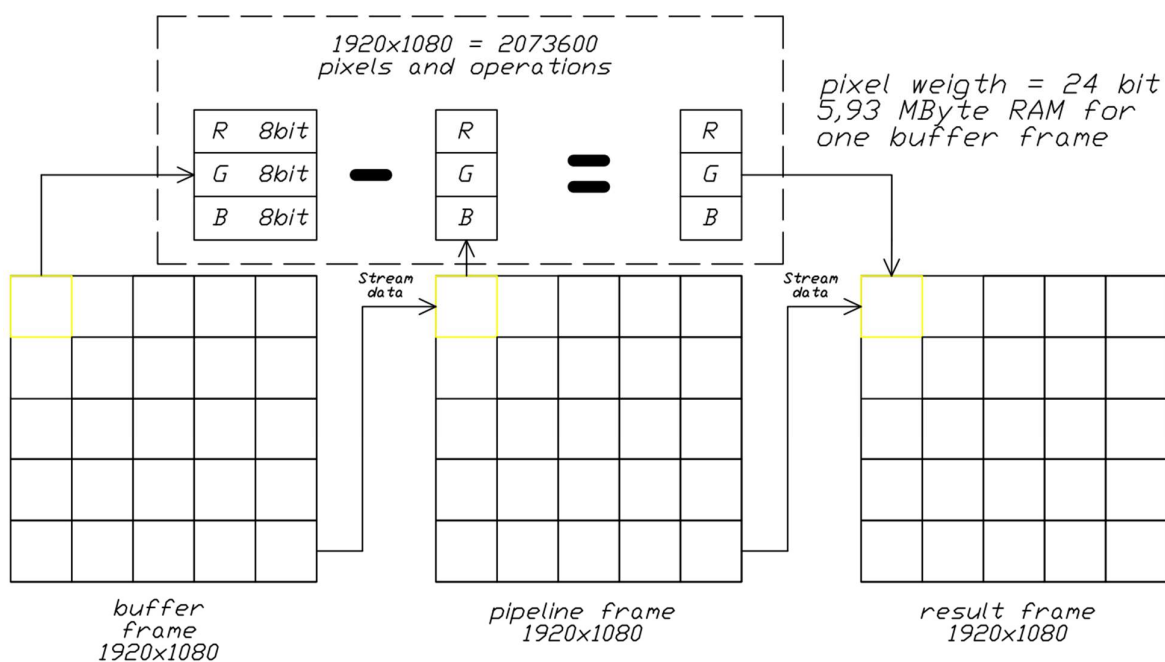
## КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

В первой главе работы произведён анализ интерфейсов передачи видеоданных, выбран подходящий для задачи детектирования движения в разрешении 1920x1080, рассмотрены особенности передачи видеоизображения через интерфейс TMDS.

Рассмотрены методы реализации алгоритма детектирования движения, приведено математическое описание методов:

- метода вычитания предыдущего кадра;
- метода вычитания фона;
- детектора Моравеца;
- детектора Харриса.

Определён наиболее подходящий метод детектирования движения – метод вычитания фона. Наглядно представлена вычислительная сложность алгоритма для заданного разрешения, рисунок 1.



**Рисунок 1 – Графическое представление вычислительной сложности алгоритма детектирования движения методом вычитания кадра**

Во второй главе работы разработана высокоуровневая архитектура алгоритма детектирования движения методом вычитания фона, рассмотрены уровни абстракции системы. Произведён анализ трёх подходов к реализации алгоритма на процессорном уровне:

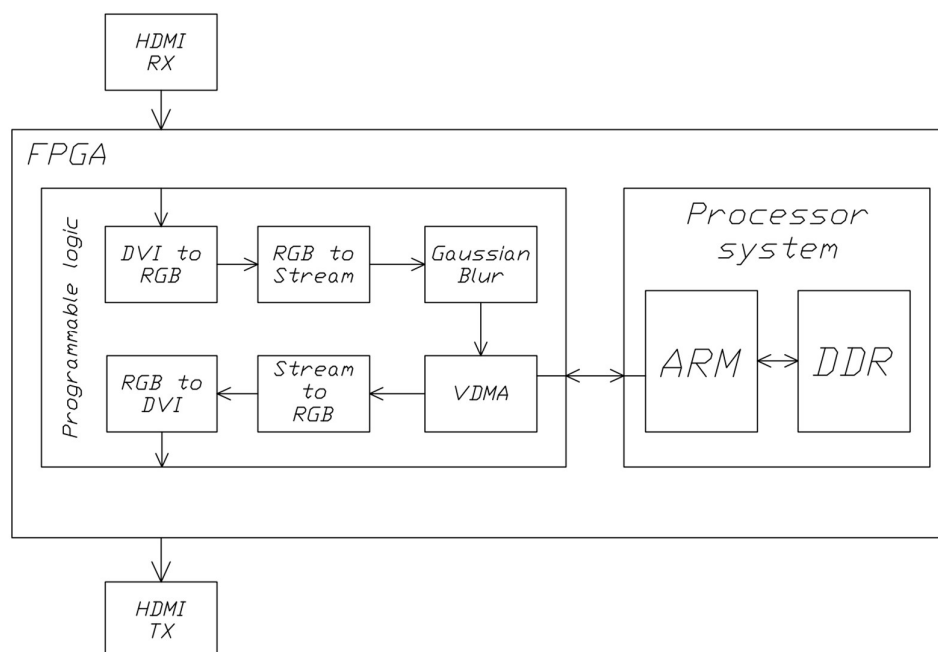
- программного, реализация алгоритма на ARM ядре;
- аппаратно-программного, реализация алгоритма на ARM ядре с использованием логических блоков для ускорения объёмных вычислений;

– реализации на логических ячейках, подразумевает декомпозицию алгоритма на простые логические операции.

По результатам анализа выбран аппаратно-программный подход, как наиболее оптимальный. Для сравнения эффективности подхода, реализован и программный вариант алгоритма.

Произведён анализ требований к аппаратным средствам для реализации и выбрана аппаратная платформа. Рассмотрены особенности проектирования на аппаратной платформе, технологии, оптимизирующие построение высокопроизводительных систем.

Разработана аппаратная архитектура и на её основе реализована аппаратная часть системы детектирования движения, рисунок 2.



**Рисунок 2 – Архитектура аппаратной части системы детектирования движения в видеопотоке**

Произведён анализ всех блоков аппаратной архитектуры, рассмотрены особенности конфигурации блоков системы.

Подробно рассмотрен алгоритм построения фильтра Гаусса с использованием технологии HLS – высокоуровневого синтеза на языке C.

Произведён анализ занимаемого объёма ресурсов фильтром и аппаратной системой в целом. Дана оценка эффективности распределения аппаратных ресурсов внутри FPGA. Произведён анализ энергопотребления системы детектирования движения в видеопотоке.

В третьей главе работы рассмотрены особенности конфигурации блоков аппаратной части с использованием ARM ядра. Рассмотрен алгоритм инициализации аппаратной системы с использованием технологии PYNQ.

Подробно рассмотрены программные функции для обработки видеоизображения. Графически представлены все этапы обработки изображения от получения исходного кадра в видеопоток, до оправки обработанного.

Рассмотрен программный код реализации алгоритма детектирования движения и конфигурации аппаратной части. Даны пояснения особенностям реализации.

В главе 4 работы произведено прототипирование разработанной системы и проверка соответствия параметров системы заявленным требованиям.

Произведены эксперименты с целью замера производительности при различной длительности работы системы и разных сценах наблюдения

Произведено сравнение программного и аппаратно-программного подхода к реализации системы по результатам которого очевидно преимущество аппаратно-программного. Частота кадров для программной реализации 0.88 к/с, для аппаратно-программной 4.41 к/с.

Произведён анализ реализаций подобных систем в других разрешениях и сделан вывод о применимости систем детектирования движения в разрешении 1920x1080.

## ЗАКЛЮЧЕНИЕ

В ходе работы решены все поставленные задачи, а именно:

- определены интерфейсы передачи данных для видеоизображений высокой чёткости;
- разработана структура системы детектирования движения в видеопотоке;
- произведён анализ методов детектирования движения и определён подходящий для аппаратной реализации – метод разности фонового кадра;
- произведена адаптация алгоритма метода детектирования движения под реализацию на FPGA;
- разработана архитектура аппаратной части для имплементации алгоритма детектирования движения на FPGA;
- произведён анализ методов и технологий проектирования высокопроизводительных систем, определены технологии используемые для видеообработки;
- определена аппаратная платформа для реализации алгоритма;
- произведён анализ занимаемого объёма ресурсов кристалла Zynq XC7Z020 под реализацию аппаратной системы;
- разработана архитектура программной части алгоритма детектирования движения, рассмотрены особенности конфигурации аппаратных блоков;
- представлены графические изображения процесса конвертации изображения на всех стадиях программной обработки;
- рассмотрены особенности программной реализации алгоритма видеообработки;
- произведено прототипирование системы и проверка её работоспособности;
- сняты метрики производительности для программной и аппаратно-программной реализации системы;

По результатам произведённой работы можно сделать вывод о низкой эффективности реализации алгоритмов детектирования движения в высоком разрешении изображения 1920x1080 на встраиваемой системе. Однако о целесообразности реализации в разрешении 640x480, достаточном для визуального различения движущегося объекта.

Стоит отметить, что с использованием технологий предоставляемых производителями аппаратных платформ, реализация высокопроизводительных систем для видеообработки на FPGA становится всё более и более популярным решением. И потенциал аппаратных ускорителей вычислений только начинает раскрываться.



## СПИСОК ОПУБЛИКОВАННЫХ РАБОТ

1 Мармузевич М.А. Построение видеопотока для системы распознавания объектов / М.А. Мармузевич // Компьютерные системы и сети : сборник статей 59-й научной конференции аспирантов, магистрантов и студентов БГУИР / Белорусский государственный университет информатики и радиоэлектроники. – Минск, 2023. – С. 93-94.

2 Мармузевич М.А. PYNQ framework for FPGA-based embedded systems / М.А. Мармузевич // Актуальные вопросы экономики и информационных технологий : сборник тезисов и статей докладов 59-й научной конференции аспирантов, магистрантов и студентов БГУИР / Белорусский государственный университет информатики и радиоэлектроники. – Минск, 2023. – С. 352-355.