

This paper examines the fundamental aspects of using computer models to explain mechanical phenomena. It analyzes key modeling principles and their application in various areas of mechanics, focusing on numerical modeling methods such as the finite element method and their role in predicting and analyzing the behavior of mechanical systems. Examples of developing visual computer models illustrating deformation problems are presented.

Кошелев Никита Сергеевич, студент 4 курса физико-технического факультета Гродненского государственного университета имени Янки Купалы, Гродно, Республика Беларусь, Koshelev_NS_22@student.grsu.by.

Научный руководитель – *Крупская Татьяна Константиновна*, магистр педагогических наук, старший преподаватель кафедры теоретической физики и теплотехники физико-технического факультета Гродненского государственного университета имени Янки Купалы, Гродно, Республика Беларусь krpuskay_tk@grsu.by.

УДК 621.3.049.774

Ю. Л. ЛИХТАР, П. Э. НОВИКОВ, И. Ю. ЛОВШЕНКО

ВЛИЯНИЕ МАТЕРИАЛА МЕЖСЛОЕВОЙ ИЗОЛЯЦИИ ЦИФРОВЫХ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ НА ИХ ДИНАМИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Проведено исследование влияния диэлектрической проницаемости материалов межслойной изоляции на динамические параметры КМОП-инвертора, выполненного по технологии с проектными нормами 0,35 мкм. Реализован процесс сквозного моделирования, включающего приборно-технологическое и схемотехническое моделирование, разработку топологии и экстракцию паразитных элементов (резисторов и конденсаторов) для четырех конструктивных решений, отличающихся материалом межслойной изоляции (SiON, FSG, SiO₂, SiN_x). Исследованы динамические характеристики конструктивных решений. Установлено, что при изменении диэлектрической проницаемости от 1,0 (схемотехническое моделирование без учета паразитных R- и C-элементов) до 7,5 задержка переключения из лог. «0» в лог. «1» уменьшается на 34,3 %, а из лог. «1» в лог. «0» – увеличивается на 17,4 %. При этом статическая мощность увеличивается на 15,1 %, а динамическая – не более чем на 45,0 %. Сформулированы рекомендации по выбору оптимальных материалов межслойной изоляции для различных применений.

Введение. Современный этап развития микроэлектроники характеризуется непрерывным усложнением интегральных микросхем и повышением требований к их быстродействию, энергоэффективности и надежности. При переходе к субмикронным и нанометровым технологическим нормам паразитные емкости межсоединений становятся сопоставимы с емкостями активных элементов, а их вклад в задержки распространения сигнала и динамическое энергопотребление существенно возрастает.

Материалы межслойной изоляции (МСИ) становятся одним из ключевых факторов, определяющих производительность интегральных схем. Использование диэлектриков с различной диэлектрической проницаемостью (κ) открывает возможности для оптимизации характеристик схемы, однако требует тщательного анализа компромиссов между быстродействием, энергопотреблением и технологичностью [1; 2].

Целью работы является повышение точности прогнозирования эксплуатационных характеристик фрагментов цифровых интегральных микросхем за счет учета влияния свойств материалов межслойной изоляции посредством применения сквозного моделирования на технологическом, схемотехническом и топологическом уровнях проектирования.

Результаты. Исследование проведено на примере КМОП-инвертора, выполненного по технологическим нормам 0,35 мкм, как базового элемента цифровых интегральных схем. Проведено моделирование полного технологического маршрута формирования четырех параллельно соединенных комплементарных пар n - и p -МОП-транзисторов в системе автоматизированного проектирования в микроэлектронике, получены профили легирования основных областей, сформированы подзатворный диэлектрик, контактные области и многослойная алюминиевая металлизация. Разработано соответствующее топологическое решение. Ключевым требованием при проектировании является минимизация занимаемой площади при соблюдении минимальных зазоров между элементами. Выполнено схемотехническое моделирование переходных процессов с использованием SPICE-симулятора. Используемые модели транзисторов соответствуют приборам, полученным на этапе технологического моделирования. Идентификация паразитных элементов выполнена в специализированном инструменте для трехмерного анализа и автоматической экстракции паразитных параметров. Процесс экстракции включал три этапа:

- формирование трехмерного представления структуры КМОП-инвертора с учетом толщин всех слоев, расстояний между проводниками, геометрии контактных окон и переходных отверстий;
- расчет паразитных сопротивлений и емкостей на основе физической геометрии структуры;
- генерация расширенного SPICE-netlist с включением паразитных элементов.

В результате экстракции идентифицировано 36 паразитных резисторов и 576 паразитных конденсаторов. Диапазон значений паразитных сопротивлений составляет от $1 \cdot 10^{-8}$ до 1,12 Ом (суммарно порядка 15 Ом), диапазон значений паразитных емкостей – от 0,42 до 26,16 аФ (суммарная емкость порядка 5 фФ).

Учет влияния диэлектрической проницаемости k материалов межслойной изоляции реализован посредством схемотехнического моделирования с использованием расширенного списка соединений, содержащего паразитные элементы. Проведен анализ переходных процессов при следующих условиях: напряжение питания 1,8 В, температура 300 К, длительность моделирования 50 нс, входной импульсный сигнал с периодом 20 нс, временем фронта и спада 1 нс. Исследованы четыре конструктивных решения с различными материалами МСИ и базовая схема без учета паразитных элементов (идеализированный случай, $k = 1,0$): SiCOH ($k = 3,0$), фторсиликатное стекло (FSG, $k = 3,5$), SiO₂ ($k = 3,9$) и SiN_x ($k = 7,5$) [3].

Для каждой конфигурации определен комплекс динамических параметров: временные задержки переключения из лог. «0» в лог. «1» и наоборот по уровню 50 % (tPLH и tPHL соответственно, рисунок 1); статическая мощность и динамическая мощность при переключении из лог. «0» в лог. «1» и наоборот (Pstat, Pdyn_rise и Pdyn_fall соответственно, рисунок 2).

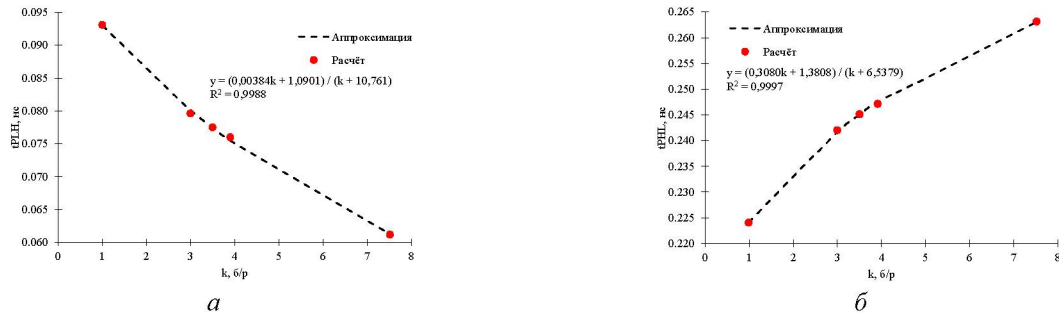


Рисунок 1 – Зависимости tPLH (а) и tPHL (б) от k

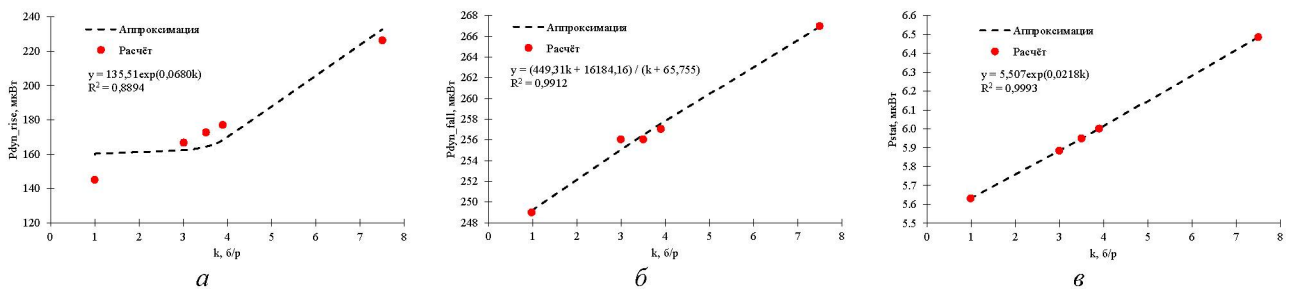


Рисунок 2 – Зависимости Pdyn_rise (а), Pdyn_fall (б) и Pstat (в) от k

В результате изменения диэлектрической проницаемости k материала межслойной изоляции наблюдается изменение временных характеристик схемы, а именно задержек переключения tPLH и tPHL. Задержка tPLH монотонно уменьшается с ростом диэлектрической проницаемости от 0,0931 нс для базовой схемы до 0,0612 нс для SiN_x, что составляет снижение на 34,3 %. Задержка tPHL демонстрирует рост от 0,2240 до 0,2630 нс (прирост 17,4 %). Статическая мощность Pstat, обусловленная токами утечки в установившихся режимах, возрастает с ростом k от 5,64 до 6,49 мВт (на 15,1%). Динамическая составляющая Pdyn_rise увеличивается с 160,0 до 232,0 мВт (на 45,0 %), а составляющая Pdyn_fall – с 249,0 до 267,0 мВт (на 7,2 %), что свидетельствует об увеличении энергопотребления для решений, сформированных на основе материалов с высокой диэлектрической проницаемостью.

Оптимальный выбор материала межсоединений определяется целевым назначением устройства. Для высокоскоростных схем, где критична минимизация tPLH, предпочтителен SiN_x, обеспечивающий наименьшую задержку фронта. Для применений с ограничением по потребляемой мощности целесообразно рассмотрение low- k диэлектриков (SiCOH или FSG), минимизирующих паразитные ёмкости и динамические потери. С точки зрения сбалансированного сочетания параметров для топологических решений логических элементов интегральных микросхем, сформированных по технологическому процессу с проектными нормами 0,35 мкм, оптимальным решением остаётся SiO₂.

Список литературы

1. Baklanov, M. Dielectric Films for Advanced Microelectronics / M. Baklanov, M. Green, K. Maex. – Chichester : Wiley, 2007. – 512 P.

2. Joshi, B. N. Analysis of interconnect capacitance for sub nano CMOS technology using the low dielectric material / B. N. Joshi, Y. S. Mhaisagar, A. M. Mahajan // *Microelectronics Reliability*. – 2011. – Vol. 51, № 5. – P. 953–958.
3. Progress in the development and understanding of advanced low k and ultralow k dielectrics for very large-scale integrated interconnects – State of the art / A. Grill, S. M. Gates, T. E. Ryan [et al.] // *Applied Physics Reviews*. – 2014. – Vol. 1, № 1.

This study investigates the influence of the dielectric permittivity of interlayer dielectric (ILD) materials on the dynamic parameters of a CMOS inverter fabricated using a 0,35 μm technology node. A comprehensive simulation flow was implemented, encompassing technology computer-aided design (TCAD) for device and process simulation, circuit-level simulation, layout design, and parasitic extraction (resistive and capacitive elements) for four design variants differing in ILD material (SiCOH, FSG, SiO₂, SiN_x). The dynamic characteristics of these configurations were systematically analyzed. It was established that varying the relative permittivity from 1,0 (circuit simulation without accounting for parasitic R and C elements) to 7,5 results in a 34,3 % reduction in the propagation delay for the low-to-high logic transition and a 17,4 % increase for the high-to-low transition. Concurrently, static power consumption increases by 15,1 %, while dynamic power consumption rises by no more than 45,0 %. Based on these findings, recommendations are formulated for the selection of optimal ILD materials tailored to specific application requirements.

Лихтар Юлиана Леонидовна, студент Национального детского технопарка, Минск, Республика Беларусь.

Новиков Павел Эдуардович, студент Белорусского государственного университета информатики и радиоэлектроники, Минск, Республика Беларусь, p.novikov@bsuir.by.

Научный руководитель – *Ловшенко Иван Юрьевич*, заведующий научно-исследовательской лабораторией «Компьютерное проектирование микро- и нанoeлектронных систем» Белорусского государственного университета информатики и радиоэлектроники, Минск, Республика Беларусь, lovshenko@bsuir.by.