

УДК 519.7

## ОПТИМИЗАЦИЯ ДВУХУРОВНЕВЫХ ПРЕДСТАВЛЕНИЙ ЛОГИЧЕСКИХ СХЕМ С УЧЕТОМ ЭНЕРГОПОТРЕБЛЕНИЯ



**Л.Д. Черемисинова**

*Профессор кафедры экономической информатики БГУИР,  
Доктор технических наук, профессор,  
l.cheremisinova@bsuir.by*

**Л.Д. Черемисинова**

*Область научных интересов: логико-комбинаторные задачи, логическое проектирование и тестирование дискретных систем управления, реализация параллельных алгоритмов управления.*

**Аннотация.** Рассматривается проблема оптимизации двухуровневых логических И–ИЛИ представлений логических схем по критерию энергопотребления. Приводятся оценки энергопотребления, использование которых в процессе логического проектирования схем позволяет снизить энергопотребление при их реализации на кристалле КМОП СБИС. Предлагаются модификации известных методов минимизации булевых функций в классе дизъюнктивных нормальных форм путем добавления в них эвристик, направляющих процесс минимизации к получению представлений, реализуемых схемами с меньшим энергопотреблением.

**Ключевые слова:** логический синтез, КМОП СБИС, рассеивание мощности, минимизация булевых функций.

**Введение.** Сокращение энергопотребления цифровых блоков является одной из важнейших проблем, возникающих при проектировании заказных СБИС, выполняемых по КМОП технологии. Это связано с тем, что рассеивание мощности становится препятствием на пути повышения плотности монтажа микросхем [1, 2], а также с увеличением числа номенклатуры цифровых систем, которые должны работать длительное время без подзарядки батареи питания. В частности проблема снижения рассеивания мощности микросхем становится определяющей в космических применениях [3] вследствие автономности энергопитания космических систем. В последние годы фактор энергопотребления при проектировании интегральных схем стал играть такую же важную роль, как площадь и быстродействие. Как правило, при проектировании стараются достичь высокой эффективности при ограниченном потреблении электроэнергии. Проблема энергосберегающего проектирования до сих пор является по большому счету искусством. Это обусловлено отсутствием средств оценки эффективности используемых в процессе проектирования эвристик, направленных на снижение рассеивания мощности реализуемой в кремнии схемы. Проблемами проектирования устройств с низким рассеиванием мощности занимаются ведущие в области САПР фирмы, такие как Cadence Design Systems, Synopsys, Mentor Graphics, Apache Design, и др.

Снижение энергопотребления проектируемой схемы может обеспечиваться на разных уровнях проектирования: от алгоритмического и системного, до топологического и схемного уровней. При этом, чем более ранним является этап, тем большее влияние он оказывает на качество проекта. В частности на логическом уровне (за счет построения

удачной логической структуры) можно достичь сокращения рассеивания мощности на 10–20% без ущерба для быстродействия и сложности схемы [4]. САПР микроэлектронных схем должны иметь средства, позволяющие оценивать и минимизировать энергопотребление схем в процессе их проектирования, чтобы избежать дорогостоящей процедуры их перепроектирования на стадии схемотехнического проектирования.

В настоящей статье рассматриваются задача снижения рассеивания мощности (энергопотребления) при минимизации двухуровневых представлений логических схем по критерию энергопотребления. Рассматриваются оценки энергопотребления на этом этапе, использование которых позволяет обеспечить минимум энергопотребления реализованной на кристалле СБИС схемы. Под энергопотреблением далее понимается оценка средней мощности, рассеиваемой микросхемой. Рассматривается случай схем, реализуемых по КМОП-технологии. Предполагается, что основные схемотехнические решения подлежащей проектированию схемы, такие как частота синхронизации и напряжение питания, фиксированы.

**Составляющие мощности, потребляемой микросхемой.** В КМОП-технологии всю рассеиваемую микросхемой мощность можно разделить на статическую и динамическую. Первая составляющая обусловлена наличием токов утечки или статических проводящих путей между шинами питания [1, 4]. Она присутствует даже тогда, когда схема бездействует (находится в режиме ожидания). У большинства хорошо спроектированных КМОП-схем статическая рассеиваемая мощность очень мала. Около 80% всей рассеиваемой энергии приходится на ее динамическую составляющую [2], порождаемую нестационарным поведением узлов микросхемы.

Наиболее существенной причиной потребления мощности КМОП-схемой в динамике является динамическая рассеиваемая мощность  $P_{dyn}$ , обусловленная токами заряда/разряда паразитных емкостей транзисторов и линий связи во время переходных процессов, когда сигналы на выходах узлов микросхемы переключаются. Эти емкости учитываются в виде емкостной нагрузки  $C_L$  выхода узла [1]. При смене входного сигнала с 0 на 1 ток, протекающий через транзистор с  $p$ -каналом, заряжает емкость  $C_L$ , при смене входного сигнала с 1 на 0 емкость  $C_L$  разряжается током, текущим через транзистор с  $n$ -каналом. В каждом из этих случаев на сопротивлении открытого транзистора рассеивается мощность, выражаемая следующим соотношением [5, 6]:

$$P_{dyn} = \frac{1}{2} V_{dd}^2 f_{clk} E_s C_L,$$

где  $V_{dd}$  – напряжение питания,  $f_{clk}$  – частота синхронизации, определяющая среднюю периодичность изменения состояния входа схемы,  $E_s$  – среднее число переключений сигнала на выходе узла в течение одного такта работы схемы. Составляющая  $E_s$  определяется как математическое ожидание числа логических переходов (из 1 в 0 или из 0 в 1) за один период синхронизации и называется в литературе переключательной активностью. Рассеивание энергии микросхемой в целом можно оценить суммой мощностей, потребляемых всеми ее узлами [2, 7]:

$$P_s = \frac{1}{2} V_{dd}^2 f_{clk} \sum_{i=1}^n E_i C_i,$$

где  $n$  – число узлов в схеме;  $C_i$  – емкостная нагрузка  $i$ -го узла;  $E_i$  – переключательная активность  $i$ -го узла схемы.

Из этой формулы видно, что на уровне логического проектирования можно решать задачу энергосбережения, управляя числом переключений узлов схемы. Если в схеме нет переключений значений сигналов на ее входных и внутренних полюсах, то отсутствуют и затраты динамической энергии. Значения параметров  $V_{dd}$  и  $f_{clk}$  определяются используемой КМОП-технологией, поэтому минимизация динамической мощности  $P_s$  на уровне логического проектирования сводится к минимизации переключаемой емкости  $E_i C_i$ . На

логическом уровне можно управлять числом переключений узлов схемы, а емкостную нагрузку  $C_i$  узла оценивать коэффициентами разветвления их выходов.

**Подходы к оценке энергопотребления логических схем.** Известны два подхода [4, 8, 9, 10] к оценке энергопотребления схем: на основе динамического анализа и на основе статического анализа. Первый подход предполагает моделирование исследуемой схемы на множестве возможных сценариев ее функционирования (упорядоченных последовательностей наборов значений сигналов на ее входах) [11]. Наиболее известным и достаточно эффективным средством моделирования электрических схем является SPICE (Simulation Program with Integrated Circuit Emphasis) – программа моделирования с ориентацией на интегральные схемы (разработка Калифорнийского университета Беркли) [12]. В процессе моделирования схемы на заданной последовательности наборов значений входных сигналов в форме диаграмм входных напряжений вычисляются усредненные формы диаграмм выходных напряжений и токов узлов схемы, по которым вычисляется среднее энергопотребление схемы с учетом технологии ее изготовления. Однако результаты моделирования заданной электрической схемы существенно зависят от выбора тестируемой последовательности: от того какие и сколько наборов значений входных сигналов используется, в какой последовательности они подаются, какова форма сигналов и т.д. Методы оценки энергопотребления схем, основанные на моделировании, не годятся для использования в процессе проектирования схемы, когда ни она, ни ее окружение еще не спроектированы. В этом случае практически ничего не известно о возможных входных воздействиях на схему, что делает использование методов оценки энергопотребления на основе моделирования практически невозможными для сложных схем [13].

В основе статических методов оценки энергопотребления схем лежит вероятностный подход к определению переключательной активности сигналов, он основан на вероятностных характеристиках входных сигналов и функционально-структурных свойствах исследуемой схемы. Эти методы обеспечивают компактное описание последовательности наборов входных сигналов. Подход предполагает задание вероятности переключения сигналов на каждом из входов схемы. В основе подхода лежит распространение вероятностной информации о смене значений сигналов от входов к выходам схемы [11]. Вероятностный подход позволяет 1) компактно определить возможные последовательности входных воздействий на схему и оценить энергопотребление схемы, исходя из взаимного влияния сигналов в последовательные моменты времени, и 2) избежать повторения циклов моделирования схемы на задаваемом большом множестве наборов значений входных сигналов.

**Оценки переключательной активности сигналов, используемые при оптимизации функциональных описаний.** Эти оценки выведены в предположении, что все полюсы схемы независимы (пространственная независимость) и значения сигналов на каждом из полюсов в двух соседних циклах синхронизации также независимы (временная независимость); В предлагаемых методах оптимизации двухуровневых представлений логических схем используется два подхода к оценке переключательной активности сигналов: вероятностная и энтропийная.

Первая оценка выведена для случая нулевой задержки сигналов узлами схемы. Различают [2, 4] вероятность  $p_i^1$  ( $p_i^0$ ) появления сигнала 1 (0) на некотором  $i$ -м полюсе и вероятность  $E_i$  смены сигнала на полюсе. Первая вероятность  $p_i^1$  называется сигнальной (обозначается далее как  $p_i$ ) и определяется средней долей тактов, на которых сигнал на  $i$ -м полюсе имеет значение 1. Вторая вероятность называется переключательной активностью  $i$ -го полюса (обозначается далее через  $E_i$ ) и определяется средней долей тактов, на которых сигнал на нем меняет свое значение (относительно предшествующего такта). В предположении, что  $p_i^1, p_i^0 < 1$  переключательная активность вычисляется через сигнальную вероятность  $p_i$

$$E_i = 2p_i^1 p_i^0 = 2p_i(1 - p_i). \quad (1)$$

Вероятность  $p$ , появления сигнала 1 на выходе  $y$  элемента зависит от реализуемой им функции. Для инвертора, функций И и ИЛИ при сделанных выше предположениях, сигнальные вероятности вычисляются по формулам:

$$\begin{aligned}
 p_{y^c} &= 1-p; \\
 p_{y^{\wedge}} &= \prod_{i=1}^{n(e)} p_i; \\
 p_{y^{\vee}} &= 1 - \prod_{i=1}^{n(e)} (1-p_i).
 \end{aligned}
 \tag{2}$$

Энтропийная оценка отличие от переключательной активности адекватно отражает внутренние задержки схемы, в ее основе лежат понятия равновесной вероятности и интенсивности переключений [8], которые определяют поведение сигнала не только в устойчивом состоянии в течение такта, но и во времени. Равновесная вероятность  $P_x$  сигнала  $x(t)$  равна средней доле времени такта, в течение которого сигнал имеет значение 1. Интенсивность переключений  $A_x$  определяется как среднее число переключений сигнала  $x(t)$  в единицу времени.

Показано [11], что для случая пространственной независимости входов  $x_i$  элемента, интенсивность переключений сигнала на выходе  $y$  вычисляется через равновесную вероятность  $P_x$  сигнала

$$A_y = \sum_{i=1}^n P\left(\frac{dy}{dx_i}\right) A_{x_i}$$

Булев дифференциал  $dy/dx$  функции  $y$ , зависящей от  $x$ , определяется как:

$$\frac{\partial y}{\partial x} \equiv y|_{x=1} \oplus y|_{x=0} = y(x) \oplus \bar{y}(x)$$

Если через  $\tau_1$  (и  $\tau_0$ ) обозначить среднее время между переключениями входного сигнала  $x(t)$  в 1 (и 0), то среднее значение времени между изменениями значения сигнала  $x(t)$  равно  $\tau = \frac{1}{2}(\tau_0 + \tau_1)$ , а вероятность переключения входного сигнала  $x(t)$  в 1 равна  $p(x) = \tau_1/(\tau_0 + \tau_1)$ , а интенсивность переключений  $A_x$  сигнала  $x(t)$  определяется как  $A_x = 2/(\tau_0 + \tau_1)$ . Учитывая это соотношение между сигнальной вероятностью и интенсивностью переключений, формулу (5) для оценки энергопотребления можно упростить следующим образом [14]:

$$A(y_j) = \sum_{i=1}^{n_j} p\left(\frac{\partial y_i}{\partial x_j}\right) p(x_i) \tag{3}$$

**Учет энергопотребления при оптимизации двухуровневых представлений схем.**

Проблема минимизации двухуровневых представлений логических схем (или минимизации булевых функций в классе ДНФ) состоит в поиске минимальной по некоторому критерию системы ДНФ. Все методы минимизации ДНФ [15] основаны на поиске всех или некоторого подмножества простых импликант и выборе среди них приведенного подмножества, представляющего собой некоторую систему безызбыточных ДНФ. В качестве критериев качества минимизации обычно используется суммарное число элементарных конъюнкций во всех ДНФ системы или общее число литералов всех конъюнкций. Эти критерии качества минимизации системы ДНФ нацелены на сокращение площади СБИС и, как правило, не зависят от технологии изготовления проектируемых

схем. Специфика задачи минимизации по критерию энергопотребления состоит в том, что целевая система ДНФ должна быть минимальной не только по числу конъюнкций или литералов, но и по сумме некоторых весовых характеристик входящих в нее конъюнкций, которые отражают переключательную активность сигналов на входах и выходе элемента И, реализующего конъюнкцию. Эта оценка, исходя из сигнальных вероятностей входов элемента И, вычисляется по формулам (1), (2) и (3).

Трудность в нахождении минимального решения по энергопотреблению состоит в том, что часто таковыми являются решения, соответствующие не простым импликантам (а импликантам, содержащим избыточные литералы). В то время как, получение минимальных решений по площади, занимаемой микросхемой на кристалле, основано на поиске только простых импликант. В процессе оптимизации функциональных описаний устройств площадь и энергопотребление схемы в процессе логического синтеза тесно связаны в том смысле, что уменьшение площади схемы позволяет, как правило, также снизить ее энергопотребление, а увеличение площади, наоборот, ведет также к увеличению энергопотребления. Из этих соображений в процессе минимизации необходим компромисс критериев минимизации энергопотребления и площади. Компромиссным решением является минимизация, в процессе которой оценка получаемых текущих безызбыточных ДНФ на предмет принятия их в качестве решения производится на основе ранжированного критерия: сначала площадь, потом энергопотребление, или наоборот. В первом случае находятся несколько решений с минимумом площади, из которых выбирается решение с минимумом энергопотребления. Во втором случае критерии отбора применяются в противоположном порядке.

Практически все методы минимизации двухуровневых представлений булевых функций основаны на разделении множества искомым простым импликант на три подмножества: существенных, несущественных и условно существенных. Первые должны быть включены в любое безызбыточное решение, вторые не должны включаться ни в одно решение, а из третьих выбирается некоторое безызбыточное подмножество, покрывающее все интервалы единичных областей задания минимизируемых функций, которые оказались не покрытыми существенными импликантами. Методы минимизации различаются способами построения простых импликант из числа условно существенных и критериями, которым они должны удовлетворять для включения их в решение. Различают методы: 1) последовательного построения простых импликант, включаемых в решение (например, метод конкурирующих интервалов [15]), путем укрупнения интервала булева пространства аргументов, представляющего импликанту, за счет включения в него непокрытых элементарных конъюнкций; 2) последовательного расширения интервала булева пространства аргументов, представляющего сначала конъюнкцию исходной ДНФ, а в перспективе простую импликанту, покрывающую эту конъюнкцию, за счет исключения некоторых литералов, входящих в нее (например, методы реализуемые ESPRESSO [16]).

Простейший метод минимизации может использовать лишь одну операцию расширения условно существенных импликант. Наиболее просто с целью учета энергосбережения модифицируются методы минимизации, в которых в качестве кандидатов в искомое решение строится сразу несколько простых импликант, или методы, в которых найденное решение модифицируется методом последовательных улучшений.

**Модификация методов минимизации.** Для того чтобы направить минимизацию к получению энергосберегающего решения, необходимо в процессе получения простых импликант и безызбыточных покрытий вычислять и учитывать переключательные активности всех простых импликант. Для пояснения процедур, направляющих процесс минимизации на получение нужного результата, рассматриваются операции, входящие практически во все методы минимизации.

*Операция расширения интервала* выполняется путем исключения его литералов. При расширении интервала принимаются во внимание две цели: уменьшить сложность этого

интервала, т.е. максимально расширить его, и покрыть с его помощью (полностью или частично) как можно больше непокрытых еще интервалов. При минимизации энергопотребления желательно 1) исключать не любые, а наиболее активные литералы; 2) покрывать не любые, а наиболее энергоемкие интервалы. В силу первого утверждения, на предмет исключения проверяются сначала литералы с большей переключательной активностью. В силу второго утверждения, важен порядок расширения интервалов: слишком раннее расширение интервала может препятствовать ситуации, когда некий другой интервал покрывает этот рассматриваемый. Чтобы снизить энергопотребление, оценивается энергетический вклад каждого интервала, и энергоемкие (с большой переключательной активностью) интервалы расширяются последними, в надежде на то, что некоторые другие интервалы расширятся и покроют их.

*Операция нахождения безызбыточного покрытия* заключается в приведении текущего покрытия ДНФ к безызбыточному виду. При поиске безызбыточного множества простых импликант выбирается минимальное число наименее активных (с меньшей переключательной активностью) импликант. При этом из безызбыточных множеств простых импликант, представляющих собой покрытие исходного множества интервалов единичных областей минимизируемых булевых функций, отбираются минимальные по мощности или по суммарному числу литералов всех импликант. Каждое из отобранных множеств оценивается суммой переключательных активностей (или интенсивностей переключений) входящих в него импликант, и в качестве решения выбирается безызбыточное множество с минимальной оценкой переключательной активности.

В предлагаемых модификациях методов оптимизации двухуровневых представлений схем приоритет отдается площади, и среди равных по этому критерию выбирается вариант, лучший по энергопотреблению. Модификации известных методов минимизации булевых функций в классе ДНФ заключались в добавлении в них эвристик, направляющих процесс минимизации к получению систем ДНФ, реализуемых схемами с наименьшим энергопотреблением. За основной критерий минимизации принимается число литералов результирующей системы ДНФ, за второй – энергопотребление, оцениваемое суммарной переключательной активностью первого уровня двухуровневой схемы, представляющего множество конъюнкций:

$$P_{\pi} = \sum_{r=1}^m ( E(k_r) + \sum_{i=1}^{n(k_r)} E(x_i) ),$$

где  $E(k_r)$  и  $E(x_i)$  – переключательные активности выхода элемента И, реализующего  $r$ -ю конъюнкцию, и  $i$ -го входного полюса;  $n(k_r)$  – число литералов импликанты  $k_r$ .  $m$  – число импликант минимизированной формы системы булевых функций.

**Модифицированная программа минимизации ESPRESSO** реализует приближенный метод минимизации систем как полностью, так и частично определенных булевых функций. Результатом минимизации является безызбыточная система ДНФ. Сигнальные вероятности для входов двухуровневой схемы задаются в виде отдельного файла. Выбор метода минимизации происходит автоматически, в зависимости от исходных данных и дополнительных настроек.

В модифицированном методе ESPRESSO так же, как и в ESPRESSO-MV [16] (рисунок 1) в процессе минимизации итеративно выполняются операции: ESSENTIAL выделения существенных импликант; EXPAND расширения покрываемого интервала; REDUCE сокращения интервала; RESHAPE модификации текущего покрытия и IRREDUNDANT получения безызбыточного покрытия.

Операция ESSENTIAL находит существенные импликанты, которые входят в любое безызбыточное покрытие, поэтому соответствующие им простые импликанты сразу переносятся в искомую безызбыточную ДНФ в качестве ее обязательной части. Операция EXPAND производит расширение интервала булева пространства аргументов, представляющего некоторую конъюнкцию или импликанту. В процессе выполнения этой

операции анализируются литералы рассматриваемой конъюнкции на предмет возможности их исключения. Операция REDUCE сокращения интервала булева пространства является обратной расширению EXPAND. С ее помощью интервал булева пространства анализируется на возможность его сокращения путем добавления в соответствующую ему конъюнкцию некоторых литералов. Операция RESHAPE модифицирует текущее покрытие ДНФ путем замены пары смежных конъюнкций на пару новых смежных конъюнкций. При этом один интервал расширяется, другой сокращается. Операция IRREDUNDANT приводит текущее покрытие ДНФ к безызбыточному виду. Циклическое выполнение процедур REDUCE, EXPAND, IRREDUNDANT повторяется до тех пор, пока решение не стабилизируется, что означает, что оно достигло некоторого локального минимума. Для сбрасывания полученного решения с этого минимума используются более изощренные, чем REDUCE, процедуры.

В режиме минимизации энергопотребления (если заданы вероятности переключений) перед выполнением операции EXPAND интервалы упорядочиваются в порядке возрастания энергопотребления. С точки зрения снижения оценки энергопотребления важен порядок расширения интервалов: слишком раннее расширение интервала может исключить возможность его покрытия неким другим интервалом. Для этого, энергоемкие интервалы берутся для расширения последними, в надежде, что некоторые другие интервалы расширятся и покроют их. При самом выполнении операции EXPAND делаются попытки исключить не любые, а наиболее переключаемые литералы. Литералы рассматриваются в порядке убывания переключательной активности, т.е. сначала делается попытка исключить литералы с большей переключательной активностью.

При выполнении операции сокращения интервала REDUCE с учетом минимизации энергопотребления делаются попытки включать в него наименее переключаемые литералы. При построении безызбыточного множества простых импликант с помощью операции REDUCE предлагается выбирать минимальное число наименее энергоемких импликант (с меньшей интенсивностью переключений выхода). Каждое из формируемых множеств простых импликант, представляющих возможные безызбыточные ДНФ, оценивается суммой интенсивностей переключений входящих в него импликант, и в качестве решения выбирается безызбыточное множество с минимальной оценкой переключения.

Для установления влияния предлагаемых модификаций методов минимизации на энергопотребление получаемых схем были проведены экспериментальные исследования программных реализаций методов минимизации без учета и с учетом энергопотребления [17]. Исследования проводились на одних и тех же тестовых примерах из набора. В таблице 1 приведены средние значения тока  $I_1$ ,  $I_2$ , потребляемого схемами в миллиамперах (мА), – площади  $s^1$ ,  $s^2$  КМОП-схем, построенных по минимизированным системам ДНФ и сложности исходных систем ДНФ:  $n$ ,  $m$  и  $k$  – числа переменных, функций и конъюнкций исходных систем ДНФ. Жирным шрифтом выделены варианты, выигравшие по энергопотреблению.

Таблица 1. Результаты моделирования схем

Пример	Система ДНФ			Первой схемы		Второй схемы	
	$n$	$m$	$k$	$s^1$	$I_1$	$s^2$	$I_2$
b12	15	9	431	33575	0,47293	35176	<b>0,47201</b>
in0	15	11	138	141141	<b>1,09385</b>	157802	1,28238
life	9	1	512	18341	0,30817	18922	<b>0,26176</b>
mlp4	8	8	256	155425	0,59325	158020	<b>0,58931</b>
root	8	5	256	41789	0,38138	41158	<b>0,38136</b>
tms	8	16	30	56838	<b>0,62831</b>	60297	0,67691
z9sym	9	1	420	38396	0,51769	43616	<b>0,49248</b>

**Заключение.** Показано, что минимизация булевых функций с учетом переключательной активности сигналов позволяет получить уменьшение энергопотребления схем без увеличения их сложности.

#### Список литературы

- [1] Рабан Ж.М., Чандракасан А., Николитч Б. Цифровые интегральные схемы. Методология проектирования. М.: ООО «И.Д. Вильямс», 2007. – 912 с.
- [2] Roy K., Prasad S.C. Low Power CMOS VLSI Circuit Design. New York: John Wiley and Sons Inc., 2000. – 376 p.
- [3] Белоус, А.И., Космическая электроника / А.И.Белоус, В.А. Солодуха, С.В. Шведов. Кн. 1. М: Техносфера, 2015, 696 с.
- [4] Benini L., De Micheli G. Logic Synthesis for Low Power // Logic Synthesis and Verification (eds. S. Hassoun, T. Sasao, R.K. Brayton). Boston, Dardrecht, London : Kluwer Academic Publishers, 2002. P. 197–223.
- [5] Chandrakasan A.P. Low Power CMOS Digital Design // IEEE Journal on Solid-State Circuits. – 1992. – Vol. 27. – No. 4. – P. 473–482.
- [6] Holt G., Tyagi A. Minimizing Interconnect Energy through Integrated Low-Power Placement and Combinational Logic Synthesis // In ISPD, California USA. – 1997. – P. 48–53.
- [7] Pedram M. Power Minimization in IC Design: Principles and Applications // ACM Transactions Design Automation Electronic Systems. – 1996. – Vol.1. – P. 3–56.
- [8] Najm F.N. Transition density: A new measure of activity of digital circuits IEEE Trans. on Computer-Aided Design of Integr. Circuit and Systems. – 1993. – Vol. 12. – No 2. – P. 310–323.
- [9] Buch P., Lin S., Nagasamy V., Kuh E.S. Techniques for fast circuit simulation applied to power estimation of CMOS circuits // Proc. of the Intern. Symposium on Low Power Design. – Dana Point, CA, April 23–26, 1995.
- [10] Ghosh A., Devadas S., Keutzer K., White J. Estimation of average switching activity in combinational and sequential circuits // 29th ACM / IEEE Design Automation Conference, Tech. Dig. – June 1992. – P. 253–259.
- [11] Najm F.N. A survey of Power Estimation Techniques in VLSI Circuits // IEEE Trans. on VLSI. – 1994. – No 12. – P. 446–455.
- [12] Nagel L. SPICE2: a computer program to simulate semiconductor circuits. – Memo ERL-M520. Dept. Elect. and Computer Science, University of California at Berkeley. – 1975.
- [13] Rajgopal S., Mehta G. Experiences with simulation-based schematic level current estimation // Proc. of the Intern. Workshop on Low Power Design. – 1994, April. – P. 9–14.
- [14] Bahar R.I., Somenzi F. Boolean techniques for low power driven re-synthesis // Computer-Aided Design, 1995. ICCAD-95. Digest of Technical Papers., 1995 IEEE/ACM International Conference – 1995. – P. 428 – 432.
- [15] Закревский А.Д., Поттосин Ю.В., Черемисинова Л.Д. Основы логического проектирования. Книга 2. Оптимизация в булевом пространстве. - Минск, ОИПИ НАН Беларуси, 2004. – 240 с.
- [16] Brayton R.K., Hachtel G.D., McMullen C., Sangiovanni-Vincentelli A.L. Logic minimization algorithms for VLSI synthesis. – Boston, Massachusetts: Kluwer Academic Publishers, 1984. – 193 p.
- [17] Черемисинова Л.Д., Черемисин Д.И. Оптимизация двухуровневых логических схем с учетом энергопотребления // Проблемы разработки перспективных микро- и наноэлектронных систем – 2010. Сб. трудов / под общ.ред. акад. РАН А.Л. Стемпковского. – М.: ИППМ РАН. – 2010. – С. 14–19.

## LOW POWER DRIVEN OPTIMIZATION OF TWO-LEVEL REPRESENTATIONS OF LOGICAL CIRCUITS

*L.D. Cheremisinova*

*Professor at the Department of Economic Informatics, Belarusian State University of Informatics and Radioelectronics,  
Doctor of Technical Sciences, Professor,  
l.cheremisinova@bsuir.by*

**Abstract.** The paper examines the problem of optimizing two-level AND-OR logic representations of logic circuits based on power consumption criterion. Power consumption estimates are presented, the use of which in the logic design process allows to reduce the power consumption of their implementation on a CMOS VLSI chip. Modifications to existing methods for minimizing Boolean functions in the class of disjunctive normal forms are proposed by adding heuristics that guide the minimization process toward obtaining representations implemented by circuits with lower power consumption.

**Keywords:** logic design, CMOS VLSI, power dissipation, minimization of Boolean functions.