

УДК 004.312.466:534-7

СИНТЕЗАТОР ЗВУКА ГИТАРНОЙ СТРУНЫ С ИСПОЛЬЗОВАНИЕМ АЛГОРИТМА КАРПЛУСА-СТРОНГА НА БАЗЕ ПЛИС

Тондель Д.А., студент

Белорусский государственный университет информатики и радиоэлектроники
г. Минск, Республика Беларусь

Вашкевич М.И. – д-р. техн. наук, профессор

Аннотация. В работе представлена разработка и исследование аппаратной реализации алгоритма Карплуса-Стронга генерации звука гитарной струны. Разработка RTL-модели алгоритма проиодилась с использованием языков описания аппаратуры VHDL и SystemVerilog в среде Vivado. В работе описаны используемый алгоритм, разработанные функциональные блоки, а также анализ аппаратных затрат ПЛИС для полученной реализации.

Ключевые слова. Алгоритм Карплуса-Стронга, синтез звука, гитарная струна, ПЛИС, Zynq-7000, RTL-модель, VHDL, SystemVerilog, I2S, аудиокодек SSM2603, фиксированная точка.

Введение. Алгоритм Карплуса-Стронга генерации звука гитарной струны – это способ синтеза звука, заключающийся в пропуске входного сигнала определенной длины через линию задержки с фильтром [1].

В рамках настоящего исследования фильтр нижних частот в цепи задержки был заменен умножителем на константу. Описанный вариант работы алгоритма выражается разностным уравнением (1).

$$y(n) = x(n) + \alpha y(n - M) \quad (1)$$

где $x(n)$ – входной сигнал; α – коэффициент затухания в диапазоне от 0,9 до 1,0; M – задержка.

Величина задержки M определяет частоту генерируемой ноты и рассчитывается следующим образом:

$$M = \left\lfloor \frac{f_s}{f_0} + 0.5 \right\rfloor \quad (2)$$

где f_s – частота дискретизации; f_0 – частота генерируемой ноты.

Для генерирования звука струны на вход системы, описанного уравнением (1), необходимо подать сигнал длиной L , M первых отсчетов которого являются шумом, а остальные – нулевыми.

В рамках настоящего исследования были определены следующие ограничения: частота дискретизации f_s равна 16 кГц; коэффициент затухания α является константным значением и равен 0.99; формат представления числа – Q1.15; умножение на константу осуществляется по алгоритму Бутта; аппаратная платформа реализации – отладочная плата ZYBO на базе ПЛИС Zynq7000 [2].

Основные этапы реализации RTL-модели включали в себя разработку ядра генератора, выполняющего непосредственный расчет очередного значения выходного сигнала, и передатчика интерфейса I2S.

Разработка ядра генератора. В качестве подмодулей генератора были выделены следующие функциональные блоки: операционное устройство, управляющее устройство, делитель частоты.

Структурная схема операционного устройства приведена на рисунке 1.

Операционное устройство генератора состоит из счетчика, мультиплексора, компаратора, сумматора, блока регистров задержки, умножителя на константу, регистра результата. Счетчик выполняет функцию обращения к записанным в памяти отсчетам шума по его значению. При достижении счетчиком значения M на вход генератора начинают поступать нулевые отсчеты. Под действием управляющих сигналов в блоке регистров задержки происходит сдвиг и значение крайнего регистра передается в умножитель на константу. В ходе выполнения операции умножения происходит усечение получаемого результата до 16 разрядов, и данное значение поступает на вход 16-битного сумматора. Результат суммы записывается в регистр результата и первый регистр блока задержки. Из регистра результата сгенерированный отсчет поступает на передатчик I2S.

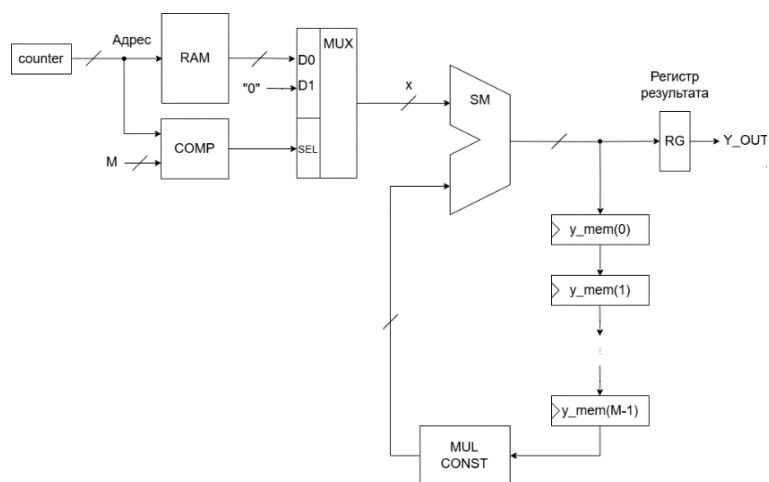


Рисунок 1 – Структурная схема операционного устройства генератора

Управляющее устройство генератора было реализовано как конечный автомат Мили. Нами была составлена микропрограмма работы автомата, блок-схема которой приведенная на рисунке 2.

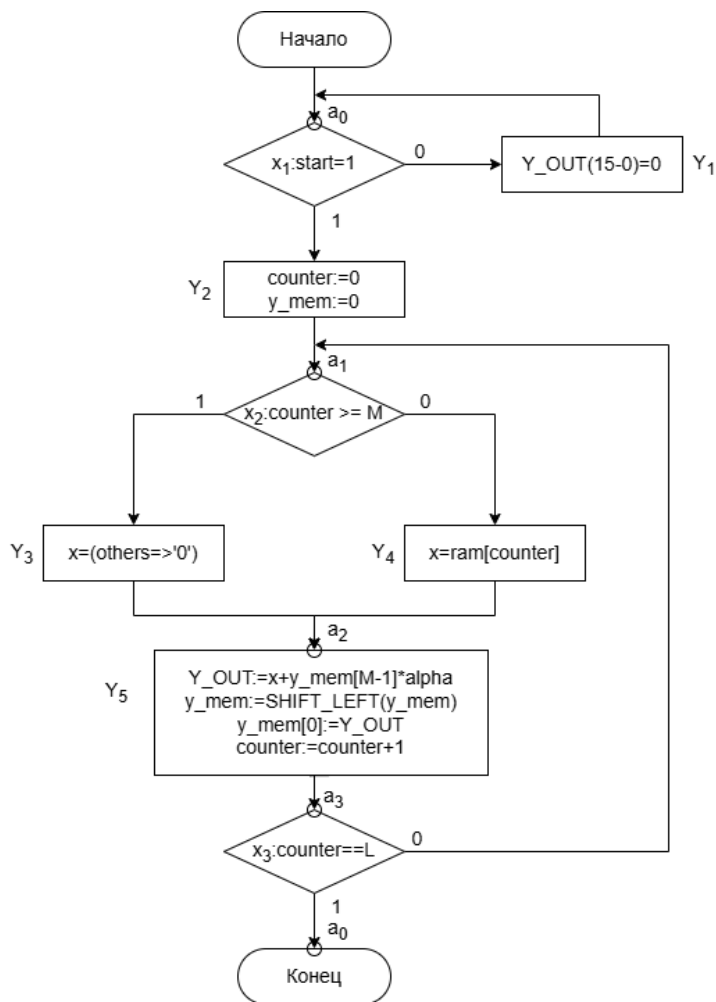


Рисунок 2 – Микропрограмма работы устройства управления

Начало генерации ноты осуществляется по входному сигналу *start*: происходит обнуление счетчика и очистка регистров задержки. Далее в зависимости от текущего значения счетчика происходит либо выборка из памяти отсчета шума, либо подача нулевого отсчета и производится расчет выходного значения. По достижении счетчика заданного значения генератор переходит в состояние ожидания сигнала *start* и передает на выход значение нуля. По полученной микропрограмме были составлены логические уравнения формирования следующего состояния

автомата и управляющих сигналов, поступающих на операционный блок. Функциональная схема устройства управления приведена на рисунке 3.

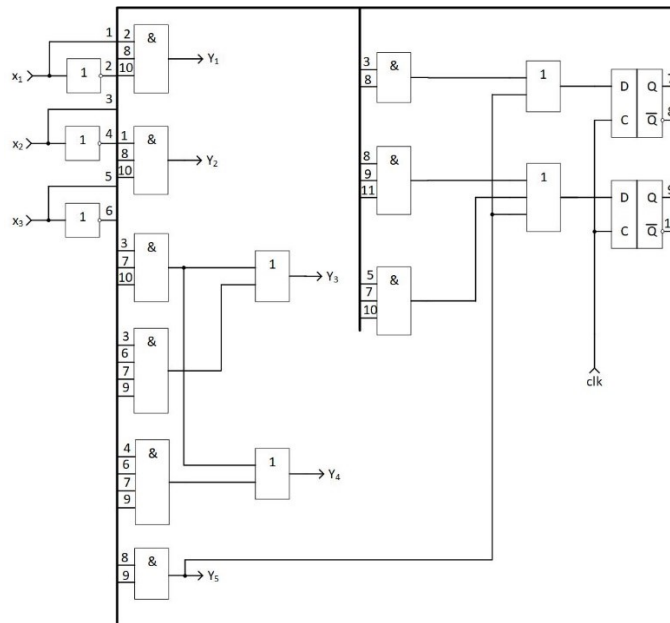


Рисунок 3 – Функциональная схема устройства управления

Передачик интерфейса I2S был реализован согласно стандарту, приведенному в [3]. Функциональная схема передатчика приведена на рисунке 4. Его назначение – передача формируемых генератором значений на аудиокодек SSM2603 [4].

Реализация на ПЛИС. Генератор реализован на плате быстрого прототипирования ZYBO на базе ПЛИС Zynq7000 (рисунок 4).

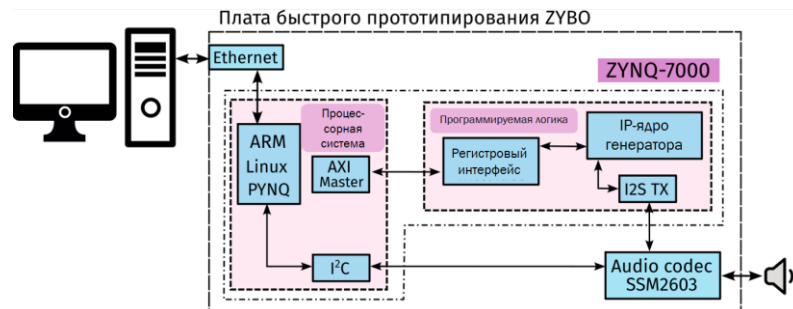


Рисунок 4 – Реализация проекта на плате быстрого прототипирования ZYBO

Управление генератором производится с помощью Jupiter Notebook через подключение ПК к плате по Ethernet. Контроль работы устройства осуществляется через обращение процессорного ядра по AXI-интерфейсу к предусмотренным регистрам состояния. Формируемый сигнал передается в аудио-кодек SSM2603 по интерфейсу I2S и попадает на устройство вывода (колонки или наушники).

Тестирование работы генератора. Для проверки корректной генерации была разработана математическая модель работы генератора с фиксированной точкой в пакете MATLAB. Ошибка вычислений RTL-модели составила меньше 2^{-13} от полного диапазона значений, то есть менее 0,0488%.

Также была оценена точность генерируемой частоты. В качестве эталонных частот были выбраны частоты нот стандартного 88-клавишного фортепиано. Расчет абсолютной ошибки производился по формуле (3).

$$\varepsilon = \frac{f_s}{M} - f_0 \cdot 100\% \quad (3)$$

График абсолютной ошибки генерации приведен на рисунке 5. Ошибка, возникающая за счет округления значения M , не превысила 10% на высоких частотах и 5% на диапазоне частот, являющихся наиболее используемыми.

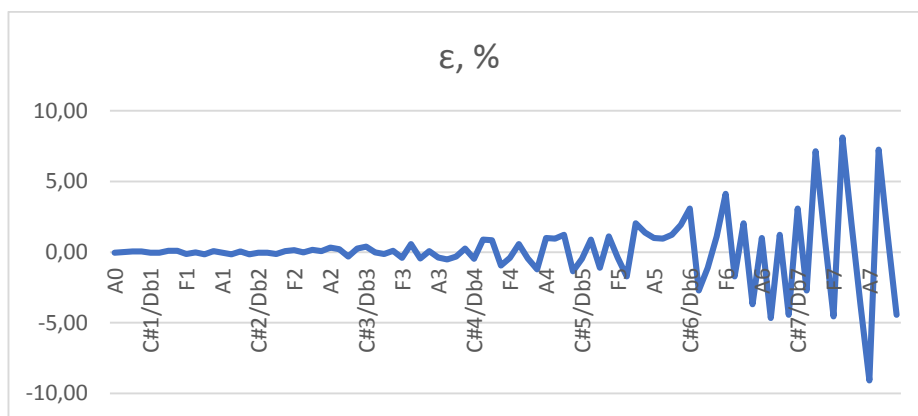


Рисунок 5 – График абсолютной ошибки генерации

Аппаратные затраты настоящей реализации зависят от установленного минимального порога воспроизводимой частоты. Чем ниже это значение, тем выше количество регистров задержки в цепи обратной связи. Данные, подтверждающие это утверждение (количество используемых LUT-ячеек и триггеров), приведены на рисунке 6.

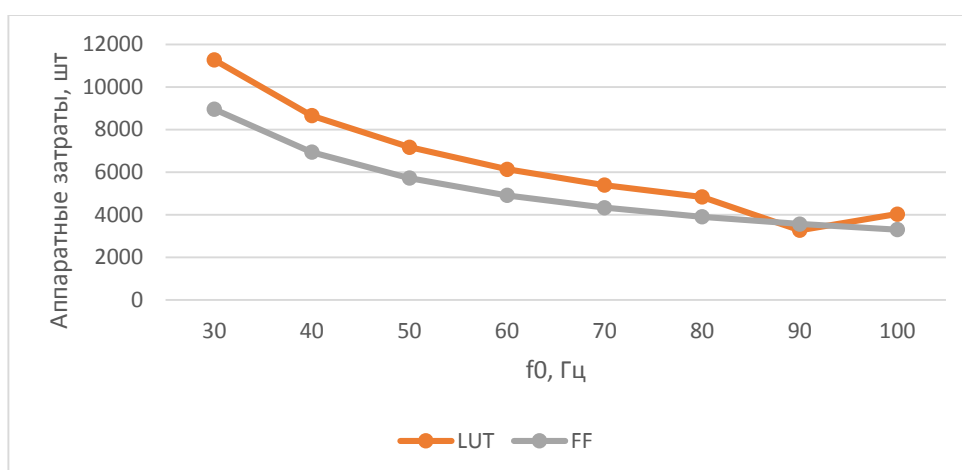


Рисунок 6 – Аппаратные затраты ПЛИС

Таким образом, в ходе работы была разработана и исследована аппаратная реализация алгоритма Карплуса–Стронга на базе ПЛИС Zynq-7000. Созданная RTL- модель генератора и интерфейс I2S успешно интегрированы с аудиокодеком SSM2603 и обеспечивают корректную генерацию звука гитарной струны в реальном времени. Сравнение с математической моделью показало высокую точность вычислений — ошибка менее 0.0488% полного диапазона. Частотная погрешность, обусловленная дискретизацией задержки, не превышает 5% в наиболее используемом музыкальном диапазоне. Полученные результаты подтверждают возможность эффективного аппаратного синтеза звука на ПЛИС и могут быть использованы для дальнейшего расширения функциональности.

Список использованных источников:

1. Karplus, Kevin; Strong, Alex. *Digital Synthesis of Plucked String and Drum Timbres // Computer Music Journal : journal.* — MIT Press, 1983. — Vol. 7, no. 2. — P. 43—55.
2. Digilent. *ZYBO Zynq - 7000 Development Board Reference Manual.* — Rev. B. — 2017. — 26 p.
3. Philips Semiconductors. *I²S Bus Specification.* — February 1986, Revised June 5, 1996. — 7 p.
4. Analog Devices. *SSM2603 Low Power Audio Codec. Data Sheet.* — Rev. D. — 2018. — 31 p.

UDC 004.312.466:534-7

GUITAR STRING SOUND SYNTHESIZER USING THE KARPLUS-STRONG ALGORITHM BASED ON FPGA

Tondel D.A., student

*Belarusian State University of Informatics and Radioelectronics
Minsk, Republic of Belarus*

Vashkevich M.I. – Doctor of Science

Annotation. The work presents the development and study of a hardware implementation of the Karplus-Strong algorithm for guitar string sound generation. The RTL model of the algorithm was developed using the hardware description languages VHDL and SystemVerilog in the Vivado environment. The paper describes the algorithm used, the developed functional blocks, and an analysis of the FPGA hardware utilization for the obtained implementation.

Keywords. Karplus-Strong algorithm, sound synthesis, guitar string, FPGA, Zynq-7000, RTL model, VHDL, SystemVerilog, I2S bus, SSM2603 audio codec, fixed-point arithmetic.